

可提供评估板

MAXIM

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC), 适合于PDA和智能电话

概述

MAX1586/MAX1587是经过优化的电源管理 IC, 尤其适用于 Intel X-Scale™微处理器设备, 包括第三代智能手机、PDA、互联网设备及其他需要超强计算和多媒体处理能力的低功耗移动设备。

这些芯片集成了 7 路高性能、低工作电流的电源, 以及监测和管理功能。稳压器输出包括 3 个降压型 DC-DC 输出、3 个线性稳压器和一个常开电源输出。DC-DC 转换器输出可为 I/O、DRAM、CPU 内核供电。I/O 电源可以预置为 3.3V, 或可调输出。后缀为 A 或 C 的器件 DRAM 电源预置为 1.8V 或 2.5V, 而 MAX1586B 的 DRAM 电源预置为 3.3V 或 2.5V, 这些器件的 DRAM 电源均可通过外部电阻进行调节。CPU 内核电源可通过串口编程, 用于动态电压管理后缀为 C 的器件可输出 0.9A 电流。线性稳压输出为 SRAM、PLL、USIM 供电。

为了降低休眠状态下的静态电流, 主要电源都具有旁路“休眠”LDO, 在输出电流非常低时投入使用, 尽可能降低电池输出电流。其他功能包括: 各个 DC-DC 转换器可进行独立的开/关控制、低电池电压和电池失效检测、复位和电源就绪输出、备份电池输入和 2 线串行接口。

所有的 DC-DC 转换器采用高速 1MHz PWM 开关以及更小尺寸的外围元件。它们采用固定频率 PWM 控制, 在轻载时可自动由 PWM 模式切换至跳频模式, 以降低工作电流, 延长电池使用寿命。内核电源在任何负载下均可工作在强制 PWM 模式, 以降低纹波和噪声。2.6V 至 5.5V 输入电压范围允许使用单节锂 (Li+) 电池、3 节 NiMH 电池或稳定的 5V 电源输入。MAX1587 采用小巧的 6mm x 6mm、40 引脚薄型 QFN 封装。MAX1586 还具有一个附加的、用于 VCC_USIM 的线性稳压器 (V6), 以及低电池电压和电池失效比较器。MAX1586 采用 7mm x 7mm、48 引脚薄型 QFN 封装。

应用

PDA、掌上型电脑及无线手持设备
第三代智能手机
互联网设备及网络书 (Web-Book)

特性

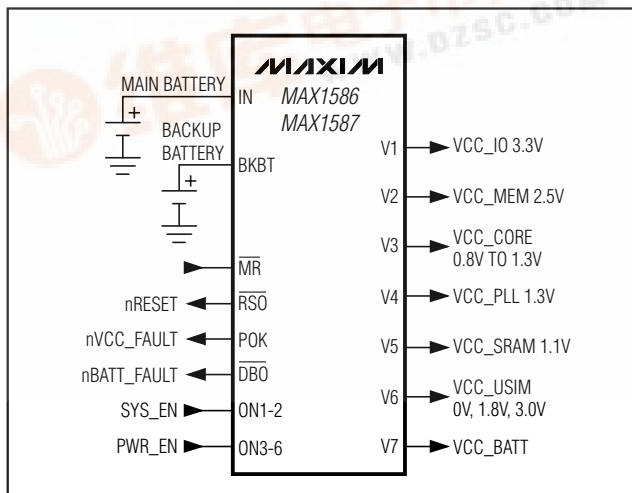
- ◆ 单个封装中集成有 6 个稳压器:
 - 用于 I/O 的 1.3A 降压型 DC-DC
 - 用于存储器的 0.9A 降压型 DC-DC
 - 用于 CORE (内核) 的串口可编程降压型 DC-DC, 输出可达 0.9A
 - 用于 SRAM、PLL 和 USIM 的 3 路 LDO 输出
 - 用于 VCC_BATT 的常开电源输出
- ◆ 低工作电流:
 - 60 μ A 的休眠模式 (LDO 休眠)
 - 130 μ A 的 DC-DC 工作电流 (内核关断)
 - 所有稳压器工作, 空载时的电流为 200 μ A
 - 5 μ A 的关断电流
- ◆ 针对 X-Scale 处理器进行了优化
- ◆ 备份电池输入
- ◆ 1MHz PWM 开关允许使用更小的外围元件
- ◆ 微型 6mm x 6mm、40 引脚和 7mm x 7mm、48 引脚 QFN 封装

订购信息

PART	TEMP RANGE	PIN-PACKAGE
MAX1586AETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1586BETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1586CETM	-40°C to +85°C	48 Thin QFN 7mm x 7mm
MAX1587AETL	-40°C to +85°C	40 Thin QFN 6mm x 6mm
MAX1587CETL	-40°C to +85°C	40 Thin QFN 6mm x 6mm

引脚配置和选型指南在本数据资料末尾。

简化功能框图



高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

ABSOLUTE MAXIMUM RATINGS

IN, IN45, IN6, $\overline{MR}$, $\overline{LBO}$, $\overline{DBO}$, $\overline{RSO}$, POK, SCL, SDA,
BKBT, V7, SLP, SRAD, PWM3 to GND.....-0.3V to +6V
REF, CC_, ON_, FB_, DBI, LBI, V1, V2, RAMP, BYP,
 $\overline{MR}$ to GND-0.3V to (V_{IN} + 0.3V)
PV1, PV2, PV3, SLPIN to IN.....-0.3V to +0.3V
V4, V5 to GND-0.3V to (V_{IN45} + 0.3V)
V6 to GND-0.3V to (V_{IN6} + 0.3V)
PV1 to PG1-0.3V to +6.0V
PV2 to PG2-0.3V to +6.0V
PV3 to PG3-0.3V to +6.0V
LX1 Continuous Current.....-1.30A to +1.30A
LX2 Continuous Current.....-0.9A to +0.9A

LX3 Continuous Current.....-0.9A to +0.9A
PG1, PG2, PG3 to GND.....-0.3V to +0.3V
V1, V2, V4, V5, V6 Output Short-Circuit Duration.....Continuous
Continuous Power Dissipation (T_A = +70°C)
6mm x 6mm 40-Pin Thin QFN
(derate 26.3mW/°C above +70°C).....2105mW
7mm x 7mm 48-Pin Thin QFN
(derate 26.3mW/°C above +70°C).....2105mW
Operating Temperature Range-40°C to +85°C
Junction Temperature.....+150°C
Storage Temperature Range-65°C to +150°C
Lead Temperature (soldering, 10s)+300°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS

(V_{IN} = 3.6V, V_{BKBT} = 3.0V, V_{LBI} = 1.1V, V_{DBI} = 1.35V, circuit of Figure 5, T_A = 0°C to +85°C, unless otherwise noted. Typical values are at T_A = +25°C.)

PARAMETER	CONDITIONS			MIN	TYP	MAX	UNITS
PV1, PV2, PV3, SLPIN, IN Supply Voltage Range	PV1, PV2, PV3, IN, and SLPIN must connect together externally			2.6		5.5	V
IN45, IN6 Supply Voltage Range				2.4		5.5	V
IN Undervoltage-Lockout (UVLO) Threshold	VIN rising			2.25	2.40	2.55	V
	VIN falling			2.200	2.35	2.525	
Quiescent Current	No load (IPV1 + IPV2 + IPV3 + IIN + ISLPIN + IIN45 + IIN6)	Only V7 on, VIN below DBI threshold VIN = 3.0V	MAX1586	32		μA	
			MAX1587	5			
		REG1 and REG2 on in switch mode, REG3 off	MAX1586	130			
			MAX1587	130			
		REG1 and REG2 on in sleep mode, REG3 off	MAX1586	60			
			MAX1587	60			
		All REGs on	MAX1586	225			
			MAX1587	200			
BKBT Input Current	ON1 = 0			4		μA	
	ON1 = IN			0.8			
REF Output Voltage	0 to 10μA load			1.2375	1.25	1.2625	V
SYNCHRONOUS-BUCK PWM REG1							
REG1 Voltage Accuracy	FB1 = GND, 3.6V ≤ VPV1 ≤ 5.5V, load = 0 to 1300mA			3.25	3.3	3.35	V
FB1 Voltage Accuracy	FB1 used with external resistors, 3.6V ≤ VPV1 ≤ 5.5V, load = 0 to 1300mA			1.231	1.25	1.269	V
FB1 Input Current	FB1 used with external resistors			100		nA	
Error-Amplifier Transconductance	Referred to FB			87		μS	
Dropout Voltage (Note 1)	Load = 800mA			180		280	mV
	Load = 1300mA			293		450	

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
p-Channel On-Resistance	$I_{LX1} = -180\text{mA}$		0.18	0.3	Ω	
	$I_{LX1} = -180\text{mA}$, $V_{PV1} = 2.6\text{V}$		0.21	0.35		
n-Channel On-Resistance	$I_{LX1} = 180\text{mA}$		0.13	0.225	Ω	
	$I_{LX1} = 180\text{mA}$, $V_{PV1} = 2.6\text{V}$		0.15	0.25		
Current-Sense Transresistance			0.5		V/A	
p-Channel Current-Limit Threshold		-1.55	-1.80	-2.10	A	
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)		30		mA	
OUT1 Maximum Output Current	$2.6\text{V} \leq V_{PV1} \leq 5.5\text{V}$ (Note 3)	1.3			A	
LX1 Leakage Current	$V_{PV1} = 5.5\text{V}$, LX1 = GND or PV1, $V_{ON1} = 0\text{V}$	-20	+0.1	+20	μA	
SYNCHRONOUS-BUCK PWM REG2						
REG2 Voltage Accuracy	FB2 = GND, $3.6\text{V} \leq V_{PV2} \leq 5.5\text{V}$, load = 0 to 900mA	2.463	2.5	2.537	V	
	MAX1586A, MAX1587A, FB2 = IN, $3.6\text{V} \leq V_{PV2} \leq 5.5\text{V}$, load = 0 to 900mA	1.773	1.8	1.827		
	MAX1586B, FB2 = IN, $3.6\text{V} \leq V_{PV2} \leq 5.5\text{V}$, load = 0 to 900mA	3.25	3.3	3.35		
FB2 Voltage Accuracy	FB2 used with external resistors, $3.6\text{V} \leq V_{PV2} \leq 5.5\text{V}$, load = 0 to 900mA	1.231	1.25	1.269	V	
FB2 Input Current	FB2 used with external resistors, $V_{FB2} = 1.25\text{V}$			100	nA	
Error-Amplifier Transconductance	Referred to FB		87		μS	
Dropout Voltage	Load = 900mA (Note 1)		243	380	mV	
p-Channel On-Resistance	$I_{LX2} = -180\text{mA}$		0.225	0.375	Ω	
	$I_{LX2} = -180\text{mA}$, $V_{PV2} = 2.6\text{V}$		0.26	0.425		
n-Channel On-Resistance	$I_{LX2} = 180\text{mA}$		0.15	0.25	Ω	
	$I_{LX2} = 180\text{mA}$, $V_{PV2} = 2.6\text{V}$		0.17	0.275		
Current-Sense Transresistance			0.7		V/A	
p-Channel Current-Limit Threshold		-1.1	-1.275	-1.50	A	
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)		30		mA	
OUT2 Maximum Output Current	$2.6\text{V} \leq V_{PV2} \leq 5.5\text{V}$ (Note 3)	0.9			A	
LX2 Leakage Current	$V_{PV2} = 5.5\text{V}$, LX2 = GND or PV2, $V_{ON2} = 0\text{V}$	-10	+0.1	+10	μA	
SYNCHRONOUS-BUCK PWM REG3						
REG3 Output Voltage Accuracy	REG3 from 0.7V to 1.475V, $2.6\text{V} \leq V_{PV3} \leq 5.5\text{V}$	MAX1586A, MAX1586B, MAX1587A, load = 0 to 500mA		-1.5	+1.5	%
		MAX1586C, MAX1587C, load = 0 to 900mA		-1.5	+1.5	
Error-Amplifier Transconductance			68		μS	

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
p-Channel On-Resistance	I _{LX3} = -180mA		0.225	0.375	Ω	
	I _{LX2} = -180mA, V _{PV3} = 2.6V		0.26	0.425		
n-Channel On-Resistance	I _{LX3} = 180mA		0.15	0.25	Ω	
	I _{LX3} = 180mA, V _{PV3} = 2.6V		0.17	0.275		
Current-Sense Transresistance	MAX1586A, MAX1586B, MAX1587A		1.1		V/A	
	MAX1586C, MAX1587C		0.55			
p-Channel Current-Limit Threshold	MAX1586A, MAX1586B, MAX1587A		-0.60	-0.7	-0.85	A
	MAX1586C, MAX1587C		-1.125	-1.35	-1.700	
PWM Skip-Mode Transition Load Current	Decreasing load current (Note 2)		30			mA
OUT3 Maximum Output Current	2.6V ≤ V _{PV3} ≤ 5.5V (Note 3)	MAX1586A, MAX1586B, MAX1587A	0.5			A
		MAX 1586C, MAX1587C	0.9			
LX3 Leakage Current	V _{PV3} = 5.5V, LX3 = GND or PV2, V _{ON3} = 0V		-10	+0.1	+10	μA
LDOS V4, V5, V6, V1 SLEEP, V2 SLEEP, AND V7 OUTPUT						
V4, V5, V6, V1 SLEEP, V2 SLEEP Output Current			35			mA
V7 Output Current			30			mA
REG4 Output Voltage	Load = 0.1mA to 35mA		1.261	1.3	1.339	V
REG4 Noise	With 1μF C _{OUT} and 0.01μF C _{BYP}		15			μVRMS
REG5 Output Voltage	Load = 0.1mA to 35mA		1.067	1.1	1.133	V
IN45, IN6 Input Voltage Range			2.4		5.5	V
REG6 Output Voltage (POR Default to 0V, Set by Serial Input)	MAX1586	0V setting (either ON6 low or serial programmed)	0			V
		1.8V setting, load = 0.1mA to 35mA	1.746	1.8	1.854	
		2.5V setting, load = 0.1mA to 35mA	2.425	2.5	2.575	
		3.0V setting, load = 0.1mA to 35mA	2.91	3.0	3.09	
V7 Output Voltage	V1 on and in regulation		V _{V1}			V
	V1 off		V _{BKBT}			
V1 and V2 SLEEP Output Voltage Accuracy	Set to same output voltage as REG1 and REG2		-3.0		+3.0	%
V1 and V2 SLEEP Dropout Voltage	LOAD = 20mA			75	150	mV
V6 Dropout Voltage	MAX1586 3V mode, load = 30mA, 2.5V mode, load = 30mA			110	200	mV
V7 Switch Voltage Drop	LOAD = 20mA, V _{BKBT} = V _{V1} = 3.0V			100	200	mV
V4, V5, V6 Output Current Limit			40	90		mA
BKBT Leakage					1	μA
OSCILLATOR						
PWM Switching Frequency			0.93	1	1.07	MHz
SUPERVISORY/MANAGEMENT FUNCTIONS						
POK Trip Threshold (Note 4)	Rising		92	94.75	97	%
	Falling		88.5	90.5	92.5	

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = 0^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted. Typical values are at $T_A = +25^{\circ}C$.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
LBI Threshold (Falling)	MAX1586 hysteresis is 5% (typ)	LBI = IN (for preset)	3.51	3.6	3.69	V
		With resistors at LBI	0.98	1.00	1.02	
DBI Threshold (Falling)	MAX1586 hysteresis is 5% (typ)	DBI = IN (for preset)	3.024	3.15	3.276	V
		With resistors at LBI	1.208	1.232	1.256	
$\overline{RSO}$ Threshold (Falling)	Voltage on REG7, hysteresis is 5% (typ)		2.25	2.41	2.56	V
$\overline{RSO}$ Deassert Delay			61	65.5	70	ms
LBI Input Bias Current	MAX1586		-50	-5		nA
DBI Input Bias Current	MAX1586			15	50	nA
Thermal-Shutdown Temperature	T _J rising			+160		°C
Thermal-Shutdown Hysteresis				15		°C
LOGIC INPUTS AND OUTPUTS						
$\overline{LBO}$, $\overline{DBO}$, POK, $\overline{RSO}$, SDA Output Low Level	2.6V ≤ V7 ≤ 5.5V, sinking 1mA		0.4			V
$\overline{LBO}$, $\overline{DBO}$, POK, $\overline{RSO}$ Output Low Level	V7 = 1V, sinking 100μA		0.4			V
$\overline{LBO}$, $\overline{DBO}$, POK, $\overline{RSO}$ Output-High Leakage Current	Pin = 5.5V		0.2			μA
ON _L , SCL, SDA, $\overline{SLP}$, PWM3, $\overline{MR}$, SRAD Input High Level	2.6V ≤ V _{IN} ≤ 5.5V		1.6			V
ON _L , SCL, SDA, $\overline{SLP}$, PWM3, $\overline{MR}$, SRAD Input Low Level	2.6V ≤ V _{IN} ≤ 5.5V		0.4			V
ON _L , SCL, SDA, $\overline{SLP}$, PWM3, $\overline{MR}$, SRAD Input Leakage Current	Pin = GND, 5.5V		-1 +1			μA
SERIAL INTERFACE						
Clock Frequency			400			kHz
Bus-Free Time Between START and STOP			1.3			μs
Hold Time Repeated START Condition			0.6			μs
CLK Low Period			1.3			μs
CLK High Period			0.6			μs
Setup Time Repeated START Condition			0.6			μs
DATA Hold Time			0			μs
DATA Setup Time			100			ns
Maximum Pulse Width of Spikes that Must be Suppressed by the Input Filter of Both DATA and CLK Signals			50			ns
Setup Time for STOP Condition			0.6			μs

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS	MIN	MAX	UNITS
PV1, PV2, PV3, SLPIN, IN Supply Voltage Range	PV1, PV2, PV3, IN, and SLPIN must connect together externally	2.6	5.5	V
IN45, IN6 Supply Voltage Range		2.4	5.5	V
IN Undervoltage-Lockout (UVLO) Threshold	V _{IN} rising	2.25	2.55	V
	V _{IN} falling	2.200	2.525	
SYNCHRONOUS-BUCK PWM REG1				
REG1 Voltage Accuracy	FB1 = GND, 3.6V ≤ V _{PV1} ≤ 5.5V, load = 0 to 1300mA	3.25	3.35	V
	FB1 = IN, 3.6V ≤ V _{PV1} ≤ 5.5V, load = 0 to 1300mA	2.955	3.045	
FB1 Voltage Accuracy	FB1 used with external resistors, 3.6V ≤ V _{PV1} ≤ 5.5V, load = 0 to 1300mA	1.231	1.269	V
FB1 Input Current	FB1 used with external resistors		100	nA
Dropout Voltage	Load = 800mA (Note 1)		280	mV
	Load = 1300mA (Note 1)		450	
p-Channel On-Resistance	I _{LX1} = -180mA		0.3	Ω
	I _{LX1} = -180mA, V _{PV1} = 2.6V		0.35	
n-Channel On-Resistance	I _{LX1} = 180mA		0.225	Ω
	I _{LX1} = 180mA, V _{PV1} = 2.6V		0.25	
p-Channel Current-Limit Threshold		-1.55	-2.10	A
OUT1 Maximum Output Current	2.6V ≤ V _{PV1} ≤ 5.5V (Note 3)	1.30		A
LX1 Leakage Current	V _{PV1} = 5.5V, LX1 = GND or PV1, V _{ON1} = 0V	-10	+10	μA
SYNCHRONOUS-BUCK PWM REG2				
REG2 Voltage Accuracy	FB2 = GND, 3.6V ≤ V _{PV2} ≤ 5.5V, load = 0 to 900mA	2.463	2.537	V
	MAX1586A, MAX1587A, FB2 = IN, 3.6V ≤ V _{PV2} ≤ 5.5V, load = 0 to 900mA	1.773	1.827	
	MAX1586B, FB2 = IN, 3.6V ≤ V _{PV2} ≤ 5.5V, load = 0 to 900mA	3.25	3.35	
FB2 Voltage Accuracy	FB2 used with external resistors, 3.6V ≤ V _{PV2} ≤ 5.5V, load = 0 to 900mA	1.231	1.269	V
FB2 Input Current	FB2 used with external resistors, V _{FB2} = 1.25V		100	nA
Dropout Voltage	Load = 900mA (Note 1)		380	mV
p-Channel On-Resistance	I _{LX2} = -180mA		0.375	Ω
	I _{LX2} = -180mA, V _{PV2} = 2.6V		0.425	
n-Channel On-Resistance	I _{LX2} = -180mA		0.25	Ω
	I _{LX2} = -180mA, V _{PV2} = 2.6V		0.275	
p-Channel Current-Limit Threshold		-1.1	-1.50	A
OUT2 Maximum Output Current	2.6V ≤ V _{PV2} ≤ 5.5V (Note 3)	0.9		A
LX2 Leakage Current	V _{PV2} = 5.5V, LX2 = GND or PV2, V _{ON2} = 0V	-10	+10	μA

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS		MIN	MAX	UNITS
SYNCHRONOUS-BUCK PWM REG3					
REG3 Output Voltage Accuracy	REG3 from 0.7V to 1.475V, 2.6V ≤ V _{PV3} ≤ 5.5V	MAX1586A, MAX1586B, MAX1587A, load = 0 to 500mA	-1.5	+1.5	%
		MAX1586C, MAX1587C, load = 0 to 900mA	-1.5	+1.5	
p-Channel On-Resistance	I _{LX3} = -180mA		0.375		Ω
	I _{LX2} = -180mA, V _{PV3} = 2.6V		0.425		
n-Channel On-Resistance	I _{LX3} = 180mA		0.25		Ω
	I _{LX3} = 180mA, V _{PV3} = 2.6V		0.275		
p-Channel Current-Limit Threshold	MAX1586A, MAX1586B, MAX1587A		-0.60	-0.85	A
	MAX1586C, MAX1587C		-1.125	-1.700	
OUT3 Maximum Output Current	2.6V ≤ V _{PV3} ≤ 5.5V (Note 3)	MAX1586A, MAX1586B, MAX1587A	0.5		A
		MAX1586C, MAX1587C	0.9		
LX3 Leakage Current	V _{PV3} = 5.5V, LX3 = GND or PV2, V _{ON3} = 0V		-10	+10	μA
LDOs V4, V5, V6, V1 SLEEP, V2 SLEEP, AND V7 OUTPUT					
V4, V5, V6, V1 SLEEP, V2 SLEEP Output Current			35		mA
V7 Output Current			30		mA
REG4 Output Voltage	Load = 0.1mA to 35mA		1.254	1.346	V
REG5 Output Voltage	Load = 0.1mA to 35mA		1.061	1.139	V
IN45, IN6 Input Voltage Range			2.4	5.5	V
REG6 Output Voltage (POR Default to 0V, Set by Serial Input)	MAX1586	1.8V setting, load = 0.1mA to 35mA	1.737	1.863	V
		2.5V setting, load = 0.1mA to 35mA	2.412	2.588	
		3.0V setting, load = 0.1mA to 35mA	2.895	3.105	
V1 and V2 SLEEP Output Voltage Accuracy	Set to same output voltage as REG1 and REG2		-3.5	+3.5	%
V1 and V2 SLEEP Dropout Voltage	Load = 20mA			150	mV
V6 Dropout Voltage	MAX1586 3V mode, load = 30mA; 2.5V mode, load = 30mA			200	mV
V7 Switch Voltage Drop	Load = 20mA, V _{BKBT} = V _{V1} = 3.0V			200	mV
V4, V5, V6 Output Current Limit			40		mA
BKBT Leakage				1	μA
OSCILLATOR					
PWM Switching Frequency			0.93	1.07	MHz
SUPERVISORY/MANAGEMENT FUNCTIONS					
POK Trip Threshold (Note 4)	Rising		92	97	%
	Falling		88.5	92.5	
LBI Threshold (Falling)	MAX1586, hysteresis is 5% (typ)	LBI = IN (for preset)	3.51	3.69	V
		With resistors at LBI	0.98	1.02	

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

ELECTRICAL CHARACTERISTICS (continued)

($V_{IN} = 3.6V$, $V_{BKBT} = 3.0V$, $V_{LBI} = 1.1V$, $V_{DBI} = 1.35V$, circuit of Figure 5, $T_A = -40^{\circ}C$ to $+85^{\circ}C$, unless otherwise noted.) (Note 5)

PARAMETER	CONDITIONS		MIN	MAX	UNITS
DBI Threshold (Falling)	MAX1586, hysteresis is 5% (typ)	DBI = IN (for preset)	2.993	3.307	V
		With resistors at LBI	1.208	1.256	
$\overline{RSO}$ Threshold (Falling)	Voltage on REG7, hysteresis is 5% (typ)		2.25	2.60	V
$\overline{RSO}$ Deassert Delay			62	69	ms
LBI Input Bias Current	MAX1586		-50		nA
DBI Input Bias Current	MAX1586		75		nA
LOGIC INPUTS AND OUTPUTS					
$\overline{LBO}$, $\overline{DBO}$, POK, $\overline{RSO}$, SDA Output Low Level	2.6V ≤ V7 ≤ 5.5V, sinking 1mA		0.4		V
$\overline{LBO}$, $\overline{DBO}$, POK, $\overline{RSO}$, SDA Output Low Level	V7 = 1V, sinking 100μA		0.4		V
$\overline{LBO}$, $\overline{DBO}$, POK, $\overline{RSO}$ Output-High Leakage Current	Pin = 5.5V		0.2		μA
ON _− , SCL, SDA, $\overline{SLP}$, PWM3, $\overline{MR}$, SRAD Input High Level	2.6V ≤ V _{IN} ≤ 5.5V		1.6		V
ON _− , SCL, SDA, $\overline{SLP}$, PWM3, $\overline{MR}$, SRAD Input Low Level	2.6V ≤ V _{IN} ≤ 5.5V		0.4		V
ON _− , SCL, SDA, $\overline{SLP}$, PWM3, $\overline{MR}$, SRAD Input Leakage Current	Pin = GND, 5.5V		-1	+1	μA
SERIAL INTERFACE					
Clock Frequency			400		kHz
Bus-Free Time Between START and STOP			1.3		μs
Hold Time Repeated START Condition			0.6		μs
CLK Low Period			1.3		μs
CLK High Period			0.6		μs
Setup Time Repeated START Condition			0.6		μs
DATA Hold Time			0		μs
DATA Setup Time			100		ns
Setup Time for STOP Condition			0.6		μs

高效、低 I_Q 、具有动态内核的 电源管理 IC (PMIC), 适合于 PDA 和智能电话

ELECTRICAL CHARACTERISTICS (continued)

Note 1: Dropout voltage is guaranteed by the P-channel switch resistance and assumes a maximum inductor resistance of 45mΩ.

Note 2: The PWM-skip-mode transition has approximately 10mA of hysteresis.

Note 3: The maximum output current is guaranteed by the following equation:

$$I_{OUTmax} = \frac{I_{LIM} - \frac{V_{OUT} (1 - D)}{2 \times f \times L}}{1 + (R_N + R_L) \frac{(1 - D)}{2 \times f \times L}}$$

where:

$$D = \frac{V_{OUT} + I_{OUT(MAX)} (R_N + R_L)}{V_{IN} + I_{OUT(MAX)} (R_N - R_P)}$$

and R_N = N-channel synchronous rectifier $R_{DS(ON)}$
 R_P = P-channel power switch $R_{DS(ON)}$
 R_L = external inductor ESR
 $I_{OUT(MAX)}$ = maximum required load current
 f = operating frequency minimum
 L = external inductor value

I_{LIM} can be substituted for $I_{OUT(MAX)}$ (desired) when solving for D. This assumes that the inductor ripple current is small relative to the absolute value.

Note 4: POK only indicates the status of supplies that are enabled (except V7). When a supply is turned off, POK does not trigger low. When a supply is turned on, POK immediately goes low until that supply reaches regulation. POK is forced low when all supplies (except V7) are disabled.

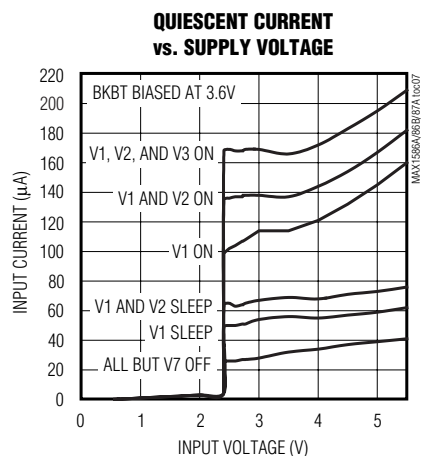
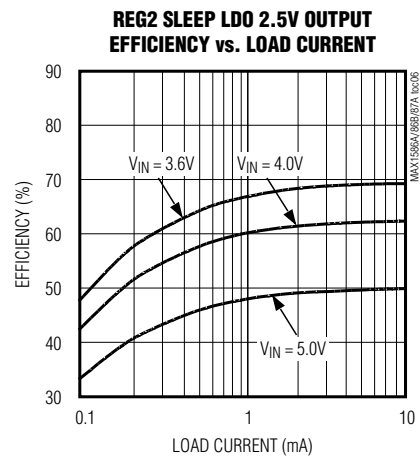
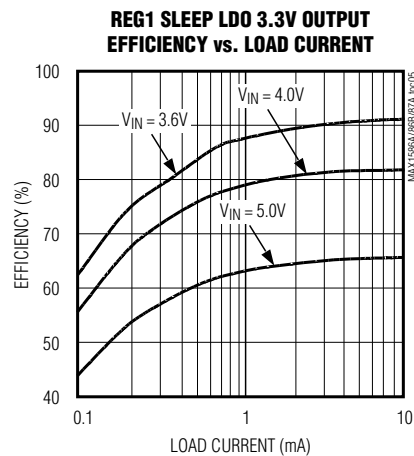
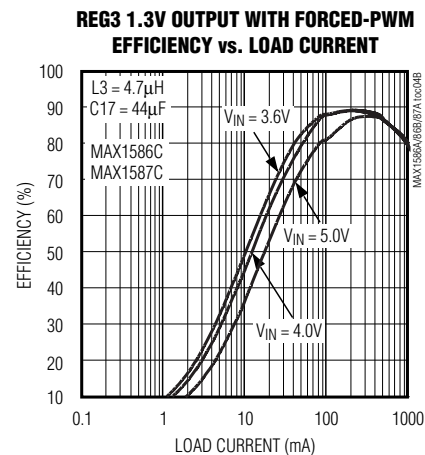
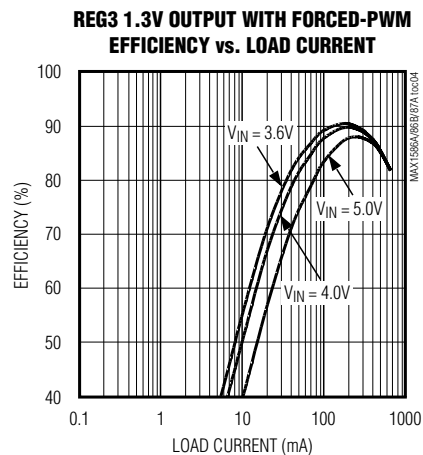
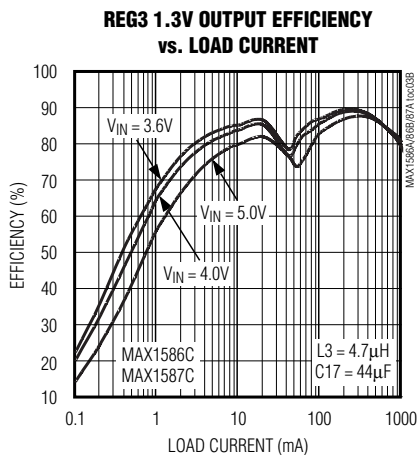
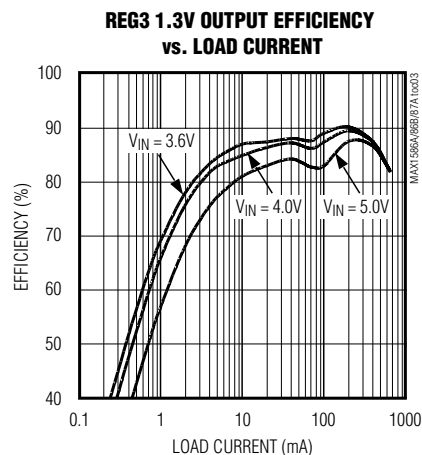
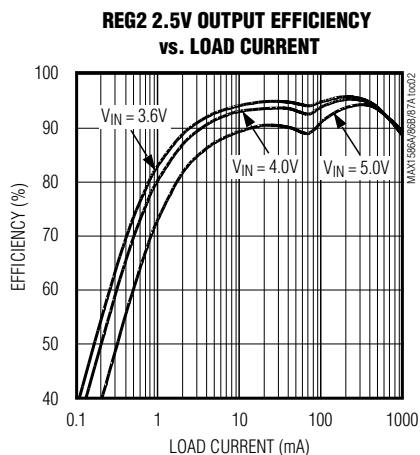
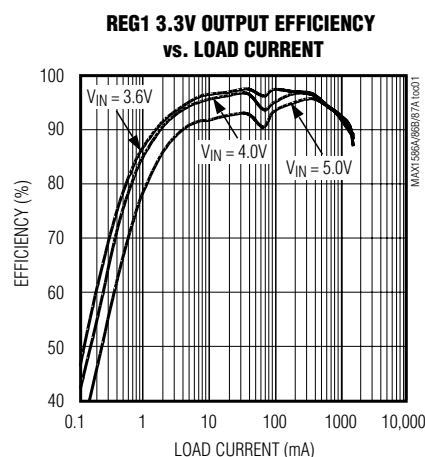
Note 5: Specifications to -40°C are guaranteed by design, not production tested.

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC)，适合于PDA和智能电话

典型工作特性

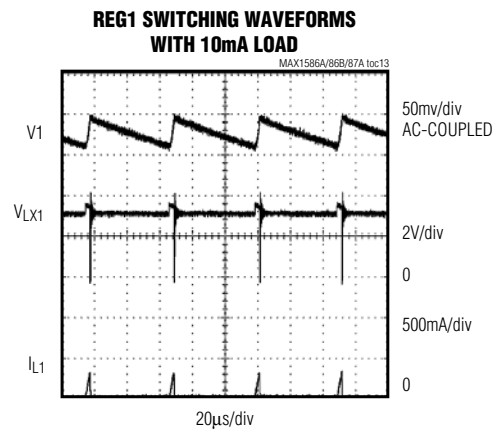
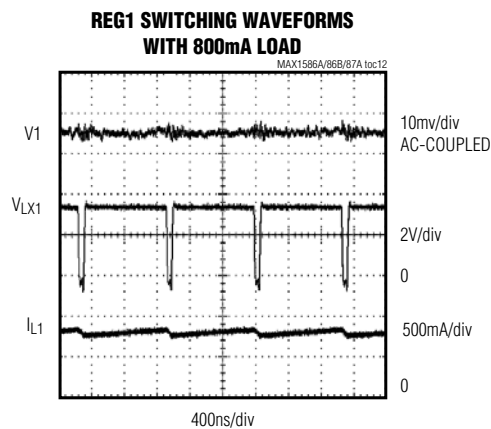
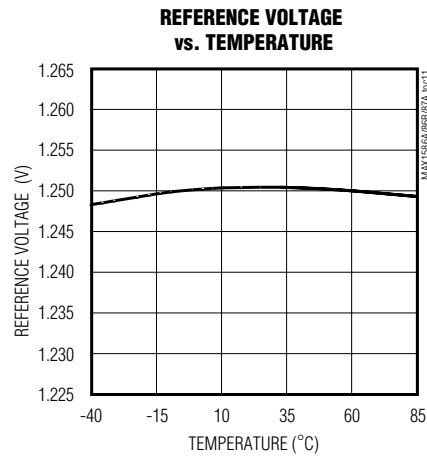
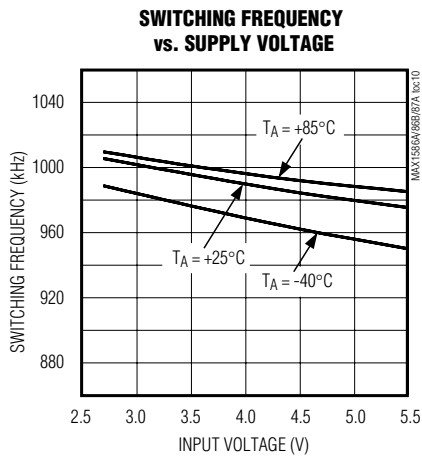
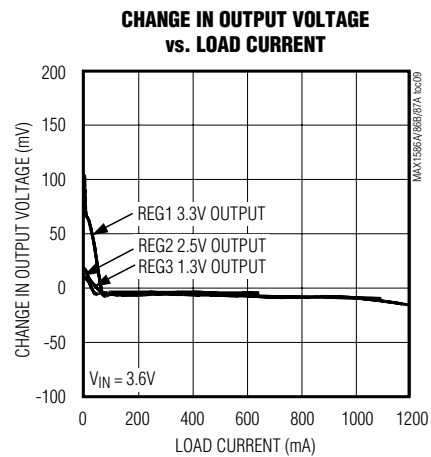
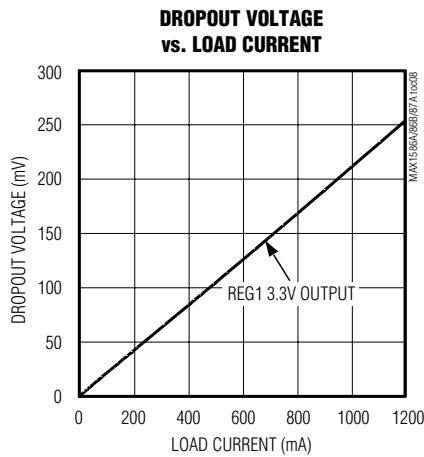
(Circuit of Figure 6, $V_{IN} = 3.6V$, $T_A = +25^\circ C$, unless otherwise noted.)



高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

典型工作特性 (续)

(Circuit of Figure 6, $V_{IN} = 3.6V$, $T_A = +25^\circ C$, unless otherwise noted.)



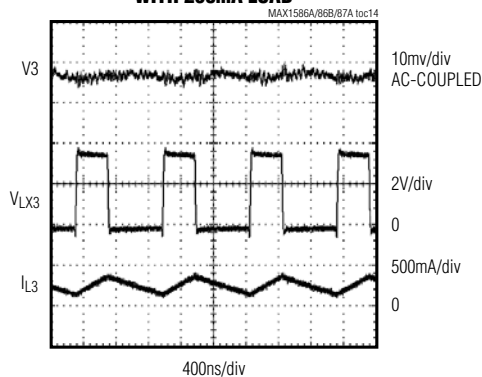
MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

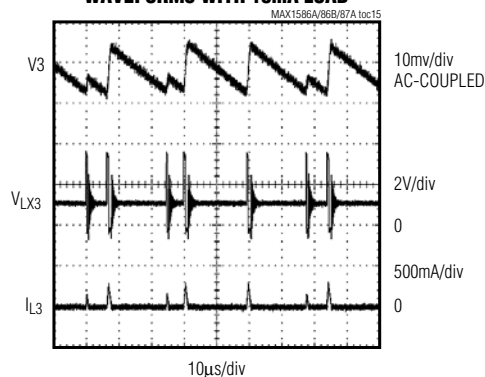
典型工作特性 (续)

(Circuit of Figure 6, $V_{IN} = 3.6V$, $T_A = +25^\circ C$, unless otherwise noted.)

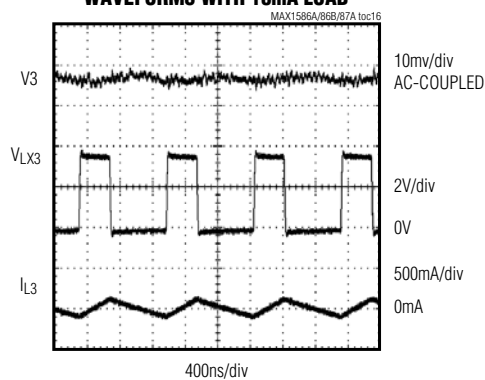
**REG3 SWITCHING WAVEFORMS
WITH 250mA LOAD**



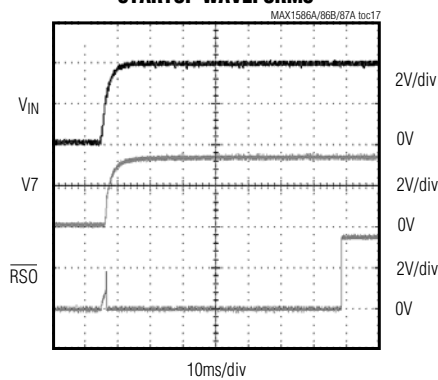
**REG3 PULSE-SKIP SWITCHING
WAVEFORMS WITH 10mA LOAD**



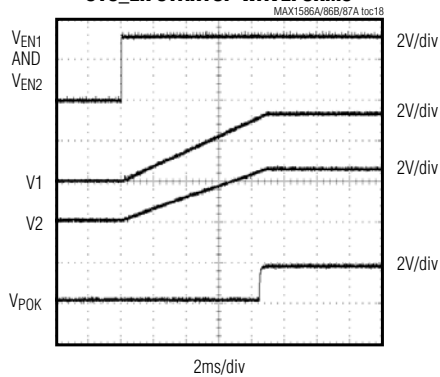
**REG3 FORCED-PWM SWITCHING
WAVEFORMS WITH 10mA LOAD**



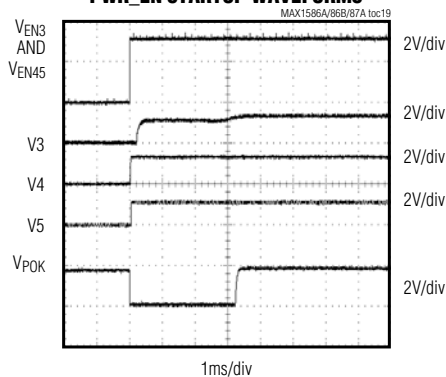
**V7 AND $\overline{RS0}$
STARTUP WAVEFORMS**



SYS_EN STARTUP WAVEFORMS



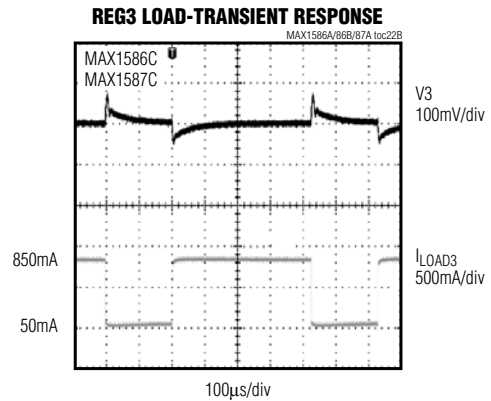
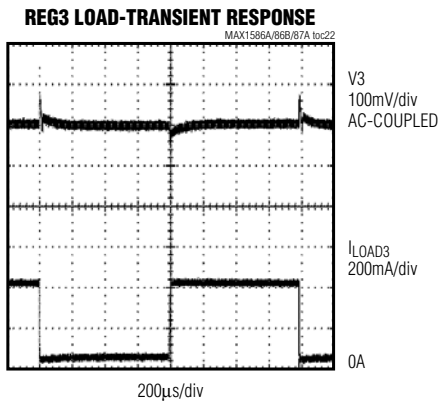
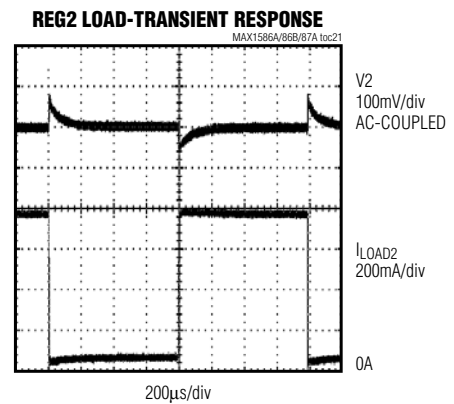
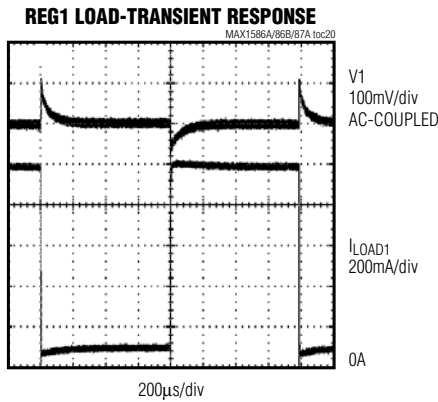
PWR_EN STARTUP WAVEFORMS



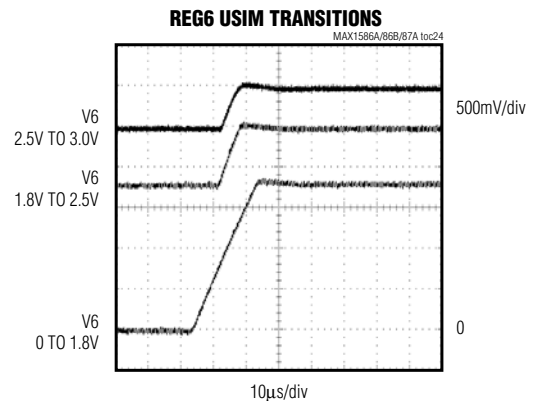
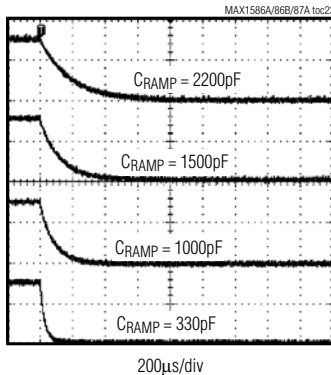
高效、低 I_Q 、具有动态内核的 电源管理 IC (PMIC), 适合于 PDA 和智能电话

典型工作特性 (续)

(Circuit of Figure 6, $V_{IN} = 3.6V$, $T_A = +25^\circ C$, unless otherwise noted.)



**REG3 OUTPUT VOLTAGE CHANGING FROM
1.3V TO 1.0V WITH DIFFERENT VALUES OF CRAMP**



MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

引脚说明

引脚		名称	功能
MAX 1586	MAX 1587		
1	—	LBI	Dual Mode™ (双模式)、低电池电压检测输入。连接至IN引脚, 设置低电池电压门限为 3.6V (无需外接电阻); 将LBI连接至电阻分压器, 以调节 LBI门限。当IN低于设置门限时, $\overline{LBO}$ 输出为低; 当IN低于失效电池 (DBI)门限或所有的调节器 REG都被禁用时, $\overline{LBO}$ 输出无效, 且强制为低。
2	40	CC1	REG1补偿节点。在 CC1和GND之间连接串联的电阻和电容, 以补偿调节回路, 参见补偿及稳定性部分。
3	1	FB1	REG1反馈输入。FB1连接至GND, 设定V1为3.3V输出; 或将FB1连接至外部反馈电阻, 以设定其他输出电压。
4	2	BKBT	备份电池输入。此输入还可连接外部升压转换器输出。
5	3	V7	亦称为VCC_BATT。只要存在主电源或备份电源, 则V7始终保持输出。这也是第一个上电工作的稳压器。V7有以下两种状态: 1) 当ON1为高且V1处于调节范围时, V7跟踪V1输出; 2) 当ON1为低, 或V1超出调节范围时, V7跟踪 V_{BKBT} 输出。
6	4	V1	REG1电压检测输入。直接与REG1输出电压连接。通过FB1设定输出电压为3.3V或电阻可调输出。
7	5	SLPIN	V1和V2休眠稳压器输入。V1和V2的待机稳压器输入, 连接SLPIN至IN。
8	6	V2	REG2电压检测输入。直接与REG2输出电压连接。通过FB2设定输出电压为1.8V/2.5V (MAX1586A、MAX1587A), 3.3V/2.5V (MAX1586B)或电阻可调输出。
9	7	FB2	REG2反馈输入。FB2连接至GND, 设定V2为2.5V (所有型号)。连接至IN, 设定MAX1586A和MAX1587A的V2输出为1.8V, MAX1586B的V2输出为3.3V, 或连接至外部反馈电阻, 以设定其他输出电压。
10	8	CC2	REG2补偿节点。在CC2和GND之间连接串联的电阻和电容, 以补偿调节回路, 参见补偿及稳定性部分。
11	9	POK	电源就绪 (POK)输出。当V1-V6输出中的任何一路低于其调节门限时, POK漏极开路输出低。当所有工作电源的输出都处于调节范围内时, POK呈现高阻态。即使在V7低至1V, POK也能够保持有效低输出。当REG3在通过串口编程设定电压出现瞬变时, POK不指示输出失效状态。POK也不指示任何已关断的REG通道, 除非所有REG通道 (V1-V6)都关断, 才将POK拉低。如果 $IN < UVLO$, 则POK也会为低。POK可以连接至 $nVCC_FAULT$ 。
12	10	SCL	串行时钟输入。
13	11	SDA	串行数据输入。在SCL上升沿读数据。串行数据编程设定REG3 (内核)和REG6 (VCC_USIM)输出电压, 即使在关断状态下, 也能设定REG3和REG6, 但至少应有一个ON_引脚为逻辑高, 以激活串行接口。上电后, REG3缺省输出为1.3V, 而REG6为0V。
14	12	PWM3	强制V3在任何负载下都工作于PWM (脉宽调制)模式。将PWM3连接至GND, 则为正常工作模式 (在轻负载下工作于跳频工作模式)。将PWM3置于高电平, 仅有V3在任何负载下都工作于PWM模式。
15	—	$\overline{LBO}$	低电池电压输出。当IN低于LBI设置门限时, 漏极开路输出低电平。

Dual Mode是 Maxim Integrated Products, Inc. 的商标。

高效、低 I_Q 、具有动态内核的 电源管理 IC (PMIC), 适合于 PDA 和智能电话

引脚说明 (续)

引脚		名称	功能
MAX 1586	MAX 1587		
16	13	PV2	REG2电源输入。使用一个 4.7 μ F 以上的低 ESR (等效串联电阻) 电容旁路至 PG2。PV1、PV2、PV3 及 IN 必须外接在一起。
17	14	LX2	REG2开关点。连接至 REG2电感。
18	15	PG2	REG2电源地。直接与电源地线层连接。PG1、PG2、PG3 及 GND 采用单点连接, 并尽可能地靠近 IC。
19	16	IN	主电池输入。此输入为 IC 提供电源。
20	17	RAMP	V3斜率控制。RAMP和 GND之间连接的电容设置在 V3变化后内部斜坡的变化率。RAMP的输出阻抗为 100k Ω , FB3调节点为 $1.28 \times V_{RAMP}$ 。
21	18	GND	模拟地。
22	19	REF	基准输出。1.25V 基准输出, 通过 0.1 μ F 或更大的电容来旁路至 GND。
23	20	BYP	低噪声 LDO 旁路。V4 LDO 的低噪声旁路引脚。在 BYP 与 GND 之间连接一个 0.01 μ F 的电容。
24	—	$\overline{DBO}$	电池失效或无电池指示输出。当 IN 低于 DBI 所设置的门限时, $\overline{DBO}$ 漏极开路输出低电平。 $\overline{DBO}$ 不会禁止任何一路 MAX1586/MAX1587 稳压器输出, $\overline{DBO}$ 通常连接至 Intel CPU 的 nBATT_FAULT 引脚。
25	21	ON2	REG2 开/关控制输入。高电平允许输出。当使能输出时, REG2 软启动输出。ON2 具有滞回, 故采用 RC 电路就可以实现相对于其他输入的电源顺序控制。ON1、ON2 及 ON6 通常连接至 SYS_EN。
26	—	ON4	REG4 开/关控制输入。高电平允许输出。当使能输出时, REG4 软启动输出。ON4 具有滞回, 故采用 RC 电路就可以实现相对于其他输入的电源顺序控制。ON4 通常连接至 PWR_EN。
27	23	V4	亦称为 VCC_PLL。用于 PLL 的 1.3V/35mA 线性稳压器输出。稳压器输入为 IN45。
28	24	IN45	V4 和 V5 LDO 的电源输入。一般连接至 V2, 但亦可与 IN 或其他介于 2.5V 至 V_{IN} 之间的电源连接。
29	25	V5	亦称为 VCC_SRAM。用于 CPU SRAM 的 1.1V/35mA 线性稳压器输出。稳压器输入为 IN45。
30	—	ON5	REG5 开/关控制输入。高电平允许输出。当使能时, MAX1586/MAX1587 软启动 REG5 输出。ON5 具有滞回, 故采用 RC 电路就可以实现相对于其他输入的电源顺序控制。ON5 通常连接至 PWR_EN。
31	26	PG3	REG3电源地。直接与电源地线层连接。PG1、PG2、PG3 及 GND 采用单点连接, 并尽可能地靠近 IC。
32	27	LX3	REG3开关点。连接至 REG3电感。
33	28	PV3	REG3电源输入。使用一个 4.7 μ F 或更大的低 ESR 陶瓷电容旁路至 PG3。PV1、PV2、PV3 和 IN 必须外接在一起。
34	34	ON3	REG3 (内核) 开/关控制输入。高电平允许输出。当使能输出时, 软启动 REG4 输出。ON3 具有滞回, 故采用 RC 电路就可以实现相对于其他输入的电源顺序控制。ON3 通常连接至 CPU SYS_EN。

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

引脚说明 (续)

引脚		名称	功能
MAX 1586	MAX 1587		
35	29	SRAD	串行地址位。SRAD允许改变 MAX1586/MAX1587的串行地址, 以避免与总线上的其他器件地址发生冲突。如果SRAD = GND, 则 A1 = 0; 如果 SRAD = IN, 则 A1 = 1。
36	30	$\overline{RSO}$	漏极开路复位输出。当 V7 超过 2.55V 时并不立即释放复位状态 (典型的上升门限), 在释放前保持 65ms 延时。 $\overline{RSO}$ 通常连接至 CPU 的 nRESET 引脚。
37	31	$\overline{MR}$	手动复位输入。低电平输入使 $\overline{RSO}$ 输出低, 并将 V3 输出复位为其缺省的 1.3V 设置, 但不影响 MAX1586/MAX1587 的其他功能。
38	32	CC3	REG3 补偿节点。在 CC3 和 GND 之间连接串联的电阻和电容, 以补偿调节回路, 参见补偿及稳定性部分。
39	33	FB3	REG3 反馈检测输入。直接与 REG3 输出电压连接, 输出电压由串行接口设置。
40	—	ON6	REG6 开/关控制输入。高电平允许输出。当使能输出时, REG6 输出有效。ON6 具有滞回, 故采用 RC 电路就可以实现相对于其他输入的电源顺序控制。ON1、ON2 及 ON6 通常连接至 SYS_EN。
41	—	V6	亦称为 VCC_USIM, 为线性稳压器输出。该输出电压可通过 I ² C 串行接口设置为 0V、1.8V、2.5V 或 3.0V, 其缺省电压为 0V。当 ON6 为高时, 将激活 REG6。
42	—	IN6	V6 LDO 电源输入。一般与 V1 连接, 但亦可与 IN 连接。
43	36	PG1	REG1 电源地。直接与电源地线层连接。PG1、PG2、PG3 及 GND 采用单点连接, 并尽可能地靠近 IC。
44	37	LX1	REG1 开关点。与 REG1 电感连接。
45	38	PV1	REG1 电源输入。使用一个 4.7 μ F 或更大的低 ESR 陶瓷电容旁路至 PG2。PV1、PV2、PV3 及 IN 必须外接在一起。
46	35	ON1	REG1 开/关控制输入。高电平允许输出。当使能时, REG1 软启动输出。ON1 具有滞回, 故采用 RC 电路就可以实现相对于其他输入的电源顺序控制。ON1、ON2 及 ON6 通常连接至 SYS_EN。
47	39	$\overline{SLP}$	休眠控制输入。 $\overline{SLP}$ 选择 ON1 和 ON2 打开哪一种稳压器。 $\overline{SLP}$ = 高时为正常工作模式 (ON1 和 ON2 使能 V1 和 V2 的 DC-DC 转换器)。 $\overline{SLP}$ = 低时为休眠工作模式 (ON1 和 ON2 使能 V1 和 V2 的 LDO)。
48	—	DBI	两种工作模式。失效电池检测输入。将 DBI 与 IN 连接, 失效电池下降门限设置为 3.15V (无需电阻); 将 DBI 连接至电阻分压器, 以可调 DBI 门限。
—	22	ON45	REG4 和 REG5 开/关控制输入。高电平允许输出。当使能时, REG4 和 REG5 输出。ON45 具有滞回, 故采用 RC 电路就可以实现相对于其他输入的电源次序控制。ON45 通常连接至 PWR_EN。
EP	EP	EP	裸露金属焊盘。将裸露焊盘连接至地。裸露焊盘的地连接并不能够取代器件的引脚地和严格的地线层连接。

购买 Maxim Integrated Products, Inc. 或其从属授权关联公司的 I²C 产品, 即得到了 Philips I²C 的专利许可、将这些产品用于符合 Philips 定义的 I²C 标准规范的系统。

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

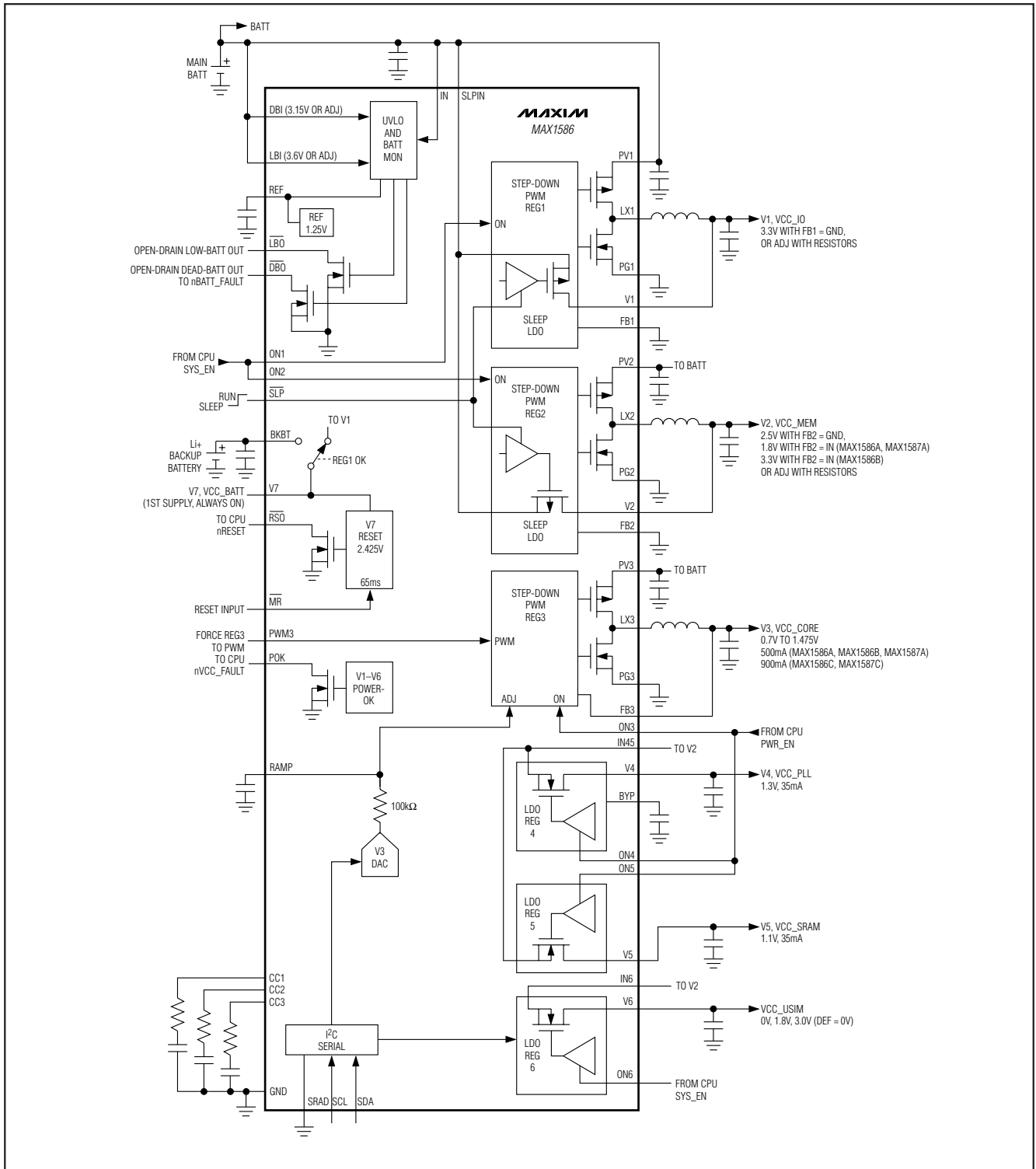


图1. MAX1586 功能框图。(MAX1587 省略了某些功能, 参见引脚说明部分。)

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

详细说明

MAX1586/MAX1587是经过优化的电源管理 IC, 尤其适合 Intel X-Scale 微处理器设备, 包括第三代智能手机、PDA、互联网设备及其他需要超强计算和多媒体处理能力的低功耗移动设备。MAX1586A/MAX1586B/MAX1587A 遵循“Intel 处理器电源”规范

这些芯片集成了7路高性能、低工作电流电源, 以及监测和管理功能。稳压器输出包括 3个降压型 DC-DC 输出 (V1、V2及V3)、3个线性稳压器 (V4、V5及V6) 和一个常开电源输出 V7 (Intel VCC_BATT)。V1 降压型 DC-DC 输出为 I/O 和外围器件提供 3.3V 或可调输出电压。MAX1586A 及 MAX1587A 的 V2 降压型 DC-DC 转换器预设为 1.8V 或 2.5V, 而 MAX1586B 的 V2 输出则预设为 3.3V 或 2.5V。所有器件的 V2 还都可以采用外部电阻调节。V3 降压型 DC-DC 转换器为微处理器内核提供串口可编程的电源输出。三个线性稳压器 (V4、V5 及 V6) 为 PLL、SRAM 及 USIM 提供电源。

为了降低休眠状态下的静态电流, V1 和 V2 都具有旁路“休眠”LDO, 在输出电流非常低时投入使用, 以尽可能降低电池输出电流。其他功能包括: 各个 DC-DC 转换器可进行独立的开/关控制、低电池电压和电池失效检测、复位和电源就绪输出、备份电池输入和 2 线串行接口。

所有的 DC-DC 转换器采用高速 1MHz PWM 开关以及更小尺寸的外围元件。它们采用固定频率 PWM 控制, 在轻载时可自动由 PWM 模式切换至跳频模式, 以降低工作电流, 延长电池使用寿命。内核电源在任何负载下均可工作在强制 PWM 模式下, 以降低纹波和噪声。2.6V 至 5.5V 输入电压范围允许使用单节锂 (Li+) 电池、3 节 NiMH 电池或稳定的 5V 电源输入。

以下电源说明包括 Intel 对不同电压的表示方法, 例如, MAX1586/MAX1587 的 V1 输出在 Intel 文档中对应于 VCC_IO, 参见图 1。

V1 及 V2 (VCC_IO、VCC_MEM) 降压型 DC-DC 转换器

V1 为 1MHz 电流型降压转换器。V1 输出电压可预置成 3.3V, 或用一个电阻分压器进行调节。V1 能够输出高达 1300mA 的负载电流。

V2 也是一种 1MHz 电流模式降压转换器。MAX1586A 及 MAX1587A 的 V2 降压型 DC-DC 转换器可预置为 1.8V 或 2.5V, 而 MAX1586B 的 V2 可预置为 3.3V 或 2.5V。所有器件的 V2 均可采用外部电阻进行调节。V1 能够输出高达 900mA 的负载电流。

在中等至重负载条件下, 这两种转换器采用固定频率和调制脉宽的低噪声 PWM 工作模式。由固定工作频率所产生的开关谐波是一致的, 易于滤除。在轻负载 (一般低于 30mA) 情况下, 通过采用 Idle Mode™ (空闲) 工作模式提高效率, 转换器仅在需要为负载提供电流时才进行开关工作。

同步整流

内部 n 沟道同步整流器无需使用外部肖特基二极管, 提高了效率。同步整流器在每周期的后半周期 (关断时间) 打开。在此期间, 电感上的电压被反向, 电感电流下降。在标准工作模式下 (即非强制 PWM 模式下), 同步整流器在每个周期结束 (即另一开关周期的开始时刻) 或当电感电流接近于 0 时关闭。

100% 占空比工作

如果电感电流在闭合时间内爬升不够, 不足以满足负载电流的需求, 则开关一直接通, 占空比为 100%。这样在输入电压接近稳压输出值时, 也能够使输出电压处于稳压范围。对于 V1, 当负载电流为 800mA 时, 其压差约为 180mV; 对于 V2, 当负载电流为 800mA 时, 其压差约为 220mV。电压跌落时, 高边 p 沟道 MOSFET 常开, 此时控制器进入低耗流模式。器件保持此工作模式, 直至稳压器通路不再有电压跌落。

休眠 LDO

除高效率降压型转换器外, V1 和 V2 亦可由低静态电流、低压差 (LDO) 线性稳压器供电, 以用于休眠模式或负载电流极低的情况。休眠 LDO 能够输出 35mA 的电流。为了启用休眠 LDO, 需要将 SLP 拉低。当 SLP 为高时, 则使能开关型降压转换器。休眠 LDO 的输出电压被设置成与开关型降压转换器的输出电压一致, 详见设置输出电压部分。SLPIN 为 V1 和 V2 休眠 LDO 的输入, 必须与 IN 连接。

高效、低 I_Q 、具有动态内核的 电源管理 IC (PMIC), 适合于 PDA 和智能电话

V3 (VCC_CORE)降压型 DC-DC 转换器

V3 为 1MHz 电流型降压转换器。MAX1586A、MAX1586B 和 MAX1587A 的 V3 可提供高达 500mA 的电流，而 MAX1586C 和 MAX1587C 则可提供高达 1A 的电流。

V3 输出可通过 I²C 串行接口在 0.7V 和 1.475V 之间设置，间隔 25mV。上电和复位后的缺省电压为 1.3V。细节详见串行接口部分。参见应用信息了解如何增加 V3 输出电压。

REG3 上的强制 PWM

在中等至重负载条件下，V3 采用固定频率和调制脉宽的低噪声 PWM 工作模式。由固定工作频率所产生的开关谐波是一致的，易于滤除。

在轻负载 (<30mA) 和 PWM3 处于低电平的情况下，通过采用 Idle Mode (空闲) 工作模式提高效率，转换器仅在需要为负载提供电流时才进行开关工作。当 PWM3 为高时，V3 在任何负载下都工作于低噪声的强制 PWM 模式。

线性稳压器 (V4、V5 及 V6)

V4 (VCC_PLL)

V4 为一个线性稳压器，它提供固定 1.3V 输出及 35mA 负载电流。V4 及 V5 线性稳压器的电源输入为 IN45，它一般与 V2 连接。将 ON4 驱动为高，可启用 MAX1586 上的 V4，驱动为低则可将其关断。在 MAX1587 上，V4 及 V5 引脚为联动。将 ON45 驱动为高可同时启用 V4 及 V5，驱动为低则可同时将它们关断。预计 V4 将与 VCC_PLL 连接。

V5 (VCC_SRAM)

V5 为一个线性稳压器，提供 1.1V 的固定输出和多达 35mA 的负载电流。V4 和 V5 线性稳压器的电源输入为 IN45，通常连接至 V2。ON5 置高，将使能 MAX1586 的 V5，驱动为低则将其关断。MAX1587 的 V4 和 V5 使能端组合在一起，将 ON45 驱动为高，可同时使能 V4 和 V5，驱动为低则可将它们都关断。V5 通常与 VCC_SRAM 连接。

V6 (VCC_USIM—仅 MAX1586)

V6 为 MAX1586 的一个线性稳压器，提供多达 35mA 的负载电流。V6 输出电压可用 I²C 串行接口设置为 0V、1.8V、2.5V 或 3.0V，其上电缺省电压为 0V。关于调节电压的详情，请参见串行接口部分。V6 线性稳压器的电源输入为 IN6，通常连接至 V1。将 ON6 驱动为高，使能 V6，驱动为低则可将其关断。V6 通常与 VCC_USIM 连接。

V7 常开电源输出 (VCC_BATT)

如果 V1 被启用且处于稳压范围，或者存在备份电源，则 V7 保持有效。当 ON1 为高，且 V1 处于稳压范围内，V7 通过一个内部 MOSFET 开关从 V1 获取电源。当 ON1 为低或 V1 超出稳压范围时，V7 通过另一个片内 MOSFET 开关从 BKBT 获取电源。V7 可提供多达 30mA 的负载电流。它通常连接至 Intel CPU 的 VCC_BATT 引脚。

由于系统应用中的差异，使用 BKBT 和 V7 的方法也会不同。有关如何使用 BKBT 和 V7 的信息，请参见备份电池与 V7 配置部分。

表 1. 不同状态下的静态工作电流

OPERATING POWER MODE	DESCRIPTION	TYPICAL MAX1586/MAX1587 NO-LOAD OPERATING CURRENT
RUN	All supplies on and running	200μA MAX1587, 225μA MAX1586
IDLE	All supplies on and running, peripherals on	
SENSE	All supplies on, minimal loading, peripherals monitored	
STANDBY	All supplies on, minimal loading, peripherals not monitored	
SLEEP	PWR_EN controlled voltages (V3, V4, V5) are off. V1 and V2 on.	60μA if V1 and V2 SLEEP LDOs on; 130μA if V1, V2 step-down DC-DCs enabled
DEEP SLEEP	All supplies off except V7. V7 biased from backup battery.	5μA MAX1587 if IN > DBI threshold; 32μA MAX1586 if IN > DBI threshold; 4μA if IN < DBI threshold

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC), 适合于PDA和智能电话

不同状态下的静态工作电流

MAX1586/MAX1587在所有典型工作模式下能够获得最高效率和最小工作电流, 包括休眠及深度休眠模式, 其工作状态列于表1中。

电压监视、复位及欠压锁定功能

欠压锁定

当输入电压低于 2.35V 时 (典型值), 欠压锁定 (UVLO) 电路将禁用 IC。在 UVLO 情况下输入将处于高阻抗, 以降低电池负载。所有串口寄存器在低至 2.35V 的输入电压条件下都保持不变。

复位输出 ($\overline{RSO}$) 及 $\overline{MR}$ 输入

当 $\overline{MR}$ 为低或当 V7 低于 2.425V 时, 复位输出 ($\overline{RSO}$) 为低。V7 由 V1 (当启用时) 或备份电池输入来提供电源。当出现下列情况时, $\overline{RSO}$ 将输出低电平:

- 1) 在没有独立的备份电池条件下, 电源首次接入时 (在 IN 和 BKBT 之间外接二极管);
- 2) 在没有独立的备份电池条件下, 电源断电时 (在 IN 和 BKBT 之间外接二极管);
- 3) 如果 V1 关断或超出稳压范围, 备份电池低于 2.425V;
- 4) 当手动复位按钮按下时 ($\overline{MR}$ 变低)。

当 $V_{IN} > 2.4V$ 时, 内部定时器在 V7 超过 2.3V 后延时 65ms 释放 $\overline{RSO}$ 。但如果 V7 超过 2.3V 时 $V_{IN} < 2.4V$, 或 V_{IN} 与 V7 同时升高, 则 $\overline{RSO}$ 会被立即释放而不经 65ms 的延时。第二种情况无延时是由于时钟电路被禁用以减小 V_{IN} 欠压锁定期间的工作电流。

如果在 V_{IN} 与 V7 的任何上电顺序下都要求延时 65ms 释放 $\overline{RSO}$, 则需使用图 2 所示电路。IN 与 $\overline{MR}$ 间的 RC 延时使得 $\overline{MR}$ 在 V_{IN} 上电后才会上升。无论 V7 与 V_{IN} 上电顺序如何, 65ms 定时器都有效, 而且直到二者都上电 65ms 后才会释放。仅 V7 输出会影响 $\overline{RSO}$ 。 $\overline{RSO}$ 不响应 V1-V6, 它们由 POK 监视。如果 BKBT 不供电, 则 $\overline{RSO}$ 无效并处于高阻状态。

$\overline{MR}$ 为用于硬件复位的手动复位输入。 $\overline{MR}$ 置低使 $\overline{RSO}$ 输出为低至少 65ms, 并将 V3 复位为其 1.3V 的缺省设置, $\overline{MR}$ 不影响 MAX1586/MAX1587 的其它功能。

失效电池及低电池比较器 ——

DBI、LBI (仅 MAX1586)

DBI 和 LBI 输入监测输入电源 (通常为电池), 触发 $\overline{DBO}$ 和 $\overline{LBO}$ 输出。当电池 (V_{IN}) 放电至失效电池门限时, 失效

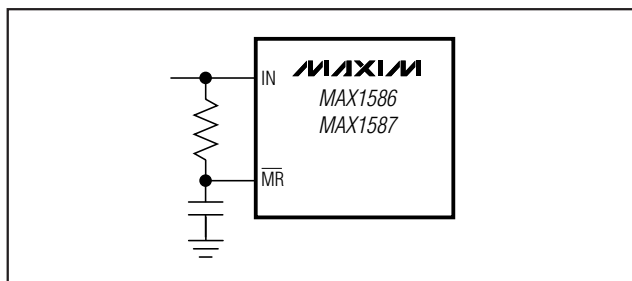


图 2. IN 与 $\overline{MR}$ 间的 RC 延时能确保无论 IN 与 V7 上电顺序如何 $\overline{RSO}$ 65ms 的释放延时均有效。

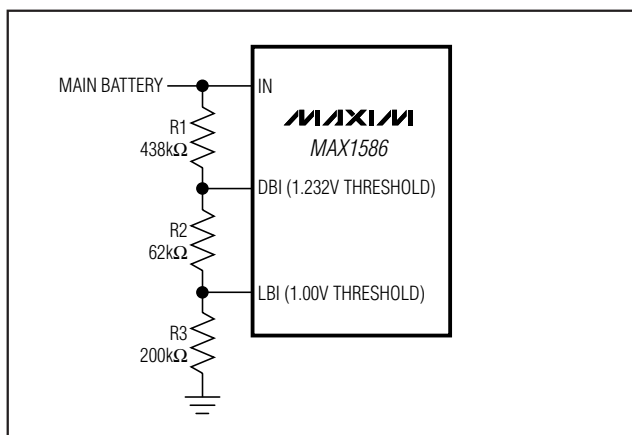


图 3. 用一串电阻设置低电池及失效电池门限。所示参数将设置 3.3V 的 DBI 门限和 3.5V 的 LBI 门限 (对于工厂预置门限, 则无需使用外接电阻)

电池比较器将触发 $\overline{DBO}$ 输出。在 DBI 与 IN 连接时, 将选择 3.15V 的工厂设置门限; 也可用 DBI 端的电阻分压器来设定门限值。在 LBI 与 IN 连接时, 将选择低电池电压比较器的工厂设置门限为 3.6V; 也可用 LBI 端的电阻分压器来设定门限。

3 个电阻构成的分压器 (图 3 中的 R1、R2 及 R3) 可以同时设定 DBI 和 LBI 门限, 依据下列等式计算:

1) 选择 R3 小于 250kΩ

2) $R1 = R3 \times V_{LB} (1 - (1.232 / V_{DB}))$

3) $R2 = R3 (1.232 \times (V_{LB} / V_{DB}) - 1)$

其中 V_{LB} 为低电池电压门限, V_{DB} 为失效电池门限。

高效、低 I_Q 、具有动态内核的 电源管理 IC (PMIC), 适合于 PDA 和智能电话

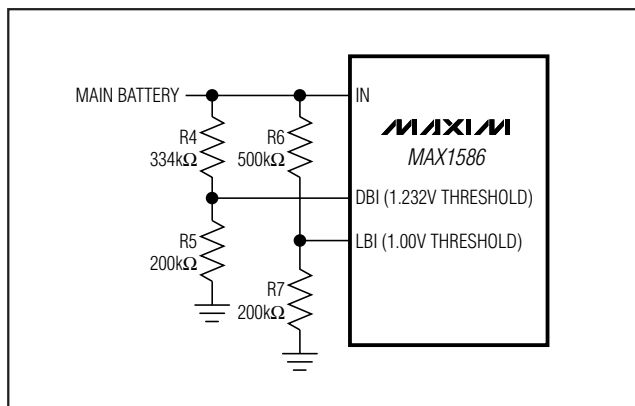


图 4. 利用单独的电阻分压器设置低电池及失效电池门限。图中将 DBI 门限设为 3.3V，将 LBI 门限设为 3.5V (对于工厂预置门限无需用电阻)

另一种方式，LBI 和 DBI 也可用单独的 2 个电阻构成的分压器进行设置。将分压器电阻链中的下端电阻选择为 250kΩ 或更小值 (图 4 中的 R5 和 R7)。则电阻链中的上端电阻可看作各个门限值的函数，即：

$$R4 = R5 (V_{DB} / 1.232) - 1)$$

$$R6 = R7 (V_{LB} - 1)$$

当用电阻来设置 V_{LB} 时，LBI 的门限为 1.00V。当用电阻来设置 V_{DB} 时，DBI 的门限为 1.232V。也可只对 DBI 或 LBI 之一进行门限设置，而其他门限值通过输入连至 IN 来选择工厂预置门限。

如果 BKBT 没有加电，则 $\overline{DBO}$ 不起作用，且为高阻态。 $\overline{DBO}$ 通常连接至 Intel CPU 的 nBATT_FAULT。同样，如果 BKBT 没有供电，则 $\overline{LBO}$ 也不起作用，且为高阻态。

电压就绪输出 (POK)

POK 为漏极开路输出，当任何使能的稳压器 (V1-V6) 低于其稳压门限时，POK 输出低。POK 不监视 V7。当所有使能的稳压器输出电压处于 10% 稳压范围内时，POK 为高阻态。当 V3 在由串口设置的电压之间转换时，或当任何一个稳压器被关断时，POK 不指示失效状态。当任何一个稳压器打开时 POK 立即变低，但当稳压器进入稳压范围后，将返回高阻态。当所有稳压器 (V1-V6) 关断时，

POK 变低。如果输入电压低于 UVLO 门限，POK 也为低，且一直保持低电平输出，并在 IN 低至 1V 时仍保持有效。如果 BKBT 未供电，则 POK 不起作用，且为高阻态。

与处理器的连接和电源排序

典型的处理器连接只有电源控制引脚，通常标记为 PWR_EN 和 SYS_EN。为获得最大的灵活性，MAX1586/MAX1587 提供了众多的开/关控制引脚。在典型应用中，这些引脚很多都被连接在一起。ON1、ON2 及 ON6 一般与 SYS_EN 连接，而 ON3、ON4 及 ON5 则一般与 PWR_EN 连接。当有主或备份电池连接时，V7 保持常开。MAX1586/MAX1587 内部不进行电源排序，但所有 ON 输入均具有滞回，可以连接 RC 网络，以设置电源顺序。与 Intel CPU 的典型连接，一般无需进行外部顺序控制。

备份电池输入

备份电池输入 (BKBT) 在 V1 被禁用时为 V7 提供备份电源。通常将主电源或可充电备份电池与此引脚连接。如果没有备份电池，则 BKBT 应通过一个二极管连接至 IN，或连接至一个外部稳压电源。有关如何使用 BKBT 及 V7 的更多信息，请参见备份电池与 V7 配置部分。

串行接口

I²C 兼容的 2 线串行接口控制 MAX1587 的 REG3，以及 MAX1586 的 REG3 和 REG6。当 IN 超过 2.40V UVLO 门限、且 ON1-ON6 中至少有一个使能时，串行接口就可以工作。当没有稳压器被使能时，串行接口将关断，以尽可能减小关断漏电流。

串行接口由串行数据线 (SDA) 及串行时钟线 (SCL) 组成，采用标准的 I²C 兼容写字节命令。图 4 为 I²C 协议时序图。MAX1586/MAX1587 为从机器件，依赖主机产生时钟信号。主机 (通常为微处理器) 启动总线上的数据传输，产生 SCL，以允许传输数据。通过发送严格的地址和随后的 8 位数码 (见表 2)，实现主机和 MAX1586/MAX1587 之间的通讯。每个发送序列的帧格式还包括起始条件 START (A) 和停止条件 STOP (L)。总线上发送的字为 8 位，加上一位应答时钟脉冲。

表 2 列出了用来编程 V3 和 V6 的串行数码。V3 和 V6 的缺省上电电压分别为 1.3V 和 0V。

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

表 2. V3和V6串口编程代码

D7	D6	D5 0 = PROG V3 1 = PROG V6	D4	D3	D2	D1	D0	OUTPUT (V)	DESCRIPTION
X	X	0	0	0	0	0	0	0.700	V3, CORE VOLTAGES
		0	0	0	0	0	1	0.725	
		0	0	0	0	1	0	0.750	
		0	0	0	0	1	1	0.775	
		0	0	0	1	0	0	0.800	
		0	0	0	1	0	1	0.825	
		0	0	0	1	1	0	0.850	
		0	0	0	1	1	1	0.875	
		0	0	1	0	0	0	0.900	
		0	0	1	0	0	1	0.925	
		0	0	1	0	1	0	0.950	
		0	0	1	0	1	1	0.975	
		0	0	1	1	0	0	1.000	
		0	0	1	1	0	1	1.025	
		0	0	1	1	1	0	1.050	
		0	0	1	1	1	1	1.075	
		0	1	0	0	0	0	1.100	
		0	1	0	0	0	1	1.125	
		0	1	0	0	1	0	1.150	
		0	1	0	0	1	1	1.175	
		0	1	0	1	0	0	1.200	
		0	1	0	1	0	1	1.225	
		0	1	0	1	1	0	1.250	
		0	1	0	1	1	1	1.275	
		0	1	1	0	0	0	1.300	
		0	1	1	0	0	1	1.325	
		0	1	1	0	1	0	1.350	
		0	1	1	0	1	1	1.375	
		0	1	1	1	0	0	1.400	
		0	1	1	1	0	1	1.425	
		0	1	1	1	1	0	1.450	
		0	1	1	1	1	1	1.475	
		1	X	X	X	0	0	0	V6, USIM VOLTAGES [MAX1586 ONLY]
		1	X	X	X	0	1	1.8	
		1	X	X	X	1	0	2.5	
		1	X	X	X	1	1	3.0	

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

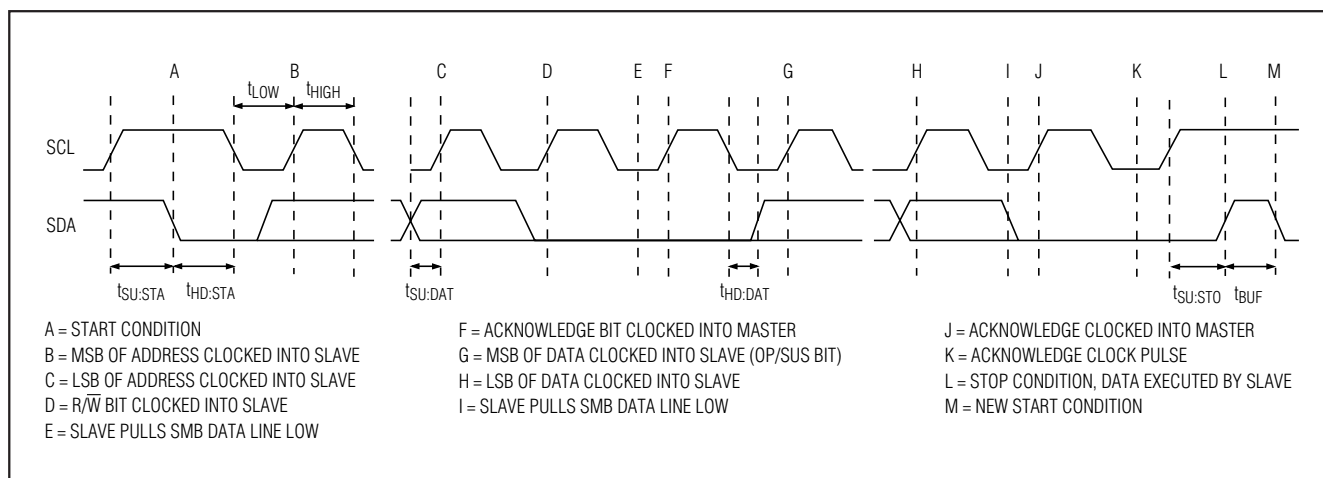


图 5. I²C 兼容的串行接口时序图

位传输

每一个 SCL 时钟周期传输一个数据位。SDA 上的数据在 SCL 时钟脉冲的高电平期间必须保持稳定。SCL 为高时 SDA 电平变化代表控制信号 (参见 START 与 STOP 条件部分)。当总线不忙时, SDA 和 SCL 应该保持高电平。

START 与 STOP 条件

当串行接口空闲时, SDA 和 SCL 都处于高电平。主机通过发出 START 条件来启动通讯。START 条件是在 SCL 为高、SDA 由高至低跳变而产生的。STOP 是在 SCL 为高、SDA 由低至高跳变而产生的 (图 5)。主机发出的 START 条件给 MAX1586/MAX1587, 以表明数据传输开始。通过发送不应答信号和随后的停止条件, 主机将停止传输 (参见应答位部分)。STOP 条件释放总线。

当检测到 STOP 条件或错误地址时, MAX1586/MAX1587 在内部将 SCL 与串行接口断开, 直至下一个 START 条件为止, 以尽可能降低数字噪声和穿通。

应答位 (ACK)

应答位 (ACK) 是第 9 位, 紧跟在每一个 8 位数据字之后, 且总是由接收器件产生 ACK。MAX1586/MAX1587 在接收一个地址或数据时, 通过在第 9 个时钟周期内拉低 SDA, 产生 ACK 信号。监测 ACK 信号可发现不成功的

数据传输。如果接收器件忙, 或系统发生故障, 则会出现不成功的数据传输。在出现不成功的数据传输情况下, 总线主机应该稍后重试传输数据。

串行地址

通过发出一个 START 条件和随后的 7 位从机地址 (表 3), 总线主机启动与从器件的通讯。在空闲时, MAX1586/MAX1587 等待 START 条件和随后的从机地址。串行接口逐位比较地址, 一旦检测到错误地址, 就立刻关断接口。

地址字的 LSB (最低有效位) 为读/写 (R/W) 位。R/W 指示主机正在进行读或写操作 (RD/W 为 0 表示写, 为 1 则表示读)。MAX1586/MAX1587 只支持发字节格式, 因此, 要求 RD/W 为 0。

当接收到适当地址后, MAX1586/MAX1587 会在下一个时钟周期拉低 SDA, 发出一个 ACK 信号。MAX1586/MAX1587 具有两个用户可编程地址 (表 3)。地址位 A7-A2 固定, 而 A1 则可用 SRAD 来控制。将 SRAD 与 GND 连接可设置 = 0; 将 SRAD 与 IN 连接则可设置 A1 = 1。

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

表 3. 串行地址

SRAD	A7	A6	A5	A4	A3	A2	A1	A0 RD/W
0	0	0	1	0	1	0	0	0
1	0	0	1	0	1	0	1	0

V3输出斜率控制

当通过串口动态调节 V3时, 输出电压的变化斜率由 RAMP和地之间的连接电容(C_{RAMP})控制。电压变化斜率可用传统的RC常数来表示:

$$V_o(t) = V_o(0) + dV(1 - \exp(-t / (100k\Omega C_{RAMP})))$$

一种近似方法是, V3从 10%至 90%的电压变化, 所花时间大约为 2.2 倍的 RC时间常数。例如, 当 $C_{RAMP} = 1500pF$ 时, 此时间为 330 μs 。对于从 1V至 1.3V的变化, 等于 1mV/ μs 的变化斜率。对于设置其它不同变化斜率的例子, 请参见典型工作特性部分。

外接 RAMP端的最大电容值可以为 2200pF。如果使用更大的电容值, 则 V3变化规律仍符合上述等式, 但当 V3首次被启用时, 在 V3达到其最终电压之前, POK指示电压处于稳压范围。

RAMP引脚实际上是 REG3的基准。FB3调节至 1.28 倍的 RAMP端电压。

设计步骤

设置输出电压

输出 V1及 V2具有预置输出电压, 但亦可采用电阻分压器进行调节。要设置V1为 3.3V, 可将 FB1与 GND连接。MAX1586A及 MAX1587A的 V2可预置为1.8V或 2.5V。要将 MAX1586A 和 MAX1587A的 V2设置为 1.8V, 可将 FB2与 IN连接; 要设置为 2.5V, 可将 FB2与 GND连接。MAX1587B的 V2则可预置为 3.3V或 2.5V。要将 MAX1587B的 V2设置成3.3V, 可将 FB2与IN连接; 要设置为 2.5V, 可将 FB2与 GND连接。

要想将 V1或 V2设置为预置输出电压以外的电压, 可将电阻分压器从输出电压连接至相应的FB输入端。FB_输入偏置电流小于 100nA, 故可以选择低端 (FB_至 GND) 电阻 (R_L) 为 100k Ω 或更小值, 然后再按下式计算高端 (输出至FB_)电阻 (R_H):

$$R_H = R_L [(V_{OUT} / 1.25) - 1]$$

V3 (VCC_CORE)输出电压可通过 I²C串行接口, 以 25mV 间隔在 0.7V 至 1.475V之间进行设置, 详情请参见串行接口部分。

线性稳压器 V4提供固定 1.3V输出电压, 线性稳压器 V5提供固定 1.1V输出电压, V4和 V5电压均不能够调节。

线性稳压器 V6 (VCC_USIM)可通过 I²C串行接口来设置成 0V、1.8V、2.5V或 3.0V。详情请参见串行接口部分。

当 ON1 为高及 V1处于稳压范围内时, 线性稳压器 V7 (VCC_BATT)跟踪 V1端的电压。当 ON1 为低或 V1超出稳压范围时, V7切换至备份电池 (V_{BKBT})。

电感选择

降压转换器所需的外部元件有电感、输入和输出滤波电容以及 RC补偿网络。

MAX1586/MAX1587降压转换器在连续的电感电流条件下提供最佳的转换效率, 合适的电感值 (L_{IDEAL}) 可由下式得出:

$$L_{IDEAL} = [2(V_{IN}) \times D(1 - D)] / (I_{OUT(MAX)} \times f_{OSC})$$

以上选择峰峰值电感电流为 1/2的直流电感电流, 其中 D 为占空比:

$$D = V_{OUT} / V_{IN}$$

给定 L_{IDEAL} , 则峰峰值电感纹波电流为 $0.5 \times I_{OUT}$, 峰值电感电流则为 $1.25 \times I_{OUT(MAX)}$ 。保证电感饱和电流超过峰值电感电流, 且额定直流电感电流超过最大输出电流 ($I_{OUT(MAX)}$)。可以采用大于 L_{IDEAL} 的电感值来优化效率, 或获得最大可能的输出电流。在给定负载条件下, 较大的电感值可在较低的电感峰值电流满足负载要求。通常, 对于大约两倍于 L_{IDEAL} 的电感值, 输出电流和效率都能得到提高。但如果电感值过大, 则电感尺寸增大, 或者由于增加的电感电阻引起效率下降, 超出了低峰值电流所提高效率。

较低的电感值允许较小的电感尺寸, 但也会为给定负载带来较大的峰值电感电流。因此可能需要使用更大的输出电容, 以抑制较大峰值电流所增加的输出纹波。

电容选择

DC-DC转换器中的输入电容可以降低从电池或其他输入电源上拉出的峰值电流, 并减少控制器的开关噪声。在开关频率下, 输入电容阻抗应小于输入电源的阻抗, 使高频开关电流不通过输入电源。

输出电容可减少输出纹波, 保证控制环路的稳定性。输出电容在开关频率下还必须具有较低的阻抗。陶瓷、聚

高效、低 I_Q 、具有动态内核的 电源管理 IC (PMIC), 适合于 PDA 和智能电话

合物及钽电容都可以使用, 其中陶瓷电容具有最低的 ESR 和最低的高频阻抗。

使用陶瓷输出电容的输出纹波近似为:

$$V_{\text{RIPPLE}} = I_{\text{L(PEAK)}} [1 / (2\pi \times f_{\text{OSC}} \times C_{\text{OUT}})]$$

如果电容具有较大的 ESR, 则由电容 ESR 所产生的输出纹波成分为:

$$V_{\text{RIPPLE(ESR)}} = I_{\text{L(PEAK)}} \times \text{ESR}$$

有关输出电容的更多细节, 请参见补偿及稳定性部分。

补偿及稳定性

与 REG1、REG2 及 REG3 补偿有关的特征参数包括:

- 1) 跨导 (从 FB_ 至 CC_), g_{mEA}
- 2) 检流放大器互阻, R_{CS}
- 3) 反馈调整电压, V_{FB} (1.25V)
- 4) 降压输出电压, V_{OUT} , 单位 V
- 5) 输出负载等效电阻, $R_{\text{LOAD}} = V_{\text{OUT}} / I_{\text{LOAD}}$

降压补偿的关键步骤包括:

- 1) 设置 RC 补偿零点, 抵消 $R_{\text{LOAD}} C_{\text{OUT}}$ 极点;
- 2) 设置回路交越点近似为 (或低于) 1/10 的开关频率。

例如, 对于 REG2, 若 $V_{\text{IN(MAX)}} = 5\text{V}$ 、 $V_{\text{OUT}} = 2.5\text{V}$ 及 $I_{\text{OUT}} = 800\text{mA}$, 则 $R_{\text{LOAD}} = 3.125\Omega$; 对于 REG2, $R_{\text{CS}} = 0.75\text{V/A}$ 及 $g_{\text{mEA}} = 87\mu\text{S}$ 。

选择交越频率 $f_{\text{C}} \leq f_{\text{OSC}} / 10$ 。选择 100kHz, 然后再计算补偿电容 C_{C} 值:

$$\begin{aligned} C_{\text{C}} &= (V_{\text{FB}} / V_{\text{OUT}}) \times (R_{\text{LOAD}} / R_{\text{CS}}) \times (g_{\text{m}} / (2\pi \times f_{\text{C}})) \\ &= (1.25 / 2.5) \times (3.125 / 0.75) \times (87 \times 10^{-6} / (6.28 / \\ &\quad \times 100,000)) = 289\text{pF} \end{aligned}$$

选择 330pF, 即最接近的标准电容值。

现在来选择补偿电阻 R_{C} , 以满足瞬间跌落要求。例如, 如果对于期望的阶跃负载, 允许 3% 的瞬间跌落, 则误差放大器输入将偏离 $0.03 \times 1.25\text{V}$ 或 37.5mV 。误差放大器将驱动 $37.5\text{mV} \times g_{\text{mEA}}$, 即 $I_{\text{EAO}} = 37.5\text{mV} \times 87\mu\text{S} = 3.26\mu\text{A}$ 的电流流过 R_{C} , 以提供瞬态增益。可从下式中求出 R_{C} 值, 将满足阶跃负载变化的要求:

$$R_{\text{C}} = R_{\text{CS}} \times I_{\text{IND(PK)}} / I_{\text{EAO}}$$

其中 $I_{\text{IND(PK)}}$ 为峰值电感电流。在降压型 DC-DC 转换器中, 如果使用 L_{IDEAL} , 则电感峰值电流与输出电流的关系为:

$$I_{\text{IND(PK)}} = 1.25 \times I_{\text{OUT}}$$

表 4. 补偿参数

PARAMETER	REG1	REG2	REG3
Error-Amplifier Transconductance, g_{mEA}	87 μS	87 μS	68 μS
Current-Sense Amp Transresistance, R_{CS}	0.5V/A	0.75V/A	1.25V/A

表 5. 典型补偿参数值

COMPONENT OR PARAMETER	REG1	REG2	REG3
V_{OUT}	3.3V	2.5V	1.3V
Output Current	1300mA	900mA	500mA
Inductor	3.3 μH	6.8 μH	10 μH
Load-Step Droop	3%	3%	3%
Loop Crossover Freq (f_{C})	100kHz	100kHz	100kHz
C_{C}	330pF	270pF	330pF
R_{C}	240k Ω	240k Ω	240k Ω
C_{OUT}	22 μF	22 μF	22 μF

因此对于 800mA 输出负载, 若 $V_{\text{IN}} = 3.6\text{V}$, $V_{\text{OUT}} = 2.5\text{V}$, 则:

$$\begin{aligned} R_{\text{C}} &= R_{\text{CS}} \times I_{\text{IND(PK)}} / I_{\text{EAO}} = (0.75\text{V/A}) \times \\ &\quad (1.25 \times 0.8\text{A}) / 3.26\mu\text{A} = 230\text{k}\Omega \end{aligned}$$

我们选择 240k Ω 。请注意, 在这种情况下, 电感没有限制响应时间, 因为其上升斜率达到了 $(V_{\text{IN}} - V_{\text{OUT}}) / L$, 或 $(3.6 - 2.5) / 3.3\mu\text{H} = 242\text{mA}/\mu\text{s}$ 。

然后再选择输出滤波电容, 以便 $C_{\text{OUT}} R_{\text{LOAD}}$ 极点抵消 $R_{\text{C}} C_{\text{C}}$ 零点:

$$C_{\text{OUT}} \times R_{\text{LOAD}} = R_{\text{C}} \times C_{\text{C}}$$

例如:

$$\begin{aligned} R_{\text{LOAD}} &= V_{\text{OUT}} \times I_{\text{LOAD}} = 2.5\text{V} / 0.8\text{A} = \\ &\quad 3.125\Omega \end{aligned}$$

$$\begin{aligned} C_{\text{OUT}} &= R_{\text{C}} \times C_{\text{C}} / R_{\text{LOAD}} = 240\text{k}\Omega \times 330\text{pF} / \\ &\quad 3.125\Omega = 25\mu\text{F} \end{aligned}$$

我们选择 22 μF 。

然后再用 C_{OUT} 来重新计算 R_{C} :

$$R_{\text{C}} = C_{\text{OUT}} \times R_{\text{LOAD}} / C_{\text{C}} = 208\text{k}\Omega$$

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

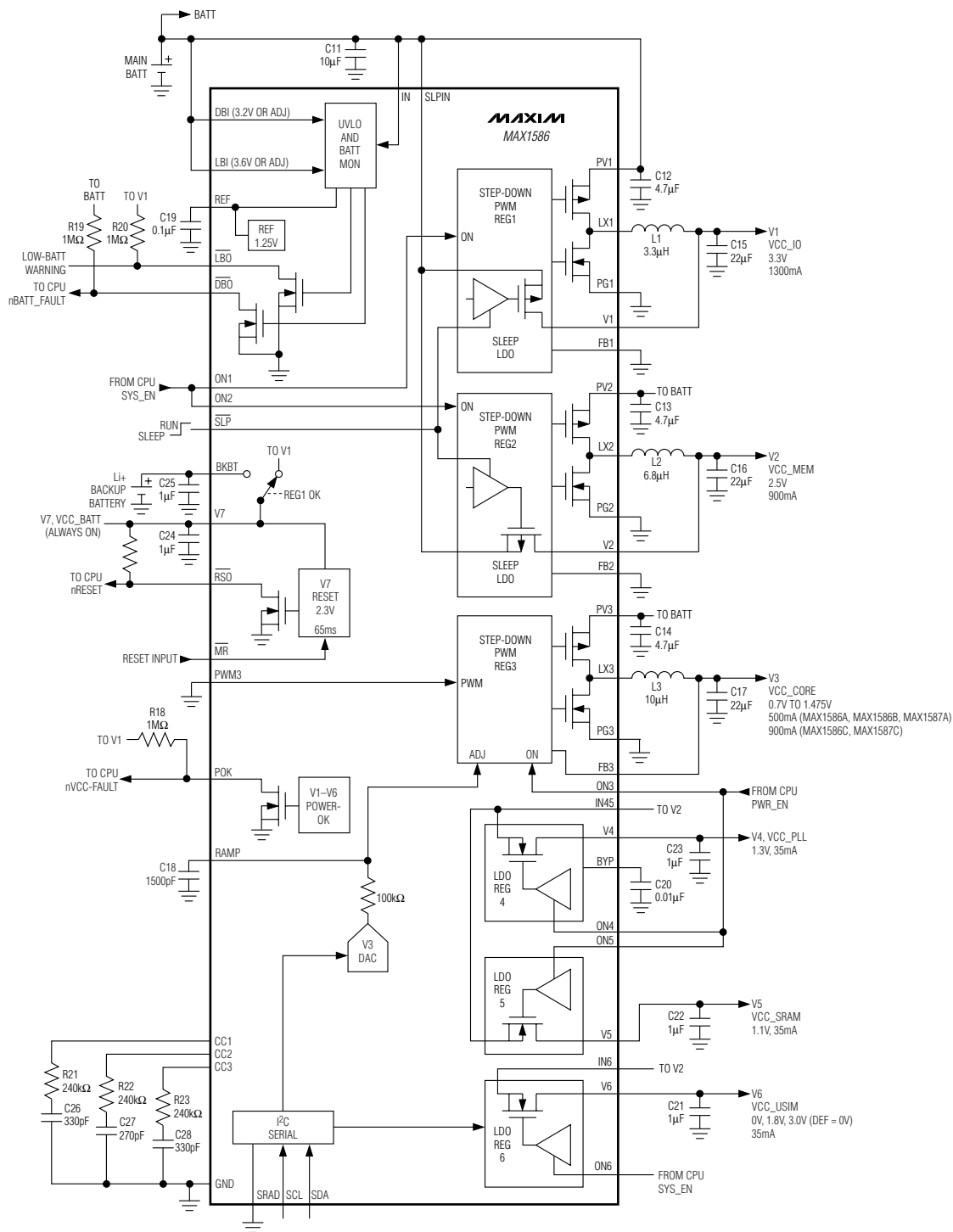


图 6. MAX1586 典型应用电路。(MAX1587 省略了一些功能, 参见引脚说明部分。)

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的电源管理IC (PMIC), 适合于PDA和智能电话

请注意, 极点抵消无须特别精确, $R_C \times C_C$ 只需等于 0.75 至 1.25 倍 $R_{LOAD} \times C_{OUT}$ 即可, 这在元件选择时提供了灵活性。

如果输出滤波电容具有较大的 ESR, 则零点出现在:

$$Z_{ESR} = 1 / (2\pi \times C_{OUT} \times R_{ESR})$$

如果 $Z_{ESR} > f_C$, 则可将其忽略, 使用陶瓷或聚合物输出电容时, 就会出现这种情况。如果 $Z_{ESR} < f_C$, 则应通过 CC_1 与 GND 之间连接的电容 C_P 确定一个极点, 抵消该零点。

$$C_P = C_{OUT} R_{ESR} / R_C$$

如果计算出 $C_P < 10pF$, 则可将其忽略。

优化瞬态响应

在要求优化负载瞬态响应、采用最小器件值的应用中, 可通过增加输出滤波电容, 以增加补偿 RC 中的 R 值。由上述计算公式可以看出, 输出电容加倍可使补偿 R 加倍, 进而使瞬态增益加倍。

应用信息

扩展最大核电压范围

V3 输出可通过串行接口设置为 $0.7V$ 至 $1.475V$, 间隔 $25mV$ 。有些情况下可能需要更高的核电压。可按图 7 所示增加两个电阻来增大 V3 电压范围。

R24 和 R25 提供了一些增益。增加这两个电阻后, 内部设置为 $1.475V$ 输出时, 可在 V3 得到更高一些的实际输出。图 7 所示电阻设置产生的最大输出电压分别为 $1.55V$, $1.6V$ 或 $1.65V$ 。同时各级输出和级间间隔均有所增加。

图 7 所示 V3 每一级编程电压输出为:

$$V3 = V3_{PROG} + (R24[(V3_{PROG} / R25) + (V3_{PROG} / 185,500)])$$

其中 V3 为实际输出电压, $V3_{PROG}$ 为按表 2 的 "OUTPUT (V)" 设置的原始编程电压输出。185,500 为 FB3 引脚的内部电阻。

备份电池与 V7 配置

MAX1586/MAX1587 包括一个备份电池连接 (BKBT) 及输出 (V7), 这些都能以不同的方式用于各种不同的系统配置中。

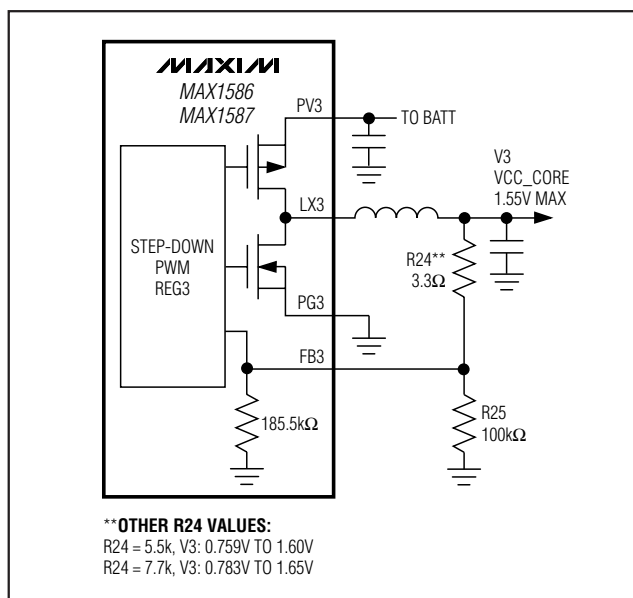


图 7. 通过电阻 R24 和 R25 增加最大核电压范围。如图所示, 最大核电压由 $1.475V$ 增大到 $1.55V$ 。

主备份电池

连接主纽扣锂电池 (非充电电池) 的方式如图 6 所示。锂电池直接与 BKBT 连接。向 CPU 的 VCC_{BATT} 供电的 V7 来自 V1 (如果使能) 或备份电池。此时假设无论何时主电池都有效, 且 V1 打开 (用它的 DC-DC 转换器或休眠 LDO), 为 V7 提供电源。

无备份电池 (或其它备份方案)

如果未使用备份电池, 或在选用另一种备份和 VCC_{BATT} 方案中未使用 MAX1586/MAX1587, 则应使用一个小型硅二极管 (1N4148 或类似型号, 如图 8 所示) 连接在 IN 和 BKBT 之间。当未使用备份电池时, 仍必须对 BKBT 供电, 因为 $\overline{DBO}$ 、 $\overline{RSO}$ 及 POK 均需要该电源才能起作用。如果未对 BKBT 供电, 则这些输出将不起作用, 且为高阻态。

可充电 Li+ 备份电池

如果要求更大的备份功率而主电池容量又不够, 则可采用图 9 所示的可充电锂电池。当 $3.3V$ V1 有效时, 可用一个串联电阻及二极管向锂电池充电。除了供电 V7 外, 充电电池还可能为其他电源供电。

高效、低 I_Q 、具有动态内核的 电源管理 IC (PMIC), 适合于 PDA 和智能电话

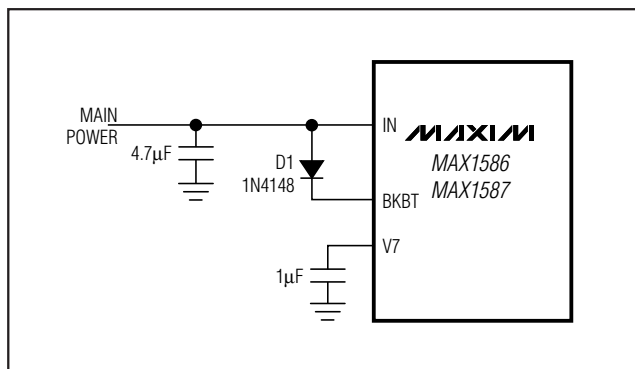


图 8. 当未使用备份电池、或其它替代备份方案 (未包括 MAX1586/MAX1587) 时的 BKBK 连接。

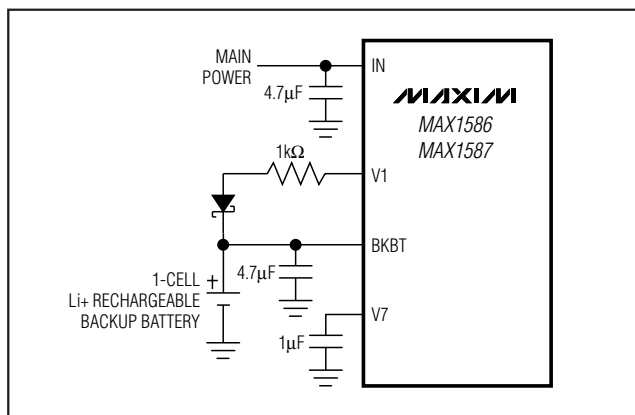


图 9. 当主电池容量不够时, 采用一节可充电锂电池提供更大的备份功率。当 V1 有效时, 即可将该充电电池充至 3.3V。此外, 如果 IN 电压适合电池类型, 亦可从 IN 端向电池充电。

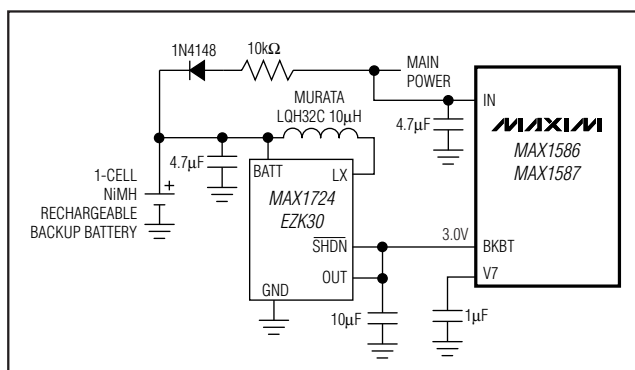


图 10. 通过采用低功率 DC-DC 转换器升压, 可用一节镍氢电池来提供备份电源。当主电源接通时, 可用一个串联电阻及二极管对电池进行涓流充电。

可充电镍氢 (NiMH) 备份电池

在一些系统中, 要求用镍氢电池作为备份电池。通常需要使用多节电池, 因为典型的镍氢电池电压仅为 1.2V。通过增加一个小型升压 DC-DC 转换器 (MAX1724), 可将低电池电压升高至 3V, 以向 BKBK 供电 (图 10)。DC-DC 转换器的低工作电流 (典型为 1.5μA) 允许其持续工作, 因此 3V BKBK 总是存在。当主电源接通时, 可通过一个串联电阻及二极管对电池进行涓流充电。

PC 板布局及布线

良好的 PC 板布局对于实现最佳性能尤其重要。承载非连续电流的导体和任何大电流路径, 都必须尽可能地短而宽。包括参考地和信号地的独立低噪声地线层应该与电源地线层在一点连接, 以尽可能地减小电源地电流的影响。通常, 地线层最好在 IC 处连接在一起。

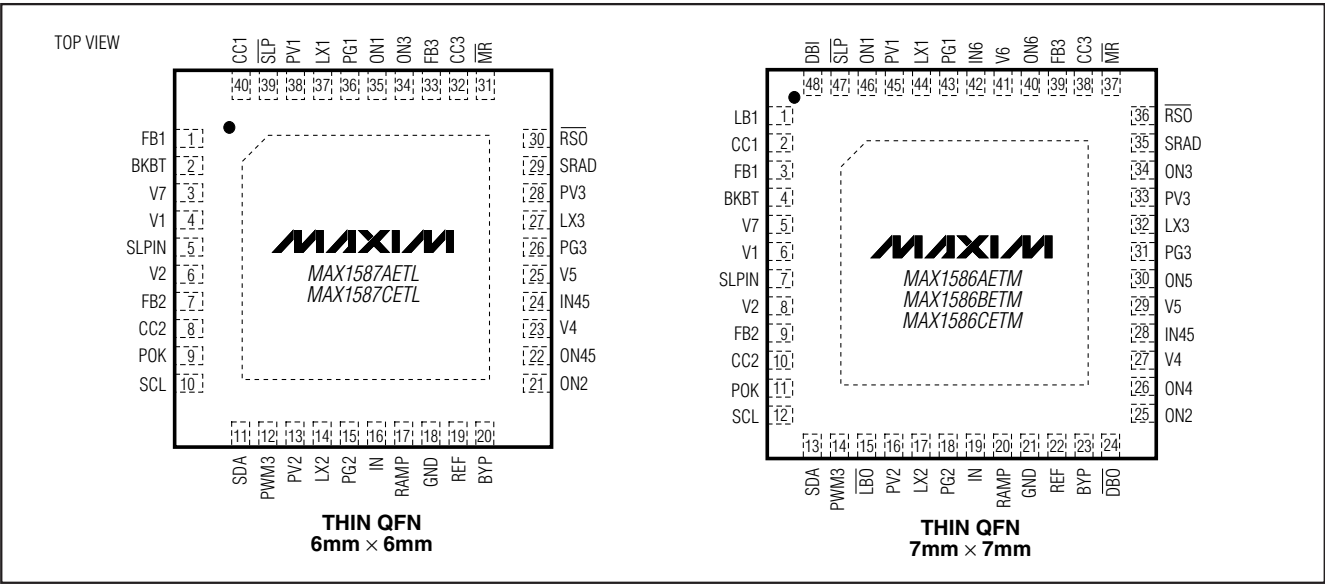
应将电压反馈网络靠近 IC, 最好能在距离 FB₋ 引脚 0.2 英寸 (5mm) 范围内。应使高压摆率 dV/dt (开关节点) 的节点尽可能小, 且布线时还应使其远离 FB₋ 这样的高阻抗节点。有关 PC 板完整的布局实例, 请参见 MAX1586 或 MAX1587 评估板数据资料。

高效、低I_Q、具有动态内核的
电源管理IC (PMIC), 适合于PDA和智能电话

选型指南

PART	REG2 PRESET VOLTAGE (ALSO ADJUSTABLE)	REG3 (VCC_CORE) OUTPUT CURRENT	OTHER FUNCTIONS
MAX1586A	1.8V, 2.5V	0.5A	VCC_USIM (V6) linear regulator, LBO and DBO battery monitors
MAX1586B	3.3V, 2.5V	0.5A	
MAX1586C	1.8V, 2.5V	0.9A	
MAX1587A	1.8V, 2.5V	0.5A	—
MAX1587C	1.8V, 2.5V	0.9A	

引脚配置



芯片信息

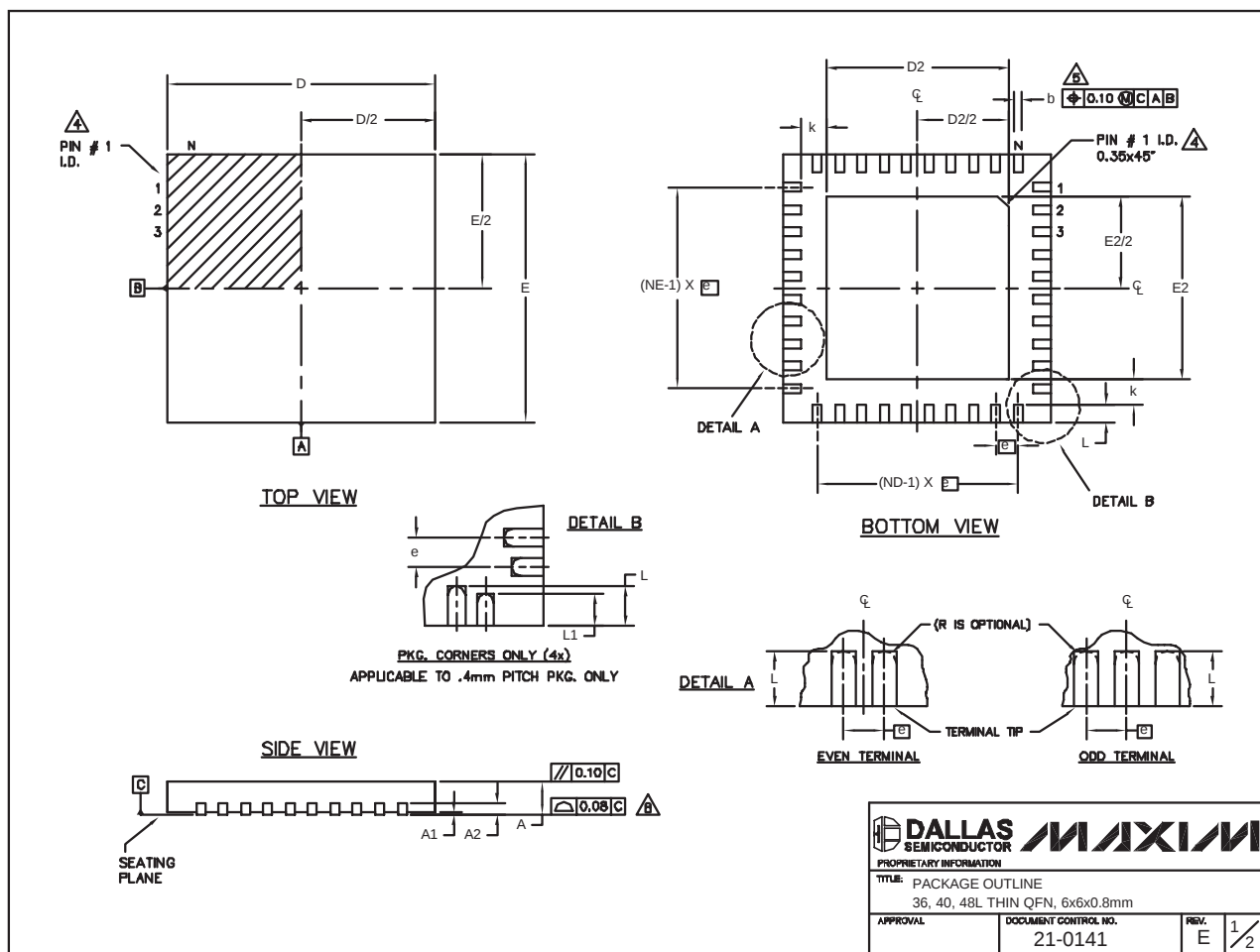
TRANSISTOR COUNT: 13,958
PROCESS: BiCMOS

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

封装信息

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages。)



QFN THIN 6x6x0.8.EPS

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages。)

COMMON DIMENSIONS									
PKG.	36L 6x6			40L 6x6			48L 6x6		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	—	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.		
b	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	5.90	6.00	6.10	5.90	6.00	6.10	5.90	6.00	6.10
E	5.90	6.00	6.10	5.90	6.00	6.10	5.90	6.00	6.10
e	0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	—	—	0.25	—	—	0.25	0.35	0.45
L	0.45	0.55	0.65	0.30	0.40	0.50	0.40	0.50	0.60
L1	—	—	—	—	—	—	0.30	0.40	0.50
N	36			40			48		
ND	9			10			12		
NE	9			10			12		
JEDEC	WJJD-1			WJJD-2			—		

EXPOSED PAD VARIATIONS							DOWN BONDS ALLOWED
PKG. CODES	D2			E2			
	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	
T3666-1	3.60	3.70	3.80	3.60	3.70	3.80	NO
T3666-2	3.60	3.70	3.80	3.60	3.70	3.80	YES
T3666-3	3.60	3.70	3.80	3.60	3.70	3.80	NO
T4066-1	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-2	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-3	4.00	4.10	4.20	4.00	4.10	4.20	YES
T4066-4	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4066-5	4.00	4.10	4.20	4.00	4.10	4.20	NO
T4866-1	4.20	4.30	4.40	4.20	4.30	4.40	YES

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.

△ THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JESD 95-1 SPP-012. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.

△ DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.

6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.

7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.

△ COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.

9. DRAWING CONFORMS TO JEDEC MO220, EXCEPT FOR 0.4mm LEAD PITCH PACKAGE T4866-1.

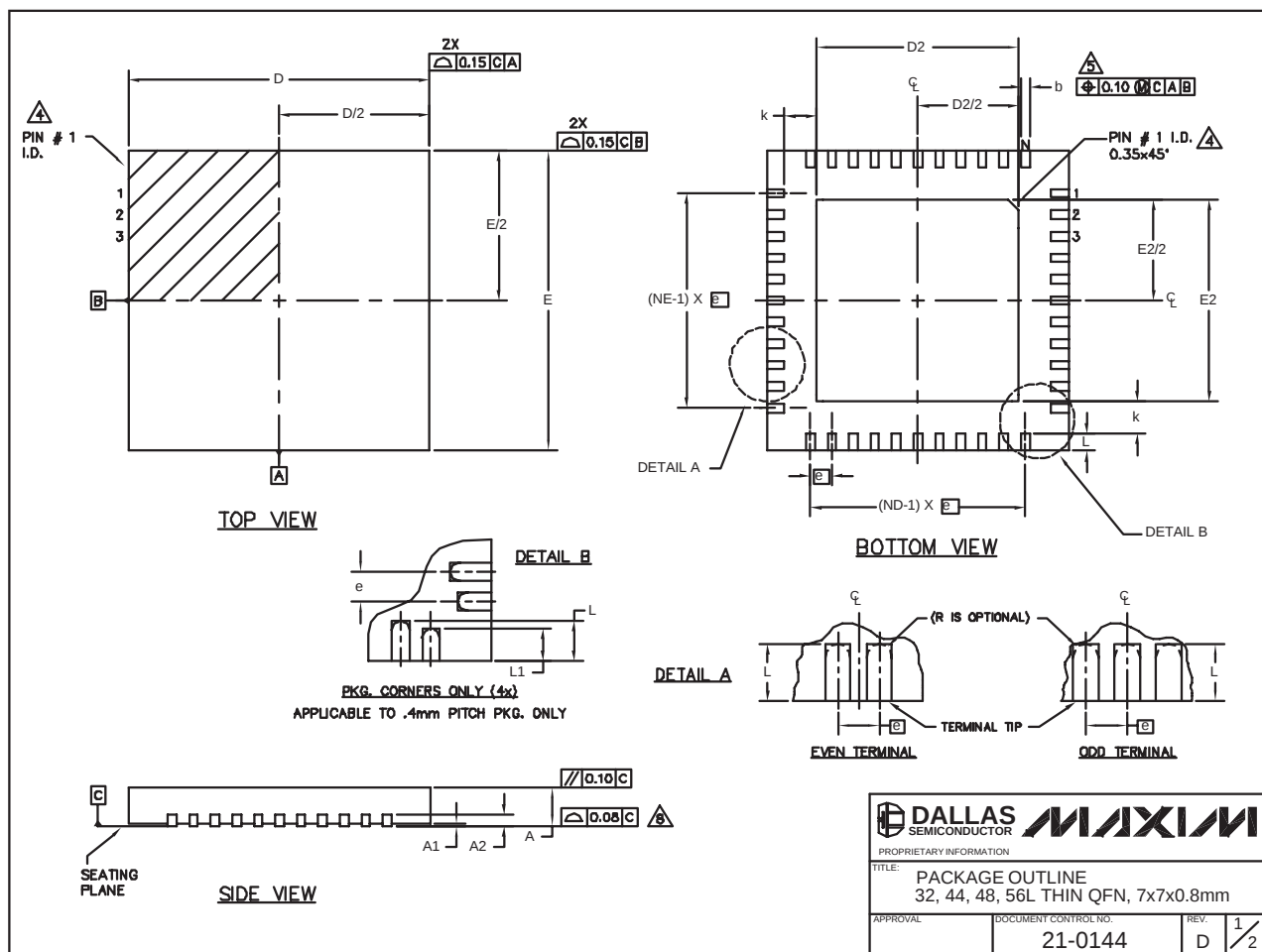
10. WARPAGE SHALL NOT EXCEED 0.10 mm.

 DALLAS SEMICONDUCTOR			
PROPRIETARY INFORMATION			
TITLE PACKAGE OUTLINE 36, 40, 48L THIN QFN, 6x6x0.8mm			
APPROVAL	DOCUMENT CONTROL NO. 21-0141	REV. E	2/2

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-ic.com.cn/packages.)



32, 44, 48L QFN:EPS

高效、低 I_Q 、具有动态内核的 电源管理IC (PMIC), 适合于PDA和智能电话

封装信息 (续)

(本数据资料提供的封装图可能不是最近的规格, 如需最近的封装外型信息, 请查询 www.maxim-integrated.com/packages.)

MAX1586A/MAX1586B/MAX1586C/MAX1587A/MAX1587C

COMMON DIMENSIONS															
PKG	32L 7x7			44L 7x7			48L 7x7			CUSTOM PKG. (T4877-1) 48L 7x7			56L 7x7		
SYMBOL	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.	MIN.	NOM.	MAX.
A	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80	0.70	0.75	0.80
A1	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	0.02	0.05	0	—	0.05
A2	0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.			0.20 REF.		
b	0.25	0.30	0.35	0.20	0.25	0.30	0.20	0.25	0.30	0.20	0.25	0.30	0.15	0.20	0.25
D	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10
E	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10	6.90	7.00	7.10
e	0.65 BSC.			0.50 BSC.			0.50 BSC.			0.50 BSC.			0.40 BSC.		
k	0.25	—	—	0.25	—	—	0.25	—	—	0.25	—	—	0.25	0.35	0.45
L	0.45	0.55	0.65	0.45	0.55	0.65	0.30	0.40	0.50	0.45	0.55	0.65	0.40	0.50	0.60
L1	—	—	—	—	—	—	—	—	—	—	—	—	0.30	0.40	0.50
N	32			44			48			44			56		
ND	8			11			12			10			14		
NE	8			11			12			12			14		

NOTES:

1. DIMENSIONING & TOLERANCING CONFORM TO ASME Y14.5M-1994.
2. ALL DIMENSIONS ARE IN MILLIMETERS. ANGLES ARE IN DEGREES.
3. N IS THE TOTAL NUMBER OF TERMINALS.
4. THE TERMINAL #1 IDENTIFIER AND TERMINAL NUMBERING CONVENTION SHALL CONFORM TO JEDEC MO220. DETAILS OF TERMINAL #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE TERMINAL #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE.
5. DIMENSION b APPLIES TO METALLIZED TERMINAL AND IS MEASURED BETWEEN 0.25 mm AND 0.30 mm FROM TERMINAL TIP.
6. ND AND NE REFER TO THE NUMBER OF TERMINALS ON EACH D AND E SIDE RESPECTIVELY.
7. DEPOPULATION IS POSSIBLE IN A SYMMETRICAL FASHION.
8. COPLANARITY APPLIES TO THE EXPOSED HEAT SINK SLUG AS WELL AS THE TERMINALS.
9. DRAWING CONFORMS TO JEDEC MO220 EXCEPT THE EXPOSED PAD DIMENSIONS OF T3277-1; T4877-1/-2/-3/-4/-5/-6 & T5677-1.
10. WARPAGE SHALL NOT EXCEED 0.10 mm.

EXPOSED PAD VARIATIONS									
PKG. CODES	DEPOPULATED LEADS	D2			E2			JEDEC MO220 REV. C	DOWN BONDS ALLOWED
		MIN.	NOM.	MAX.	MIN.	NOM.	MAX.		
T3277-1	—	4.55	4.70	4.85	4.55	4.70	4.85	—	NO
T3277-2	—	4.55	4.70	4.85	4.55	4.70	4.85	—	YES
T4477-1	—	4.55	4.70	4.85	4.55	4.70	4.85	WKKD-1	NO
T4477-2	—	4.55	4.70	4.85	4.55	4.70	4.85	WKKD-1	YES
T4477-3	—	4.55	4.70	4.85	4.55	4.70	4.85	WKKD-1	YES
T4877-1**	13,24,37,48	4.20	4.30	4.40	4.20	4.30	4.40	—	NO
T4877-2	—	5.45	5.60	5.63	5.45	5.60	5.63	—	NO
T4877-3	—	4.95	5.10	5.25	4.95	5.10	5.25	—	YES
T4877-4	—	5.45	5.60	5.63	5.45	5.60	5.63	—	YES
T4877-5	—	2.40	2.50	2.60	2.40	2.50	2.60	—	NO
T4877-6	—	5.45	5.60	5.63	5.45	5.60	5.63	—	NO
T5677-1	—	5.20	5.30	5.40	5.20	5.30	5.40	—	YES

** NOTE: T4877-1 IS A CUSTOM 48L PKG. WITH 4 LEADS DEPOPULATED. TOTAL NUMBER OF LEADS ARE 44.

 DALLAS SEMICONDUCTOR			
PROPRIETARY INFORMATION			
TITLE: PACKAGE OUTLINE 32, 44, 48, 56L THIN QFN, 7x7x0.8mm			
APPROVAL	DOCUMENT CONTROL NO.	REV.	2/2
	21-0144	D	

MAXIM北京办事处

北京 8328信箱 邮政编码 100083

免费电话: 800 810 0310

电话: 010-6201 0598

传真: 010-6201 0298

Maxim 不对 Maxim 产品以外的任何电路使用负责, 也不提供其专利许可。Maxim 保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。