



dsPIC30F2011/2012/3012/3013 数据手册

高性能 16 位
数字信号控制器

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展之中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Accuron、dsPIC、KEELOQ、KEELOQ 徽标、microID、MPLAB、PIC、PICmicro、PICSTART、PRO MATE、rPIC 和 SmartShunt 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

AmpLab、FilterLab、Linear Active Thermistor、Migratable Memory、MXDEV、MXLAB、SEEVAL、SmartSensor 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、Application Maestro、CodeGuard、dsPICDEM、dsPICDEM.net、dsPICworks、dsSPEAK、ECAN、ECONOMONITOR、FanSense、FlexROM、fuzzyLAB、In-Circuit Serial Programming、ICSP、ICEPIC、Mindi、MiWi、MPASM、MPLAB Certified 徽标、MPLIB、MPLINK、PICkit、PICDEM、PICDEM.net、PICLAB、Pictail、PowerCal、PowerInfo、PowerMate、PowerTool、REAL ICE、rLAB、Select Mode、Smart Serial、SmartTel、Total Endurance、UNI/O、WiperLock 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

在此提及的所有其他商标均为各持有公司所有。

© 2007, Microchip Technology Inc. 版权所有。

**QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
== ISO/TS 16949:2002 ==**

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2002 认证。公司在 PIC[®] MCU 与 dsPIC[®] DSC、KEELOQ[®] 跳码器件、串行 EEPROM、单片机外设、非易失性存储器 and 模拟产品方面的质量体系流程均符合 ISO/TS-16949:2002。此外，Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。



MICROCHIP

dsPIC30F2011/2012/3012/3013

dsPIC30F2011/2012/3012/3013 高性能 数字信号控制器

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。有关器件指令集和编程的更多信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

高性能改进型 RISC CPU:

- 改进的哈佛架构
- 优化的 C 编译器指令集架构
- 灵活的寻址模式
- 83 条基本指令
- 24 位宽指令，16 位宽数据总线
- 最大 24 KB 的片上闪存程序空间
- 最大 2 KB 的片上数据 RAM
- 最大 1 KB 的非易失性数据 EEPROM
- 16 x 16 位工作寄存器阵列
- 工作速度最高可达 30 MIPS：
 - DC 至 40 MHz 外部时钟输入
 - 4 MHz - 10 MHz 振荡器输入，带 PLL（4 倍频、8 倍频和 16 倍频）
- 最多 21 个中断源：
 - 每一个中断具有 8 个用户可选择的中断优先级
 - 3 个外部中断源
 - 4 个处理器陷阱源

DSP 特性:

- 双数据取操作
- 模寻址和位反转寻址模式
- 两个具备可选饱和和逻辑的 40 位宽累加器
- 17 位 x 17 位单周期硬件小数 / 整数乘法器
- 所有 DSP 指令均为单周期指令
 - 乘 - 累加 (MAC) 操作
- 在一个周期内可将数据左右移位 16 位

外设特性:

- 高灌电流 / 拉电流 I/O 引脚: 25 mA/25 mA
- 3 个 16 位定时器 / 计数器; 可选择将 16 位定时器配对组成 32 位定时器模块
- 16 位输入捕捉功能

- 16 位比较 / PWM 输出功能
- 3 线 SPI 模块 (支持 4 种帧模式)
- I²C™ 模块支持多主器件 / 从模式和 7 位 / 10 位寻址
- 最多两个带有 FIFO 缓冲区的可寻址 UART 模块

模拟特性:

- 12 位模数转换器 (ADC) 具有以下特性:
 - 转换速率为 200 ksps
 - 最多 10 个输入通道
 - 在休眠和空闲模式下可以进行转换
- 可编程低电压检测 (Programmable Low-Voltage Detection, PLVD)
- 可编程欠压复位

特殊数字信号控制器特性:

- 增强型闪存程序存储器:
 - 对于工业级温度范围, 最少擦写次数 1 万次, 典型擦写次数 10 万次。
- 数据 EEPROM 存储器:
 - 对于工业级温度范围, 最少擦写次数 10 万次, 典型擦写次数 100 万次。
- 软件控制下, 可自行再编程
- 上电复位 (Power-on Reset, POR)、上电延时定时器 (Power-up Timer, PWRT) 以及振荡器起振定时器 (Oscillator Start-up Timer, OST)
- 灵活的看门狗定时器 (Watchdog Timer, WDT) 带有片上低功耗 RC 振荡器, 能保证可靠的运行
- 故障保护时钟监视器操作:
 - 检测时钟故障并切换到片上低功耗 RC 振荡器
- 可编程代码保护
- 在线串行编程 (In-Circuit Serial Programming™, ICSP™) 功能
- 可选择的功耗管理模式:
 - 休眠、空闲和备用时钟模式

CMOS 技术:

- 低功耗高速闪存技术
- 宽工作电压范围为 2.5V 至 5.5V
- 工业级温度范围和扩展级温度范围
- 低功耗

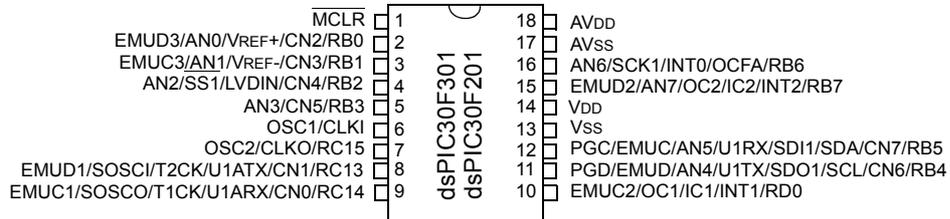
dsPIC30F2011/2012/3012/3013

dsPIC30F2011/2012/3012/3013 传感器系列

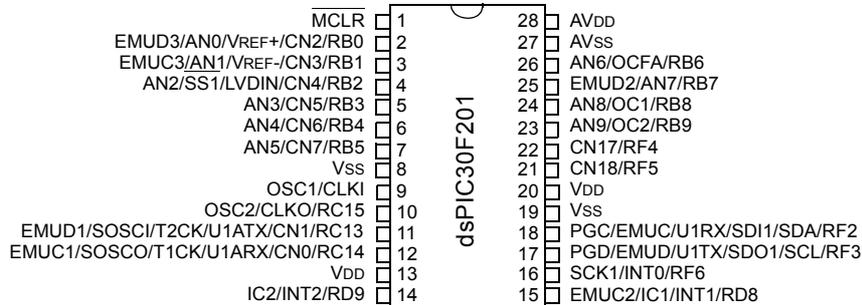
器件	引脚	程序存储器		SRAM 字节	EEPROM 字节	16 位 定时器	输入 捕捉	输出比较 / 标准 PWM	12 位 A/D 200 Ksps	UART	SPI	I ² C™
		字节	指令									
dsPIC30F2011	18	12K	4K	1024	–	3	2	2	8 通道	1	1	1
dsPIC30F3012	18	24K	8K	2048	1024	3	2	2	8 通道	1	1	1
dsPIC30F2012	28	12K	4K	1024	–	3	2	2	10 通道	1	1	1
dsPIC30F3013	28	24K	8K	2048	1024	3	2	2	10 通道	2	1	1

引脚图

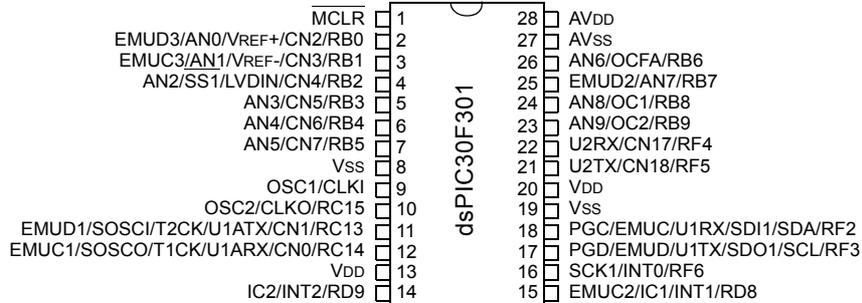
18 引脚 PDIP 和 SOIC



28 引脚 PDIP 和 SOIC



28 引脚 SPDIP 和 SOIC

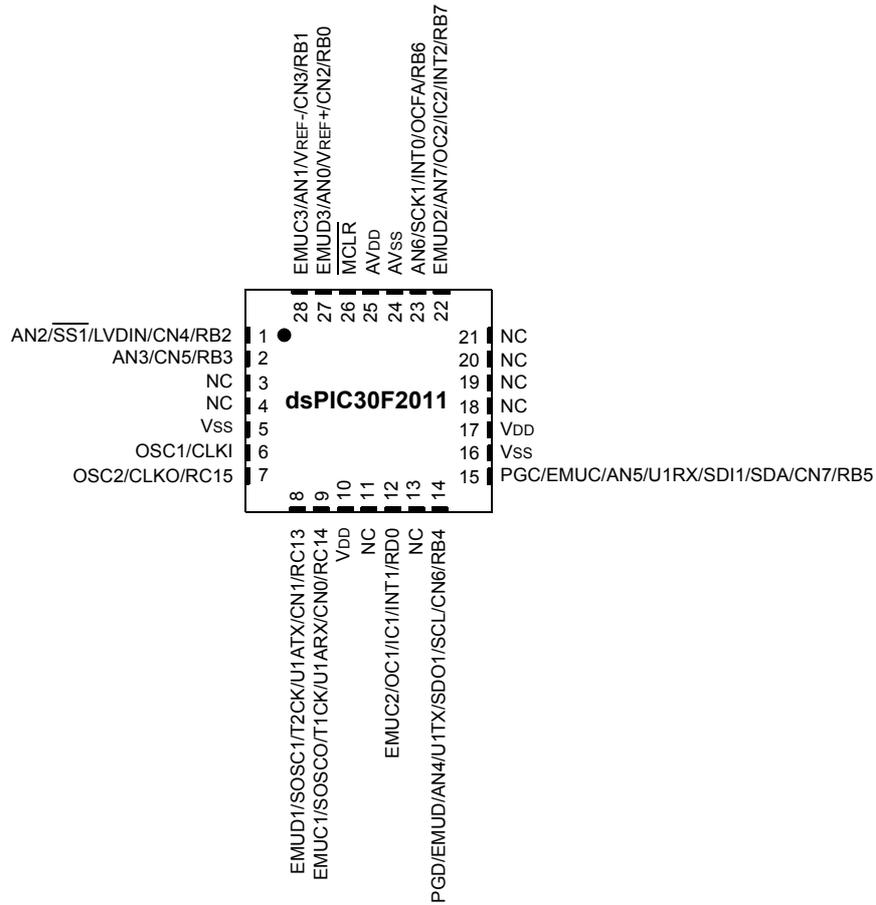


注：关于各个引脚的详细说明，请参见第 1.0 节“器件概述”。

dsPIC30F2011/2012/3012/3013

引脚图

28 引脚 QFN

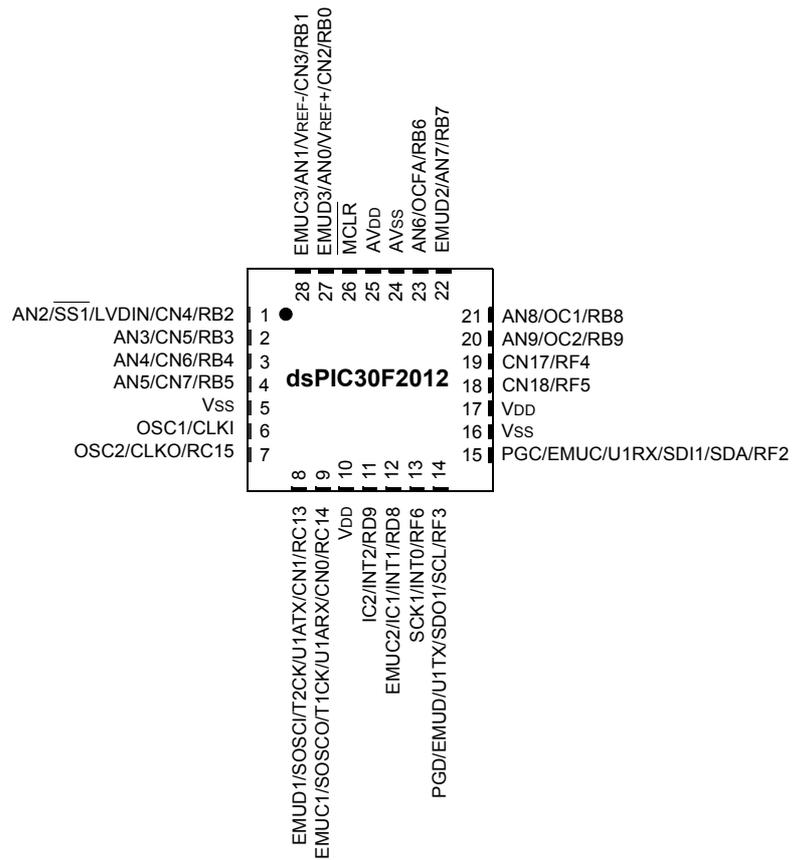


注： 关于各个引脚的详细说明，请参见第 1.0 节“器件概述”。

dsPIC30F2011/2012/3012/3013

引脚图

28 引脚 QFN

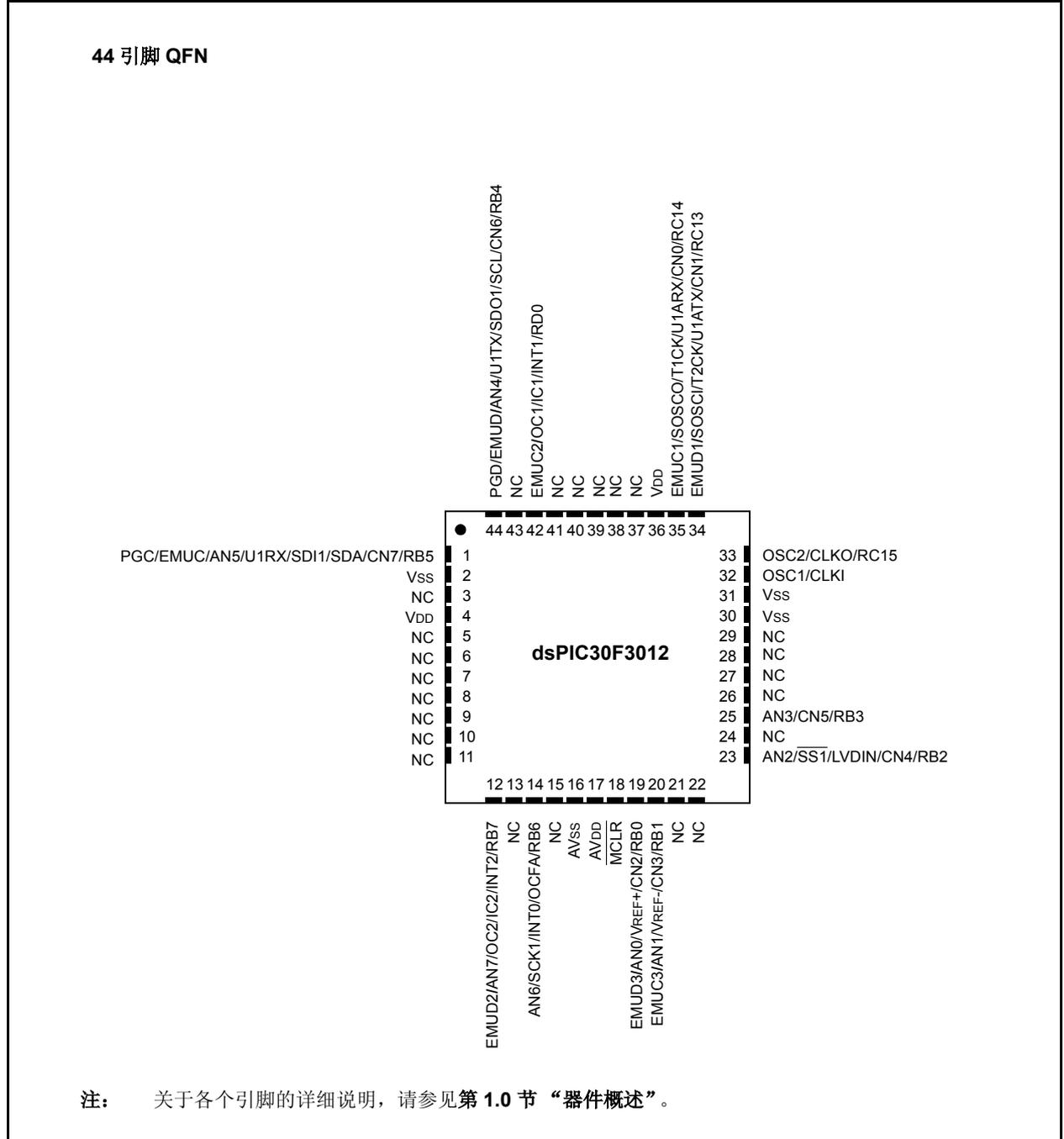


注： 关于各个引脚的详细说明，请参见第 1.0 节 “器件概述”。

dsPIC30F2011/2012/3012/3013

引脚图

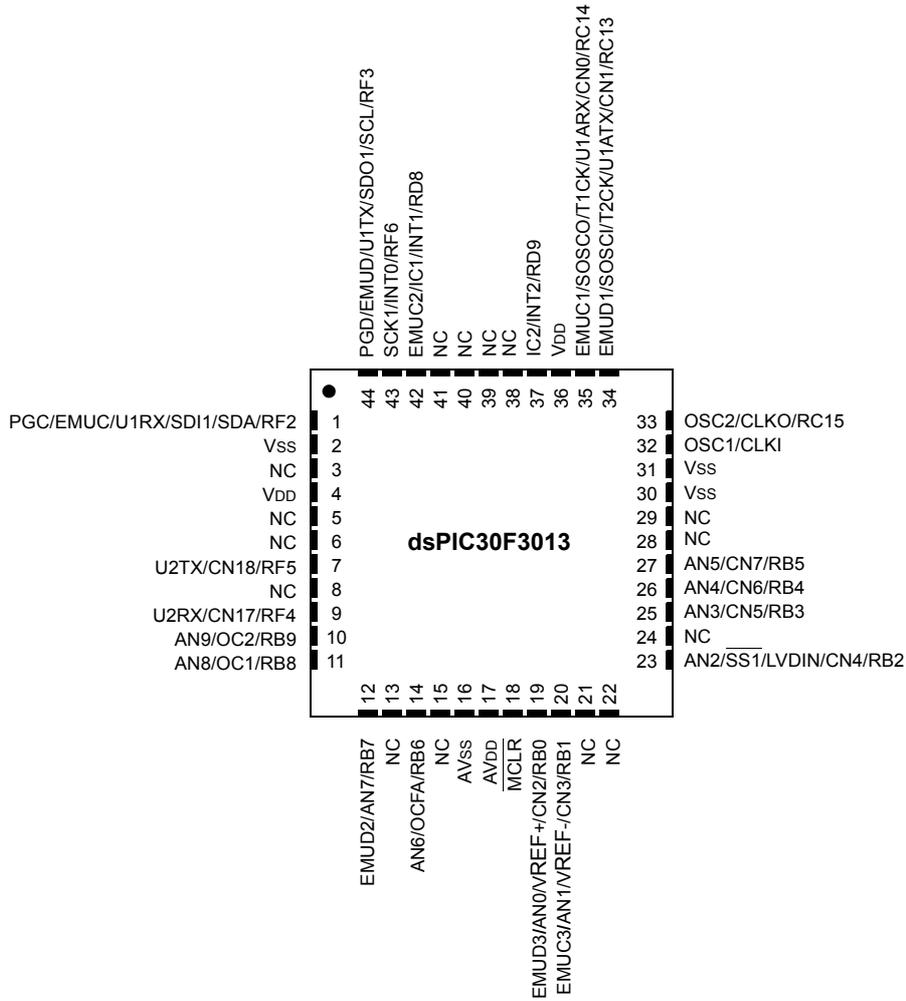
44 引脚 QFN



dsPIC30F2011/2012/3012/3013

引脚图

44 引脚 QFN



注： 关于各个引脚的详细说明，请参见第 1.0 节“器件概述”。

dsPIC30F2011/2012/3012/3013

目录

1.0 器件概述	9
2.0 CPU 架构概述	17
3.0 存储器构成	27
4.0 地址发生器单元	41
5.0 闪存程序存储器	47
6.0 数据 EEPROM 存储器	53
7.0 I/O 端口	57
8.0 中断	63
9.0 Timer1 模块	71
10.0 Timer2/3 模块	75
11.0 输入捕捉模块	81
12.0 输出比较模块	85
13.0 SPI 模块	89
14.0 I ² C 模块	93
15.0 通用异步收发器 (UART) 模块	101
16.0 12 位模数转换器 (ADC) 模块	109
17.0 系统集成	119
18.0 指令集汇总	133
19.0 开发支持	141
20.0 电气特性	145
21.0 封装信息	183
索引	193
Microchip 网站	199
变更通知客户服务	199
客户支持	199
读者反馈表	200
产品标识体系	201

致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的要求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 CTRC@microchip.com，或将本数据手册后附的《读者反馈表》传真到 86-21-5407 5066。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请查询我公司的网站：

<http://www.microchip.com>

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中数字串后的字母是版本号，例如：DS30000A 是 DS30000 的 A 版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 <http://www.microchip.com>
- 当地 Microchip 销售办事处（见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本（包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 www.microchip.com 上注册。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

1.0 器件概述

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。有关器件指令集和编程的更多信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

该数据手册包含 dsPIC30F2011、dsPIC30F2012、dsPIC30F3012 和 dsPIC30F3013 数字信号控制器 (Digital Signal Controller, DSC) 的特定信息。dsPIC30F 系列器件在高性能 16 位单片机 (MCU) 架构中融合了大量数字信号处理器 (Digital Signal Processor, DSP) 功能。

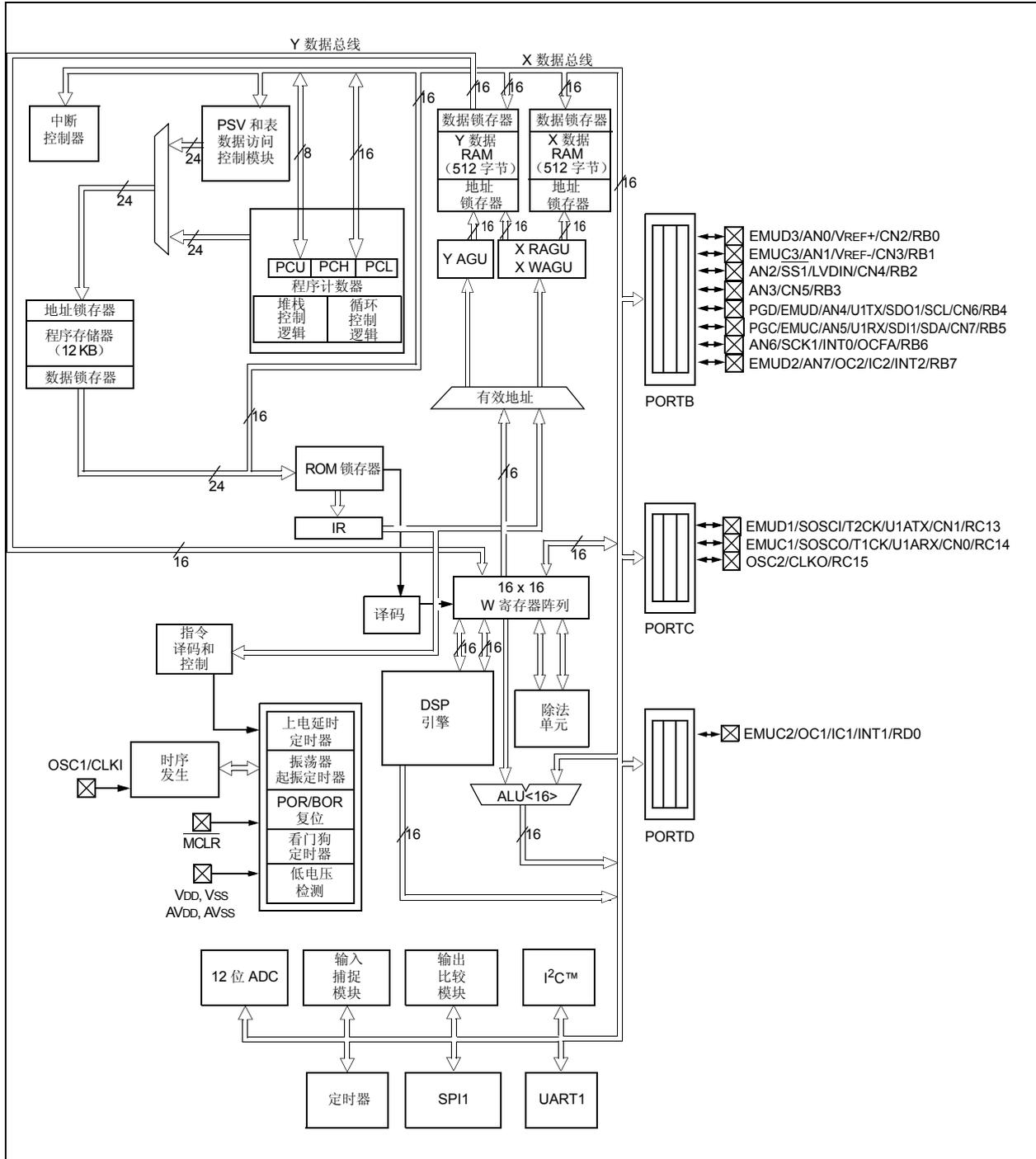
下列框图给出了 dsPIC30F 系列器件的架构：

- 图 1-1 说明 dsPIC30F2011
- 图 1-2 说明 dsPIC30F2012
- 图 1-3 说明 dsPIC30F3012
- 图 1-4 说明 dsPIC30F3013

在框图后，表 1-1 给出了引脚功能信息。

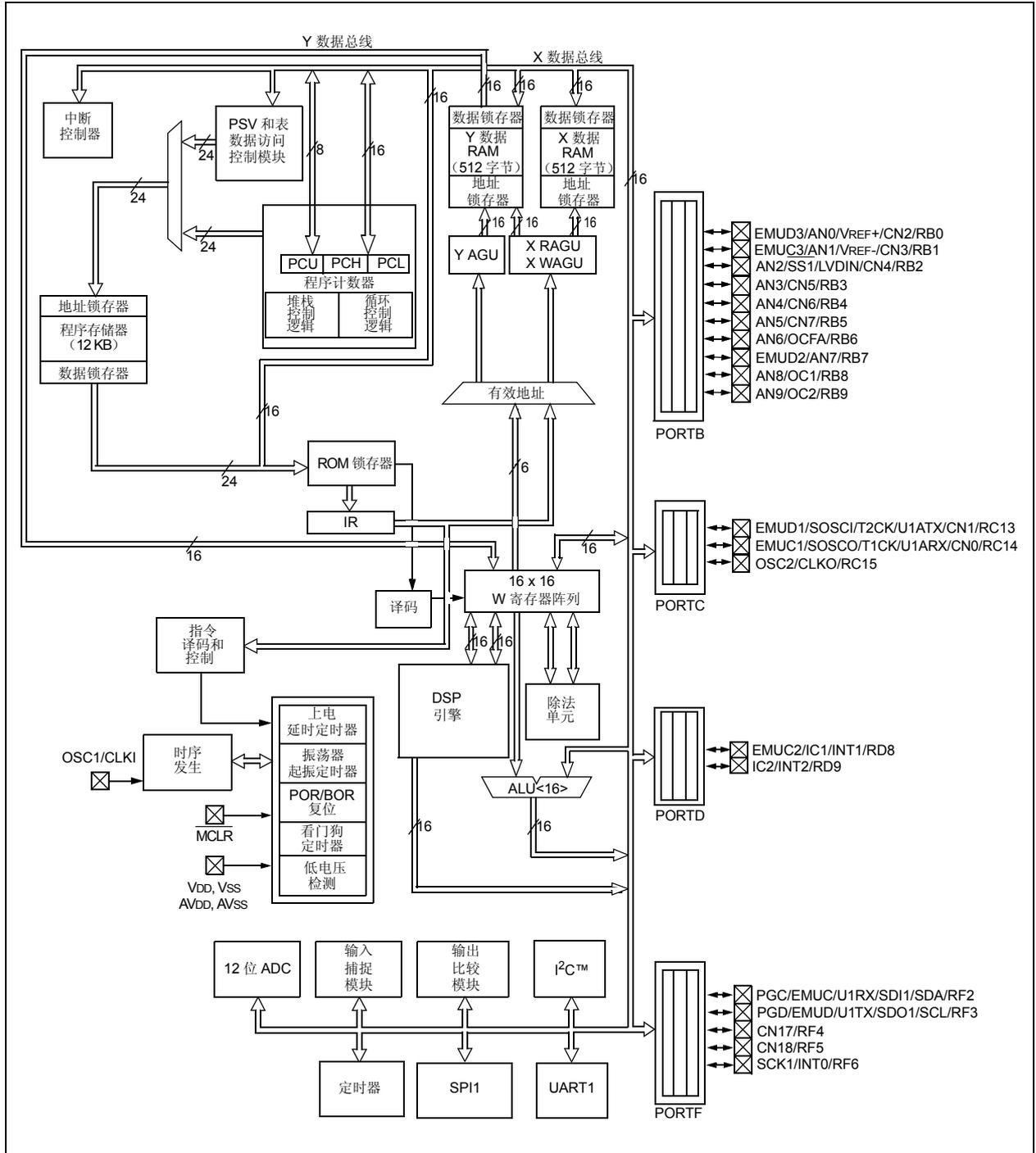
dsPIC30F2011/2012/3012/3013

图 1-1: dsPIC30F2011 框图



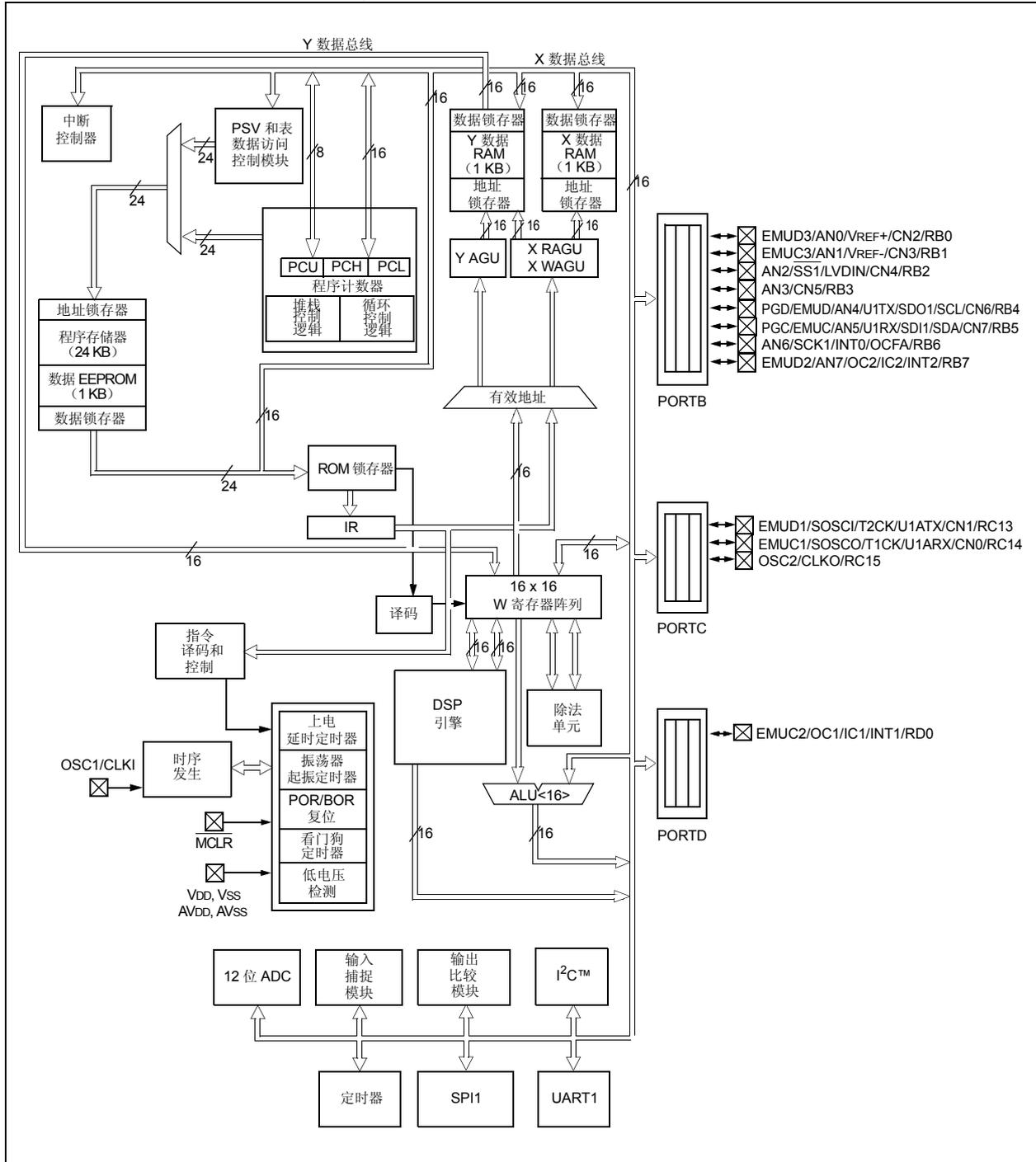
dsPIC30F2011/2012/3012/3013

图 1-2: dsPIC30F2012 框图



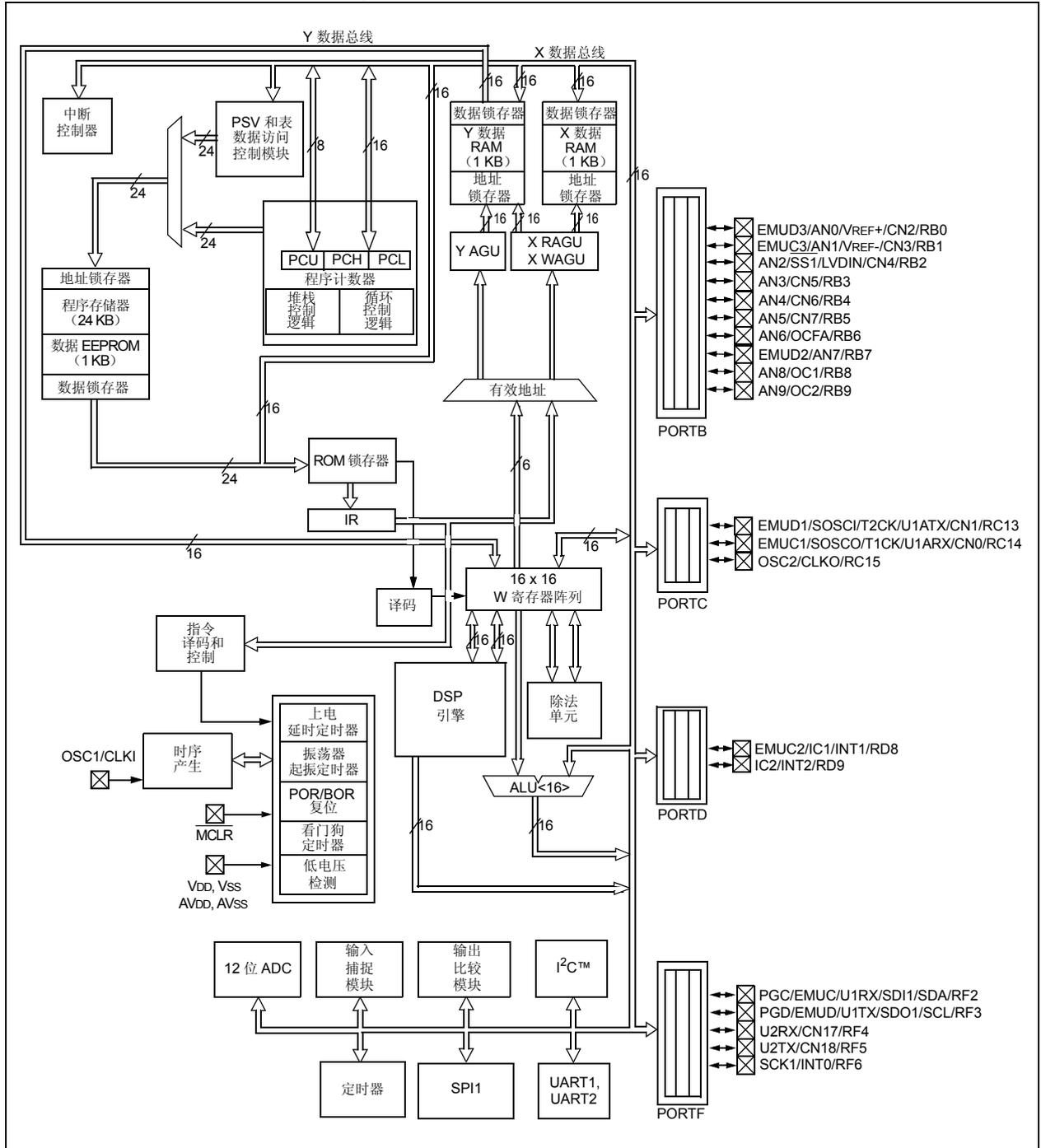
dsPIC30F2011/2012/3012/3013

图 1-3: dsPIC30F3012 框图



dsPIC30F2011/2012/3012/3013

图 1-4: dsPIC30F3013 框图



dsPIC30F2011/2012/3012/3013

表 1-1 对器件的引脚配置和端口引脚的复用功能进行了简要描述。端口引脚可具有多种功能。当发生复用时，外设模块的功能要求可强制改写端口引脚的数据方向。

表 1-1: 引脚说明

引脚名称	引脚类型	缓冲器类型	说明
AN0 - AN9	I	Analog	模拟输入通道。
AVDD	P	P	模拟模块正电源。
AVss	P	P	模拟模块的参考地。
CLKI	I	ST/CMOS	外部时钟源输入。总是与 OSC1 引脚功能相关联。
CLKO	O	—	振荡器晶振输出。在晶振模式下，连接到晶振和谐振器。在 RC 和 EC 模式下，可选择作为 CLKO。总是与 OSC2 引脚功能相关联。
CN0 - CN7	I	ST	输入电平变化通知输入。 可通过软件编程设定所有输入为内部弱上拉。
EMUD	I/O	ST	ICD 主通信通道数据输入 / 输出引脚。
EMUC	I/O	ST	ICD 主通信通道时钟输入 / 输出引脚。
EMUD1	I/O	ST	ICD 第二通信通道数据输入 / 输出引脚。
EMUC1	I/O	ST	ICD 第二通信通道时钟输入 / 输出引脚。
EMUD2	I/O	ST	ICD 第三通信通道数据输入 / 输出引脚。
EMUC2	I/O	ST	ICD 第三通信通道时钟输入 / 输出引脚。
EMUD3	I/O	ST	ICD 第四通信通道数据输入 / 输出引脚。
EMUC3	I/O	ST	ICD 第四通信通道时钟输入 / 输出引脚。
IC1 - IC2	I	ST	捕捉输入 1 和 2
INT0	I	ST	外部中断 0
INT1	I	ST	外部中断 1
INT2	I	ST	外部中断 2
LVDIN	I	Analog	低电压检测参考电压输入引脚。
MCLR	I/P	ST	主复位输入或编程电压输入。本引脚为低电平有效的器件复位输入端。
OC1-OC2	O	—	比较输出 1 和 2。
OCFA	I	ST	比较故障 A 输入。
OSC1	I	ST/CMOS	振荡器晶振输入。配置为 RC 模式时，为 ST 缓冲器；否则为 CMOS。
OSC2	I/O	—	振荡器晶振输出。在晶振模式下，连接到晶振和谐振器。在 RC 和 EC 模式下，可选择作为 CLKO。
PGD	I/O	ST	在线串行编程数据输入 / 输出引脚。
PGC	I	ST	在线串行编程时钟输入引脚。
RB0 - RB9	I/O	ST	PORTB 为双向 I/O 口。
RC13 - RC15	I/O	ST	PORTC 为双向 I/O 口。
RD0, RD8 - RD9	I/O	ST	PORTD 为双向 I/O 口。
RF2 - RF5	I/O	ST	PORTF 为双向 I/O 口。
SCK1	I/O	ST	SPI1 的同步串行时钟输入 / 输出。
SDI1	I	ST	SPI1 数据输入。
SDO1	O	—	SPI1 数据输出。
SS1	I	ST	SPI1 从同步。

图注: CMOS = CMOS 兼容输入或输出
ST = CMOS 电平的施密特触发器输入
I = 输入

Analog = 模拟输入
O = 输出
P = 电源

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

2.0 CPU 架构概述

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。有关器件指令集和编程的更多信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

本章概述了 dsPIC30F 的 CPU 架构，其内核具有 24 位指令字。程序计数器 (PC) 为 23 位宽，且最低有效位 (Least Significant bit, LSb) 总是处于清零状态 (见第 3.1 节“程序地址空间”)。除某些专用指令外，在正常程序执行期间，忽略最高有效位 (Most Significant bit, MSb)。鉴于此，PC 最多可寻址 4M 指令字的用户程序空间。它使用指令预取机制来帮助维持吞吐量。使用 DO 和 REPEAT 指令支持无需循环计数管理开销的程序循环结构，这两条指令在任何时候都可被中断。

2.1 内核概述

工作寄存器阵列由 16 个 16 位寄存器组成，每个工作寄存器都可以充当数据、地址或地址偏移量寄存器。工作寄存器 (W15) 用作中断和调用操作的软件堆栈指针。

数据空间为 64 KB (32K 字)，它被分成两块，分别称为 X 数据存储区和 Y 数据存储区。每个存储区都有各自独立的地址发生单元 (Address Generation Unit, AGU)。大部分指令只通过 X 存储区 AGU 进行操作，这样对外界而言数据空间就是单独而统一的。乘-累加 (MAC) 类双源操作数 DSP 指令通过 X 和 Y 的 AGU 进行操作，将数据地址空间分成两个部分 (见第 3.2 节“数据地址空间”)。X 和 Y 数据空间的边界视具体器件而定，不能由用户修改。每个数据字由 2 个字节组成，大部分指令可以按字或字节对数据进行寻址。

访问程序存储器中的数据的方法有两种：

- 数据存储空间的高 32 KB 可以映射到程序空间的下半部分 (用户空间)，映射的边界可以是任何 16K 程序字边界，边界由 8 位的程序空间可视性页 (Program Space Visibility Page, PSVPAG) 寄存器定义。这种映射功能让任何指令都能像访问数据空间一样访问程序空间。但访问需要额外占用一个指令周期。且使用此方法仅能访问每个指令字的低 16 位。
- 也可以通过表读 / 表写指令使用工作寄存器对程序空间内大小为 32K 字的页进行线性间接寻址。可使用表读和表写指令访问一个指令字的所有 24 位。

X 和 Y 地址空间都支持无开销的循环缓冲区 (模寻址)。模寻址主要用于减少 DSP 算法的循环开销。

X AGU 还支持对目的有效地址的位反转寻址，从而大幅简化了基 2 FFT 算法对输入或输出数据的重新排序。欲知有关模寻址和位反转寻址的详细信息，请参见第 4.0 节“地址发生器单元”。

内核支持固有 (无操作数) 寻址、相对寻址、立即数寻址、存储器直接寻址、寄存器直接和寄存器间接寻址，以及寄存器偏移量和立即数偏移量寻址模式。指令根据其功能要求，与预定义的寻址模式相关。

对于大多数指令，在每个指令周期内，内核能执行一次数据 (或程序数据) 存储器读操作、一次工作寄存器 (数据) 读操作、一次数据存储区写操作和一次程序 (指令) 存储器读操作。因此，可以支持 3 操作数的指令，使 $C = A + B$ 操作能在单周期内执行。

内核包含一个 DSP 引擎，从而能够显著增强内核的运算和吞吐能力。DSP 引擎具备一个高速 17 位 x 17 位乘法器、一个 40 位 ALU、两个 40 位饱和累加器和一个 40 位双向桶形移位寄存器。在单个周期内，至多可将累加器或工作寄存器中的数据右移 15 位或左移 16 位。DSP 指令可以无缝地与所有其他指令一起操作，其设计可实现最佳的实时性能。MAC 类指令可以同时从存储器中取出两个数据操作数并将两个 W 寄存器相乘。为了能够同时取两个数据操作数，数据空间对于这些指令拆分为两块，但对所有其他指令保持线性。对于 MAC 类指令，这是通过将某些工作寄存器专用于每个地址空间，以透明而灵活的方式实现的。

dsPIC30F2011/2012/3012/3013

内核不支持多级指令流水线，它采用的是单级指令预取机制，该机制在执行指令的前一个周期取要执行的指令并对其部分译码，从而使可用执行时间最长。除了某些特例外，大部分指令都在一个指令周期内执行完毕。

内核具有用于处理陷阱和中断的向量异常处理结构，提供 62 个独立向量。异常由最多 8 个陷阱（其中 4 个保留）和 54 个中断组成。根据用户指定的 1 到 7 之间的优先级（1 为最低优先级，7 为最高优先级），以及预定义的“自然顺序”，决定每个中断的优先级。陷阱的优先级是固定的，其优先级范围是从 8 到 15。

2.2 编程模型

图 2-1 为编程模型，它包括 16 个 16 位工作寄存器（W0 至 W15）、2 个 40 位累加器（ACCA 和 ACCB）、状态寄存器（SR）、数据表页寄存器（TBLPAG）、程序空间可视性页寄存器（PSVPAG）、DO 和 REPEAT 寄存器（DOSTART、DOEND、DCOUNT 和 RCOUNT）以及程序计数器（PC）。工作寄存器可充当数据、地址或偏移量寄存器。所有寄存器均为存储器映射。W0 用作执行文件寄存器寻址的 W 寄存器。

其中的一些寄存器有与之关联的影子寄存器（见图 2-1）。影子寄存器被用作临时保存寄存器，它能够在事件发生时将其主寄存器中的内容送入其中或将自身内容送回主寄存器。影子寄存器都是不可直接访问的。如下指令适用于寄存器与影子寄存器间的数据传递。

- PUSH.S 和 POP.S
W0、W1、W2、W3 和 SR（仅限 DC、N、OV、Z 和 C 位）与对应的影子寄存器之间进行数据传递。
- DO 指令
循环开始时，DOSTART、DOEND 和 DCOUNT 寄存器的内容压入影子寄存器，在循环结束时其内容从各自的影子寄存器中弹出。

当对一个工作寄存器执行字节操作时，仅目的寄存器的低字节（Least Significant Byte, LSB）会受到影响。但对于存储器映射的工作寄存器来说，可以通过对数据存储空间进行字节宽度的访问来对工作寄存器的低字节和高字节（Most Significant Byte, MSB）进行操作，这一点是很有益的。

2.2.1 软件堆栈指针 / 帧指针

dsPIC® DSC 器件具有一个软件堆栈。W15 是专用的软件堆栈指针（Stack Pointer, SP）。它可被异常处理、子程序调用和返回自动修改，并且也能够被任何指令引用（方法与引用其他工作寄存器相同）。这样就简化了对堆栈指针的读、写和操作（例如，创建堆栈帧）。

注： 为了防止出现不对齐的堆栈访问，W15<0> 始终保持为零。

复位时 W15 被初始化为 0x0800。在初始化期间，用户可以将 SP 重新编程以指向数据空间内的任何单元。

W14 是专用的堆栈帧指针，由 LNK 和 ULNK 指令定义。并且也能够被任何指令引用（方法与引用其他工作寄存器相同）。

2.2.2 状态寄存器

dsPIC DSC 内核具有一个 16 位状态寄存器（SR），它的低字节（LSB）被称为 SR 低字节（SRL），它的高字节（MSB）被称为 SR 高字节（SRH）。有关 SR 的组成请参见图 2-1。

SRL 包含了所有的 MCU ALU 运算状态标志位（包括 Z 位），以及 CPU 中断优先级状态位 IPL<2:0> 和 REPEAT 有效状态位 RA。在异常处理期间，SRL 与 PC 的 MSB 连在一起形成一个完整的字值，然后将该字的值压入堆栈。

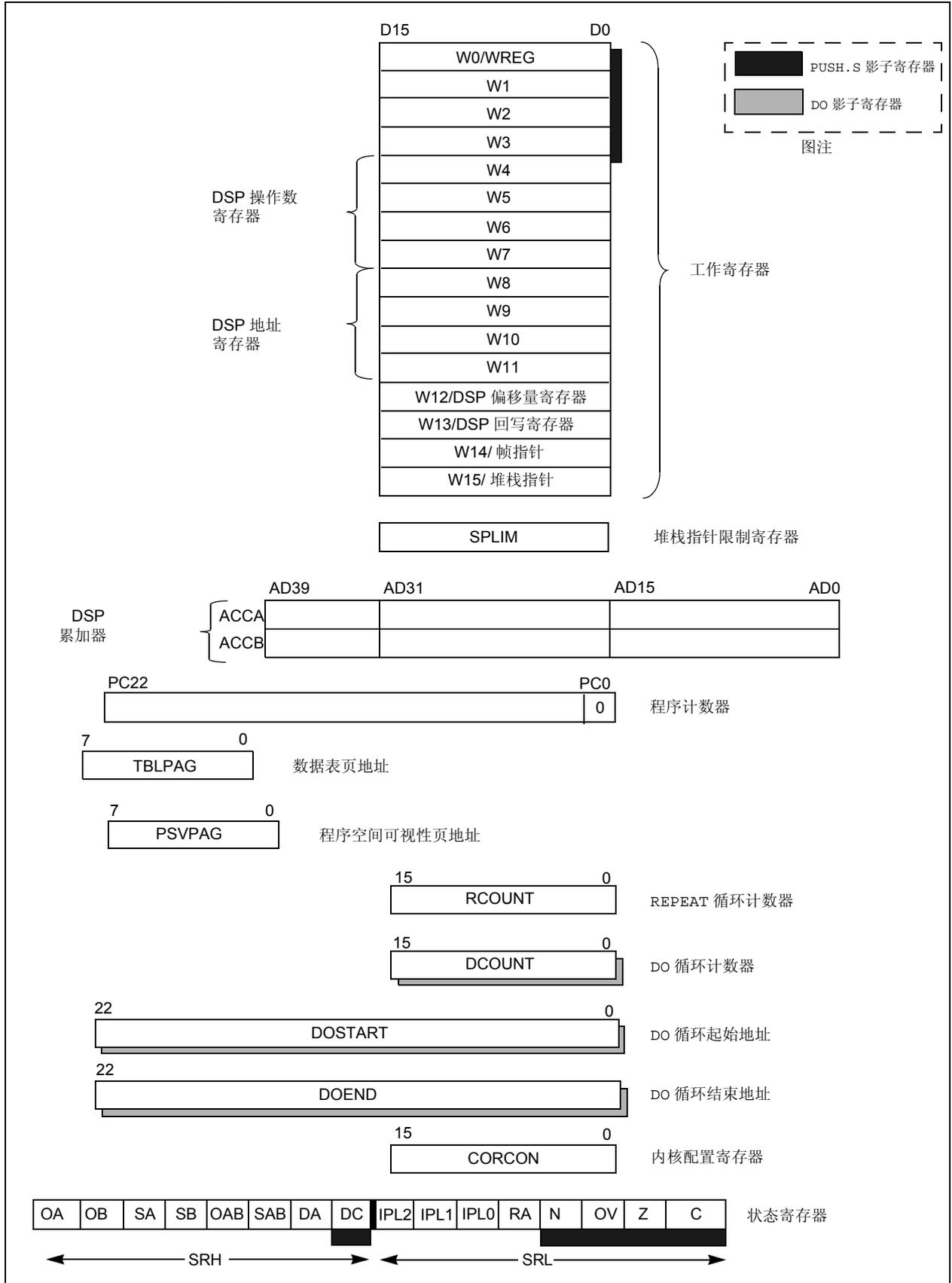
状态寄存器的高字节包含 DSP 加法器 / 减法器状态位、DO 循环有效位（DA）以及半进位（DC）状态位。

2.2.3 程序计数器

程序计数器为 23 位宽；bit 0 总是为零。因此，PC 可寻址最多 4M 指令字。

dsPIC30F2011/2012/3012/3013

图 2-1: 编程模型



dsPIC30F2011/2012/3012/3013

2.3 除法支持

dsPIC DSC 器件支持 16 位/16 位有符号小数除法运算、32 位/16 位和 16 位/16 位有符号和无符号整数除法运算。所有除法运算都是单指令周期内的迭代操作。支持以下指令和数据长度：

1. DIVF — 16/16 有符号小数除法
2. DIV.sd — 32/16 有符号除法
3. DIV.ud — 32/16 无符号除法
4. DIV.s — 16/16 有符号除法
5. DIV.u — 16/16 无符号除法

16/16 除法与 32/16 除法类似（迭代次数相同），区别在于发生第一次迭代时，被除数要执行零扩展或是符号扩展。

必须在一个 REPEAT 循环周期内执行除法指令。任何其他执行方式（例如一系列不连续的除法指令）都无法得到正确的结果，因为指令流取决于 RCOUNT 的值。除法指令本身无法自动设置 RCOUNT 值，因此必须在 REPEAT 指令中明确且正确给出该值，如表 2-1 所示（REPEAT 将执行目标指令 {操作数的值+ 1} 次）。DIV/DIVF 指令的 REPEAT 循环计数必须被设置为 18 次迭代。因此，一个完整的除法运算需要 19 个指令周期。

注： 除法流是可中断的。但用户需要正确地保护现场。

表 2-1: 除法指令

指令	功能
DIVF	有符号小数除法: $Wm/Wn \rightarrow W0$; $Rem \rightarrow W1$
DIV.sd	有符号除法: $(Wm+1:Wm)/Wn \rightarrow W0$; $Rem \rightarrow W1$
DIV.s	有符号除法: $Wm/Wn \rightarrow W0$; $Rem \rightarrow W1$
DIV.ud	无符号除法: $(Wm+1:Wm)/Wn \rightarrow W0$; $Rem \rightarrow W1$
DIV.u	无符号除法: $Wm/Wn \rightarrow W0$; $Rem \rightarrow W1$

dsPIC30F2011/2012/3012/3013

2.4 DSP 引擎

DSP 引擎由一个高速 17 位 x 17 位乘法器、一个桶形移位寄存器和一个 40 位加法器 / 减法器（带有两个目标累加器以及舍入和饱和逻辑）组成。

DSP 引擎能够执行固有的“累加器—累加器”操作，而无需额外数据。这些指令为 ADD、SUB 和 NEG。

dsPIC30F 采用单周期指令流架构，因此 DSP 引擎操作和 MCU 指令流不能同时进行。但某些 MCU ALU 和 DSP 引擎资源可被同一条指令同时使用（如 ED 和 EDAC）。（有关 DSP 指令见表 2-2）。

通过 CPU 内核配置寄存器（CORCON）的不同位可以选择 DSP 引擎的不同功能，如下所示：

1. 小数或整数 DSP 乘法（IF）。
2. 有符号或无符号 DSP 乘法（US）。
3. 常规或收敛舍入（RND）。
4. ACCA 自动饱和使能 / 禁止（SATA）。
5. ACCB 自动饱和使能 / 禁止（SATB）。
6. 用于写数据存储器的自动饱和使能/禁止（SATDW）。
7. 累加器饱和模式选择（ACCSAT）。

注： 请参见表 3-3 了解 CORCON 的组成。

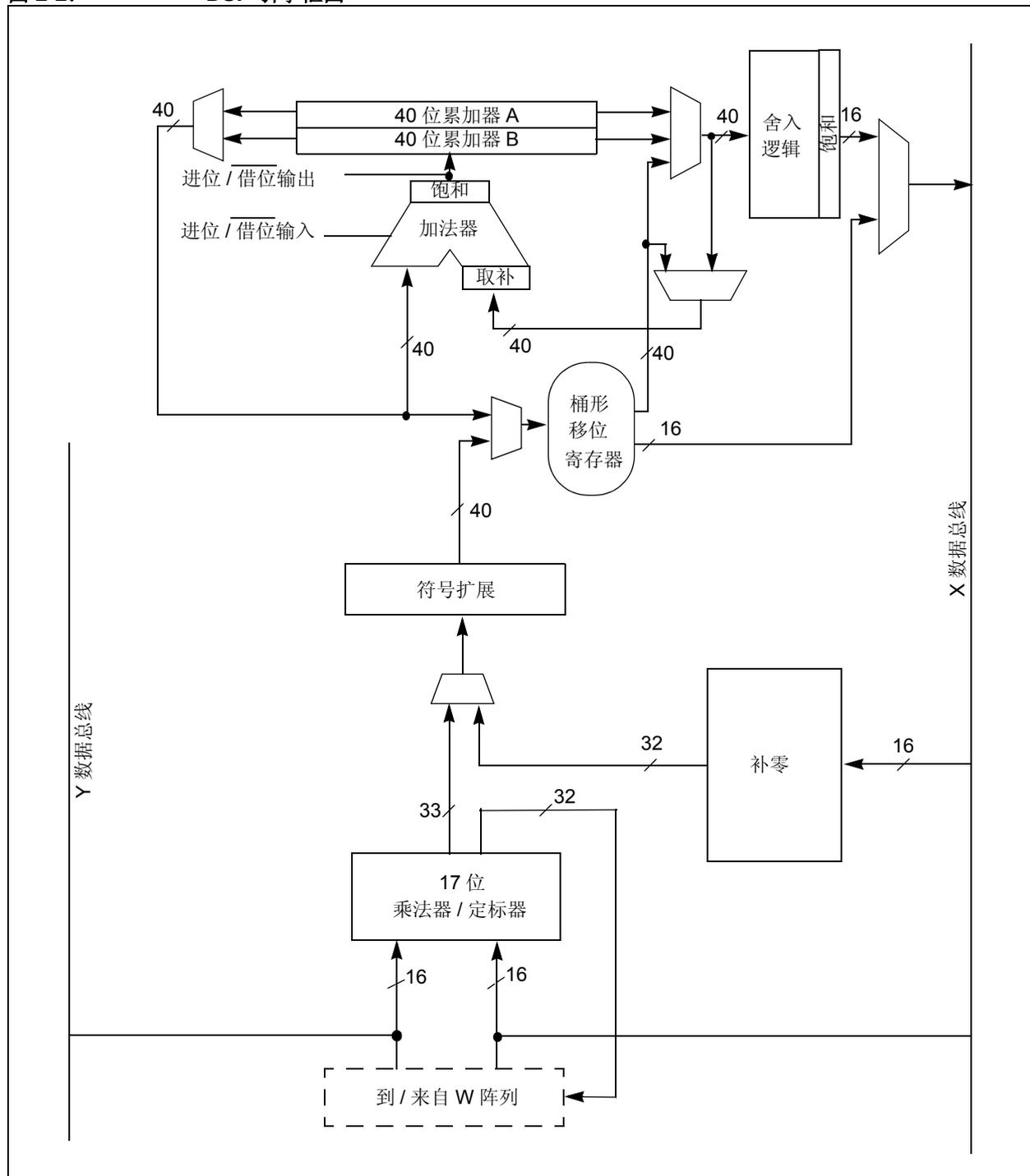
图 2-1 给出了 DSP 引擎的框图。

表 2-2: DSP 指令汇总

指令	代数运算	ACC 回写 ?
CLR	$A = 0$	是
ED	$A = (x - y)^2$	否
EDAC	$A = A + (x - y)^2$	否
MAC	$A = A + (x * y)$	是
MAC	$A = A + x^2$	否
MOVSAC	A 的值不发生变化	是
MPY	$A = x * y$	否
MPY.N	$A = -x * y$	否
MSC	$A = A - x * y$	是

dsPIC30F2011/2012/3012/3013

图 2-2: DSP 引擎框图



dsPIC30F2011/2012/3012/3013

2.4.1 乘法器

17位 x 17位的乘法器可以进行有符号或无符号的运算，其输出经过定标器进行换算后可支持 1.31 小数 (Q31) 或 32 位整数结果。无符号操作数经过零扩展后，送入乘法器输入值的第 17 位。有符号操作数经过符号扩展，送入乘法器输入值的第 17 位。17 位 x 17 位乘法器 / 定标器的输出是 33 位值，它将被符号扩展为 40 位。整型数据的固有表示形式为有符号的二进制补码值，其中，MSb 定义为符号位。一般来说，N 位二进制补码整数的范围为 -2^{N-1} 到 $2^{N-1} - 1$ 。对于 16 位整数，数据范围是 -32768 (0x8000) 至 32767 (0x7FFF)，包括 0 在内。对于 32 位整数，数据范围是 -2,147,483,648 (0x8000 0000) 至 2,147,483,645 (0x7FFF FFFF)。

当乘法器配置为小数乘法时，数据表示为二进制补码小数，其中 MSb 定义为符号位，小数点暗含在符号位之后 (QX 格式)。暗含小数点的 N 位二进制补码小数的范围是 -1.0 至 $(1 - 2^{1-N})$ 。对于 16 位小数，Q15 数据范围是 -1.0 (0x8000) 至 0.999969482 (0x7FFF)，包括 0 在内，其精度为 3.01518×10^{-5} 。在小数方式下，16x16 乘法运算将产生 1.31 乘积，其精度为 4.65661×10^{-10} 。

同一个乘法器还用来支持 MCU 乘法指令，包括整数的 16 位有符号、无符号和混和符号乘法。

MUL 指令可以使用字节或字长度的操作数。字节操作数将产生 16 位结果，而字操作数将产生 32 位结果，结果存放在 W 寄存器阵列的指定寄存器中。

2.4.2 数据累加器和加法器 / 减法器

数据累加器具有一个带有自动符号扩展逻辑的 40 位加法器 / 减法器。它可以选择两个累加器 (A 或 B) 之一作为它累加前的源和累加后的目标。对于 ADD 和 LAC 指令，可选择通过桶形移位器在累加之前对将被累加或装入的数据进行换算。

2.4.2.1 加法器 / 减法器、溢出和饱和

加法器 / 减法器为一个 40 位的加法器，一侧输入可以选择为零，而另一侧的输入可以是数据的原码或补码。对于加法，进位 / 借位输入是高有效的，另一侧输入是数据的原码 (没有求补的)；对于减法，进位 / 借位输入是低有效的，另一侧输入是数据的补码。由状态寄存器中的 SA/SB 和 OA/OB 提供加法器 / 减法器的溢出状态

- 从 bit 39 溢出：这是一种灾难性的溢出，因为它破坏了累加器的符号位。
- 溢出到警戒位 bit 32 至 bit 39：这是一种可恢复的溢出。这些警戒位不完全相同时，该位置 1。

加法器有一个额外的饱和模块，如果选用该模块将控制累加器的数据饱和。饱和模块使用加法器的结果、上一段所述的溢出状态位以及 SATA/B (CORCON<7:6>) 和 ACCSAT (CORCON<4>) 模式控制位来决定何时以及在何值达到饱和。

在状态寄存器中有 6 个支持饱和及溢出的位，它们是

1. OA:
ACCA 溢出至警戒位
2. OB:
ACCB 溢出至警戒位
3. SA:
ACCA 已饱和 (bit 31 溢出并饱和)
或
ACCA 溢出至警戒位并饱和 (bit 39 溢出并饱和)
4. SB:
ACCB 已饱和 (bit 31 溢出并饱和)
或
ACCB 溢出至警戒位并饱和 (bit 39 溢出并饱和)
5. OAB:
OA 和 OB 的逻辑或 (OR)
6. SAB:
SA 和 SB 的逻辑或 (OR)

每次数据通过加法器 / 减法器，就会修改 OA 位和 OB 位。置 1 时，它们表明最近的运算已经溢出到累加器警戒位 (bit 32 到 bit 39)。如果 OA 和 OB 位置 1 而且 INTCON1 寄存器中相应的溢出陷阱允许位 (OVATE 和 OVBTE) 也置 1 的话，还可以选择用 OA 和 OB 位产生算术警告陷阱 (见第 8.0 节 “中断”)。这使得用户能够立即采取措施，例如校正系统增益。

dsPIC30F2011/2012/3012/3013

每次数据通过加法器 / 减法器，就会修改 SA 和 SB 位，但它们只能由用户清零。置 1 时，它们表明累加器已经溢出其最大范围（32 位饱和是 bit 31，而 40 位饱和是 bit 39），将发生饱和（如果饱和和使能的话）。如果没有使能饱和，SA 和 SB 置 1 默认为 bit 39 溢出，即表明发生灾难性溢出。如果 INTCON1 寄存器中的 COVTE 位置 1，当饱和被禁止时，SA 和 SB 位将产生算术警告陷阱。

可选择将状态寄存器中的溢出和饱和状态位分别视作 OA 和 OB 的逻辑或（OAB 位）以及 SA 和 SB 的逻辑或（SAB 位）。这样，只需要检查状态寄存器中的一个位，编程人员就能够判断出是否有累加器溢出；检查状态寄存器中另一个位就能判断出是否有累加器饱和。对于通常需要使用两个累加器的复数运算而言，这很有用。

器件支持三种饱和及溢出模式：

- 1. Bit 39 溢出和饱和：**
当发生 bit 39 溢出和饱和时，饱和逻辑将最大的正数 9.31 (0x7FFFFFFF) 或最小的负数 -9.31 值 (0x80000000) 装入目标累加器。SA 或 SB 位被置 1 且保持置 1 状态，直至被用户清零。这称为“超饱和”，为错误数据或不可预期的算法问题（例如，增益计算）提供了保护机制。
- 2. Bit 31 溢出和饱和：**
当发生 bit 31 溢出和饱和时，饱和逻辑将最大的正数 1.31 (0x007FFFFFFF) 或最小的负数 -1.31 (0x0080000000) 装入目标累加器。SA 或 SB 位被置 1 且保持置 1 状态，直至被用户清零。当此饱和模式生效时，不使用警戒位，因此 OA、OB 或 OAB 位永远不会置 1。
- 3. Bit 39 灾难性溢出：**
加法器的 bit 39 溢出会将 SA 或 SB 位置 1 并保持该状态直至被用户清零。不执行饱和操作，允许累加器溢出（破坏累加器的符号位）。如果 INTCON1 寄存器中的 COVTE 位置 1，则灾难性溢出可能引发陷阱异常。

2.4.2.2 累加器“回写”

MAC 类指令（MPY、MPY.N、ED 和 EDAC 除外）可以选择将累加器高位字（bit 16 至 bit 31）的舍入形式写入数据存储空间，前提是当前指令不对该累加器进行操作。通过 X 总线将数据写入组合的 X 和 Y 地址空间来执行此回写操作。支持下列寻址模式：

- 1. W13，寄存器直接寻址：**
非目标累加器的舍入内容以 1.15 小数形式写入 W13。
- 2. [W13] + = 2，带后递增的寄存器间接寻址：**
非目标累加器的舍入内容以 1.15 小数形式写入 W13 指向的地址。W13 的值递增 2（对于字写操作）。

2.4.2.3 舍入逻辑

舍入逻辑为一个组合的模块，在累加器写（存储）过程中可以执行常规的（有偏）或收敛的（无偏）舍入功能。由 CORCON 寄存器的 RND 位的状态决定舍入模式。它会产生一个 16 位的 1.15 数据值，该值被送入到数据空间写饱和和逻辑。如果指令没有明确指定舍入，那么将会存储一个截取的 1.15 数据值而只丢弃低位字（lsw）。

常规舍入取累加器 bit 15 的值，对其进行零扩展并将扩展值加到 ACCxH 字（累加器的 bit 16 至 bit 31）。如果 ACCxL 字（累加器的 bit 0 至 bit 15）的值在 0x8000 到 0xFFFF（含 0x8000）之间，ACCxH 的值递增 1。如果 ACCxL 字的值在 0x0000 到 0x7FFF 之间，ACCxH 的值不变。此算法的结果经过一系列随机舍入操作，值将稍稍偏大（正偏）。

收敛（或无偏）舍入操作与常规舍入操作相同，但 ACCxL 等于 0x8000 时例外。在此种情况下，检查 ACCxH 的最低位（累加器的 bit 16）。如果该位为 1，ACCxH 的值增 1。如果该位为 0，ACCxH 的值不变。假设 bit 16 本身就是一个随机数，那么此机制将消除任何可能累加的舍入偏差。

SAC 和 SAC.R 指令通过 X 总线将目标累加器内容的截取值（SAC）或舍入值（SAC.R）存储到数据存储空间。（受数据饱和的影响，见第 2.4.2.4 节“数据空间写饱和”）。注意对于 MAC 类指令，累加器回写操作以相同的方式工作，通过 X 总线访问组合的 MCU（X 和 Y）数据空间。对于此类指令，总是对数据进行舍入。

dsPIC30F2011/2012/3012/3013

2.4.2.4 数据空间写饱和

除加法器 / 减法器会饱和外，写数据空间也会饱和但不影响源累加器的内容。数据空间写饱和逻辑模块接受一个来自舍入逻辑模块的 16 位 1.15 小数值作为其输入，还接受来自源（累加器）和 16 位舍入加法器的溢出状态。这些经过组合，用来选择恰当的 1.15 小数值作为输出，写入至数据存储空间中。

如果 CORCON 寄存器的 SATDW 位置 1，则检测数据（舍入和截取后的值）是否溢出并作相应调整。针对大于 0x007FFF 的输入数据，写入存储器的数据被强制为最大的 1.15 值形式的正数 0x7FFF。针对小于 0xFF8000 的输入数据，写入存储器的数据被强制为最大的 1.15 值形式的负数 0x8000。源累加器的最高位（bit 39）用来决定被检测的操作数的符号。

如果 CORCON 寄存器中的 SATDW 位没有置 1，则输入数据都将通过，在任何情况下都不会被修改。

2.4.3 桶形移位器

桶形移位寄存器在单个周期内可将数据逻辑或算术右移或左移最多 16 位。源操作数可为两个 DSP 累加器之一或 X 总线（以支持对寄存器或存储器中的数据进行多位移位）。

移位寄存器需要一个有符号二进制值来确定移位操作的方向和幅度（位的数量）。正数将操作数右移。负数将操作数左移。0 值不改变操作数。

桶形移位寄存器是 40 位宽的，于是，它为 DSP 移位操作提供了 40 位的结果，而为 MCU 移位操作提供 16 位的结果。来自 X 总线的数据在桶形移位寄存器中的存放方式是：右移则数据存放在 bit 16 至 bit 31，左移则存放在 bit 0 至 bit 15。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

3.0 存储器构成

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。有关器件指令集和编程的更多信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

3.1 程序地址空间

程序地址空间为 4M 指令字。dsPIC30F2011/2012 的程序存储空间映射如图 3-1 所示。dsPIC30F3012/3013 的程序存储空间映射如图 3-2 所示。

当程序空间按表 3-1 中的定义映射到数据空间时，可由来自 23 位 PC、表指令有效地址 (Effective Address, EA) 或数据空间 EA 的 24 位值寻址。注意在访问连续的程序字时，程序空间地址应该增 2 以与数据空间寻址相一致。

用户只能访问程序存储空间的低 4M 指令字 (地址范围为 0x000000 至 0x7FFFFE)；使用 TBLRD/TBLWT 指令时情况有所不同，这两条指令使用 TBLPAG<7> 来确定访问用户空间还是配置空间。在表 3-1 (程序空间地址构成) 中，bit 23 为 1 允许访问器件 ID、用户 ID 和配置位。否则，bit 23 总是处于清零状态。

dsPIC30F2011/2012/3012/3013

图 3-1: dsPIC30F2011/2012 程序存储空间映射

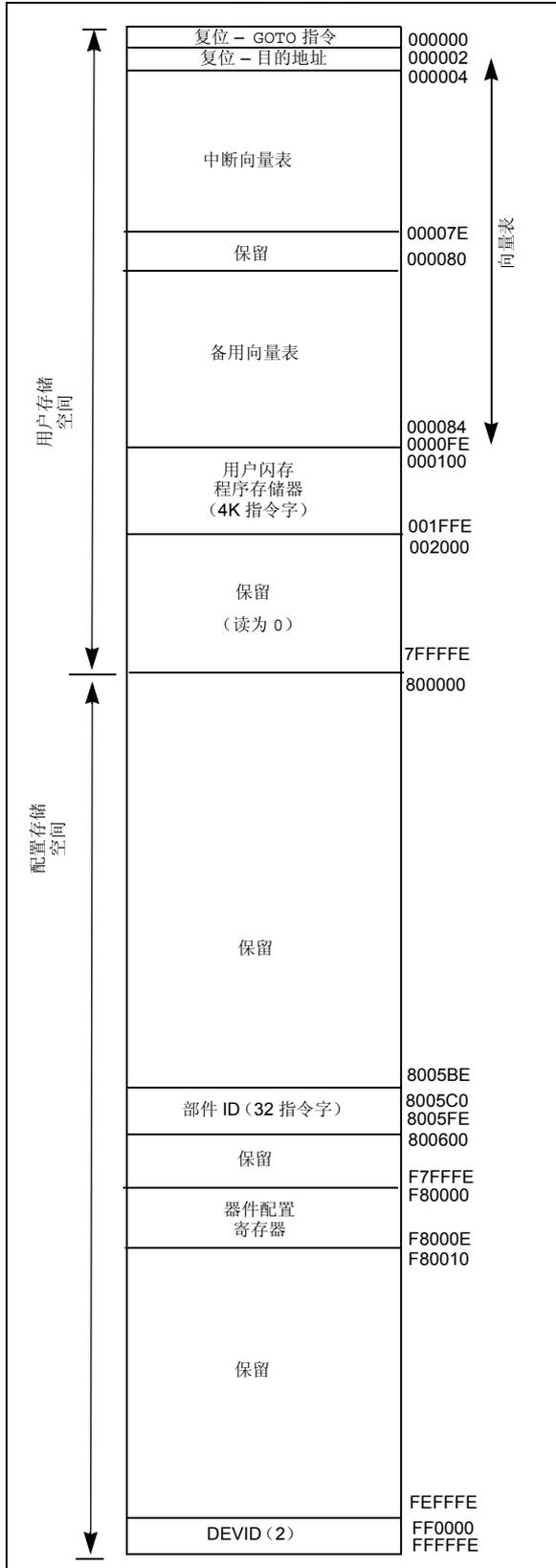
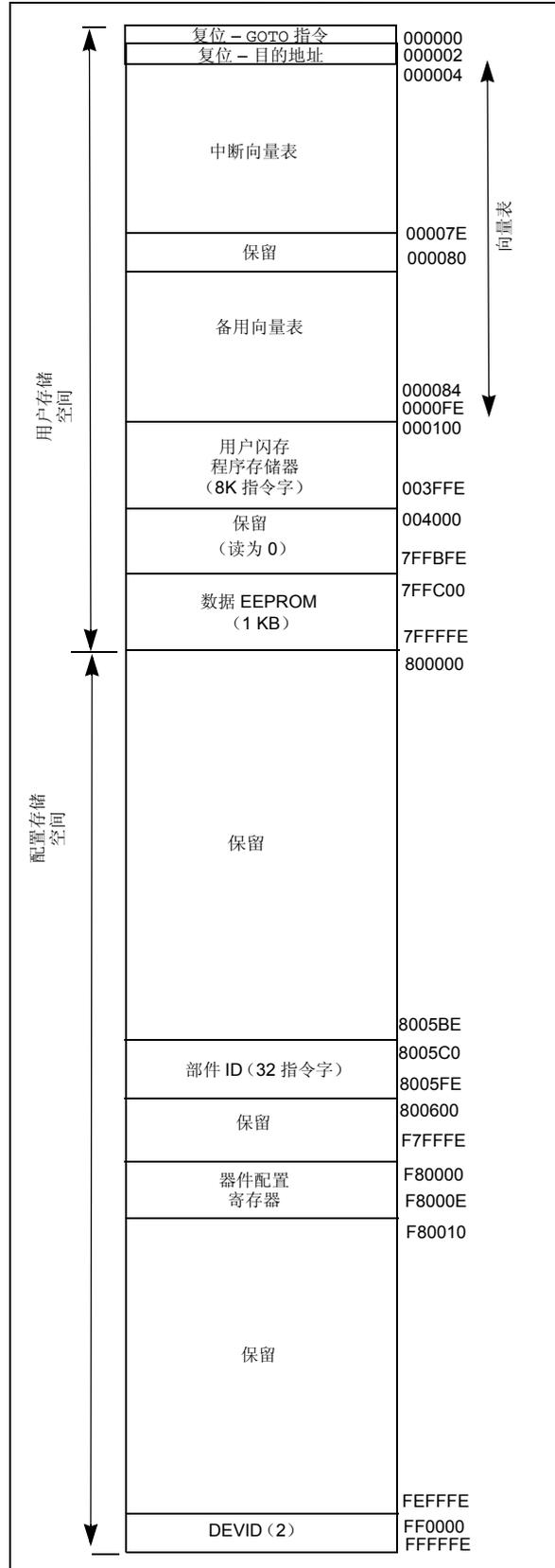


图 3-2: dsPIC30F3012/3013 程序存储空间映射

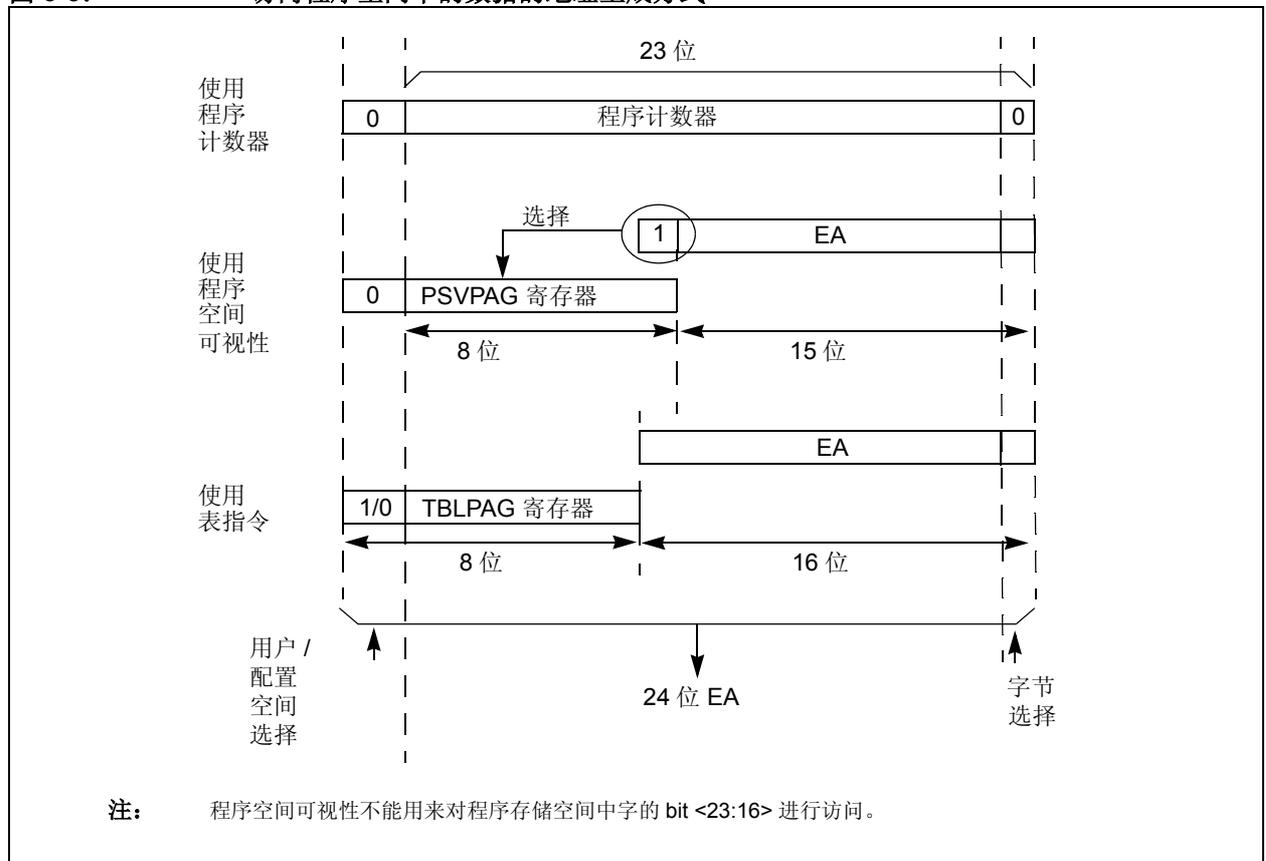


dsPIC30F2011/2012/3012/3013

表 3-1: 程序空间地址构成

访问类型	访问空间	程序空间地址				
		<23>	<22:16>	<15>	<14:1>	<0>
指令访问	用户	0	PC<22:1>			0
TBLRD/TBLWT	用户 (TBLPAG<7> = 0)	TBLPAG<7:0>			数据 EA<15:0>	
TBLRD/TBLWT	配置 (TBLPAG<7> = 1)	TBLPAG<7:0>			数据 EA<15:0>	
程序空间可视性	用户	0	PSVPAG<7:0>		数据 EA<14:0>	

图 3-3: 访问程序空间中的数据地址生成方式



dsPIC30F2011/2012/3012/3013

3.1.1 使用表指令访问程序存储器中的数据

由于此类器件的架构对 24 位宽的程序存储器取指。因此指令始终是对齐的。由于采用的是改进的哈佛架构，因此也可以在程序空间中存储数据。

访问程序空间的方法有 2 种：通过特殊表指令，或通过 16K 字大小的程序空间页重映射到数据空间的上半部分（见第 3.1.2 节“使用程序空间可视性访问程序存储器中的数据”）。TBLRD L 和 TBLWTL 指令提供了无需通过数据空间，直接读写程序空间任何地址的低位字 (IsW) 的方法，TBLRDH 和 TBLWTH 指令是可以把一个程序空间字的最高 8 位作为数据存取的惟一方法。

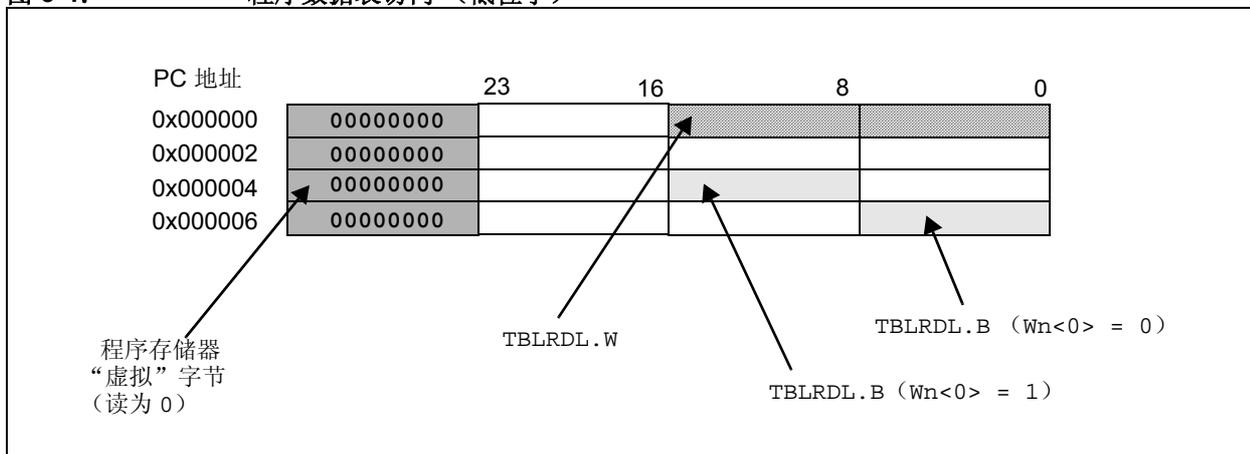
要访问两个连续的 24 位程序字，PC 的递增量为 2。这使得程序存储器地址能够被直接映射到数据空间地址中。于是，程序存储器可以被看作是两个 16 位字宽的地址空间，它们并排放置且具有相同的地址范围。TBLRD L 和 TBLWTL 访问包含数据低位字的空间，TBLRDH 和 TBLWTH 访问包含数据最高字节的空间。

图 3-3 给出了表操作和数据空间访问 (PSV = 1) 时 EA 的构成方式。在该图中，P<23:0> 指程序空间字，而 D<15:0> 指数据空间字。

提供了一组表指令，可使用它们来在程序空间和数据空间之间传送字节或字大小的数据（见图 3-4 和图 3-5）。

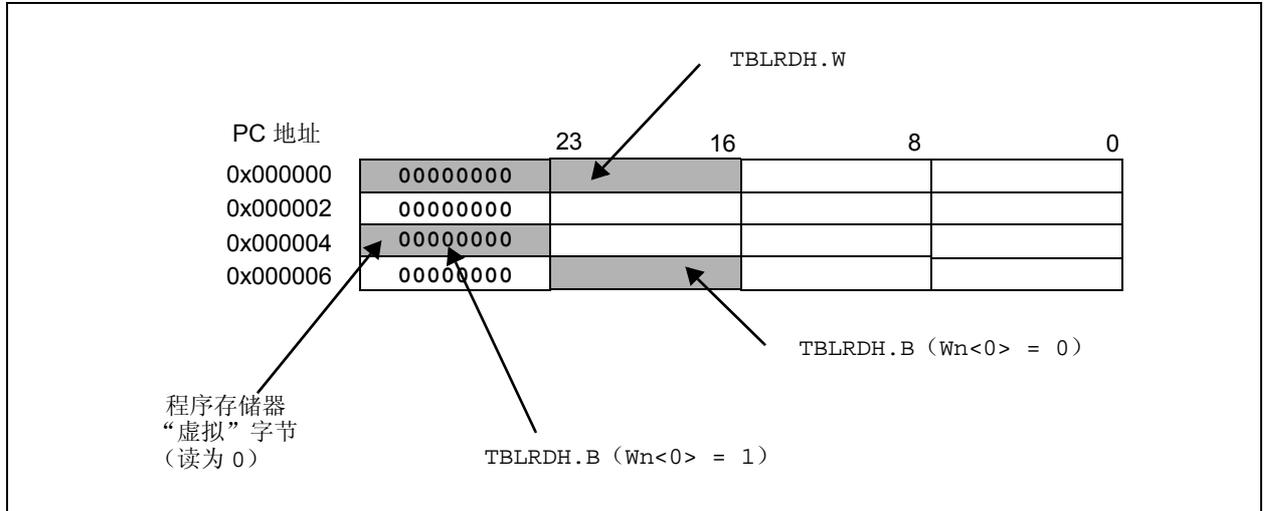
1. TBLRD L: 对低位字执行表读操作
字: 读程序地址的低位字; P<15:0> 映射到 D<15:0>。
字节: 读程序地址的某个较低的字节;
当字节选择位 = 0 时, P<7:0> 映射到目标字节;
当字节选择位 = 1 时, P<15:8> 映射到目标字节。
2. TBLWTL: 对低位字执行表写操作 (有关闪存编程的详细信息见第 5.0 节“闪存程序存储器”)
3. TBLRDH: 对高位字执行表读操作
字: 读程序地址的高位字; P<23:16> 映射到 D<7:0>; D<15:8> 将始终为零 (= 0)。
字节: 读程序地址的某个较高的字节;
当字节选择位 = 0 时, P<23:16> 映射到目标字节;
当字节选择位 = 1 时, 目标字节将始终为零 (= 0)。
4. TBLWTH: 对高位字执行表写操作 (有关闪存编程的详细信息见第 5.0 节“闪存程序存储器”)

图 3-4: 程序数据表访问 (低位字)



dsPIC30F2011/2012/3012/3013

图 3-5: 程序数据表访问 (MSB)



3.1.2 使用程序空间可视性访问程序存储器中的数据

可选择将数据空间的高 32 KB 映射到任何 16K 字程序空间页。这提供了对存储在 X 数据空间的常量数据的透明访问，而无需使用特殊指令（即 TBLRDL/H 和 TBLWTL/H 指令）。

如果数据空间 EA 的最高位置 1，且通过将内核控制寄存器（CORCON）中的 PSV 位置 1 使能程序空间可视性，就可以通过数据空间访问程序空间。第 2.4 节“DSP 引擎”中对 CORCON 的功能进行了讨论。

访问此区域的数据会增加一个额外的指令周期，因为需要进行两次程序存储空间取操作。

注意，可寻址数据空间的上半部分始终位于 X 数据空间内。因此，当 DSP 操作使用程序空间映射来访问这个存储区域时，Y 数据空间通常应该存放 DSP 操作的状态（变量）数据，而 X 数据空间通常应该存放系数（常量）数据。

尽管大于等于 0x8000 的每个数据空间地址直接映射到对应的程序存储器地址（见图 3-6），但只使用 24 位程序字的低 16 位来存储数据。应对高 8 位进行编程强制使得对其的访问为非法以维持器件的可靠性。有关指令编码的细节，请参见《dsPIC30F/33F 程序员参考手册》（DS70157B_CN）。

注意，每访问一个程序存储字，PC 就会递增 2，数据空间地址的低 15 位直接被映射到相应程序空间地址的低 15 位。其余位由程序空间可视性页寄存器（PSVPAG<7:0>）提供，如图 3-6 所示。

注： 在表读 / 写操作时暂时禁止 PSV 访问。

对于在 REPEAT 循环外执行的使用 PSV 的指令：

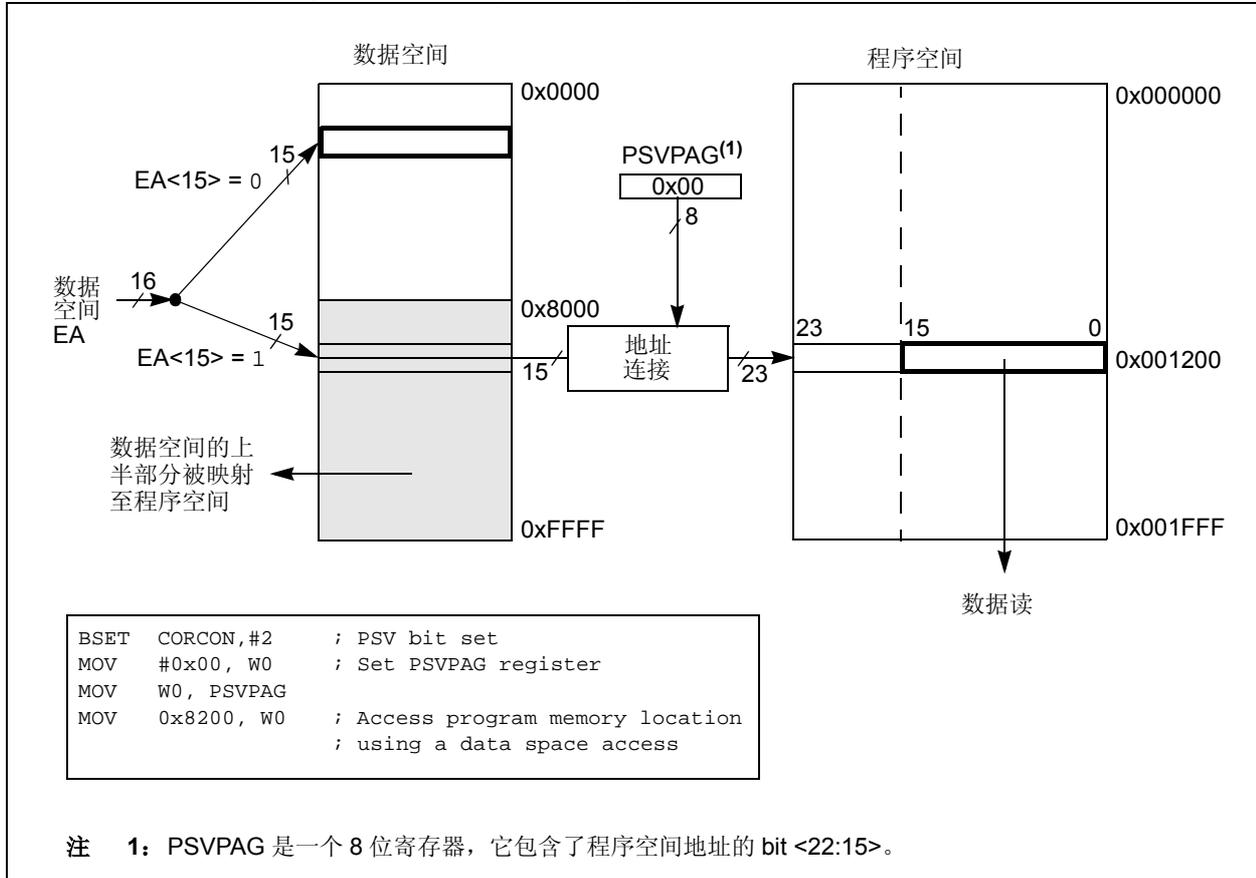
- 以下指令除规定的执行时间外还需一个额外的指令周期：
 - 带数据操作数预取操作的 MAC 类指令
 - MOV 指令
 - MOV.D 指令
- 所有其他指令除规定的执行时间外还需两个额外的指令周期。

对于在 REPEAT 循环内执行的使用 PSV 的指令：

- 以下指令除规定的执行时间外还需两个额外的指令周期：
 - 在第一次迭代时执行的指令
 - 在最后一次迭代时执行的指令
 - 在由于中断而退出循环前执行的指令
 - 中断被处理后，在重新进入循环时执行的指令
- 对于在 REPEAT 循环的任何其他迭代中使用 PSV 访问数据的指令，其执行时间为一个周期。

dsPIC30F2011/2012/3012/3013

图 3-6: 将数据空间映射到程序空间的操作



dsPIC30F2011/2012/3012/3013

3.2 数据地址空间

内核具有两个数据空间。可将这两个数据空间视为两个独立的地址空间（对于某些 DSP 指令）或是一个统一的线性寻址空间（对于 MCU 指令）。使用两个地址发生单元（AGU）和相互独立的数据路径对这两个数据空间进行访问。

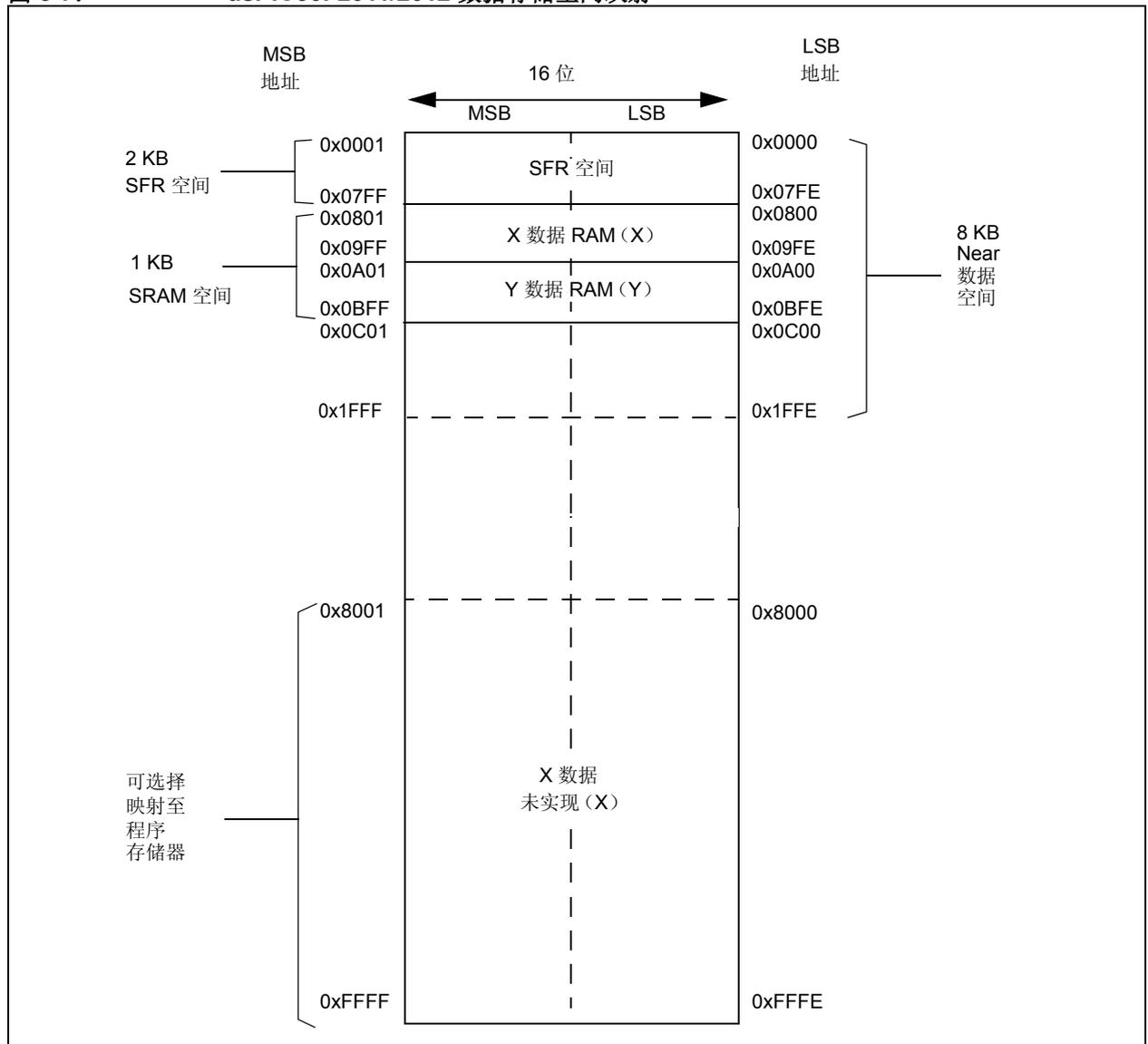
3.2.1 数据存储空间映射

数据存储空间被分为两大块，它们是 X 数据空间和 Y 数据空间。该架构的关键之处在于 Y 空间是 X 空间的子集，它完全包含在 X 空间内。要提供一种表面看似线性的寻址空间，X 空间和 Y 空间需要具有连续的地址。

执行 MAC 类指令以外的任何指令时，X 空间由 64 KB 数据地址空间（包括了全部的 Y 空间地址）组成。执行 MAC 类指令时，X 块由不包括 Y 地址块（只用于数据读操作）的 64 KB 数据地址空间组成。也就是说，所有其他指令将整个数据存储空间视作一个组合的地址空间。MAC 类指令把 Y 地址空间从数据空间中分离出来，并使用来自 W10 和 W11 的 EA 对 Y 空间寻址。使用 W8 和 W9 对剩余的 X 数据空间寻址。只有通过 MAC 类指令才能同时访问这两个地址空间。

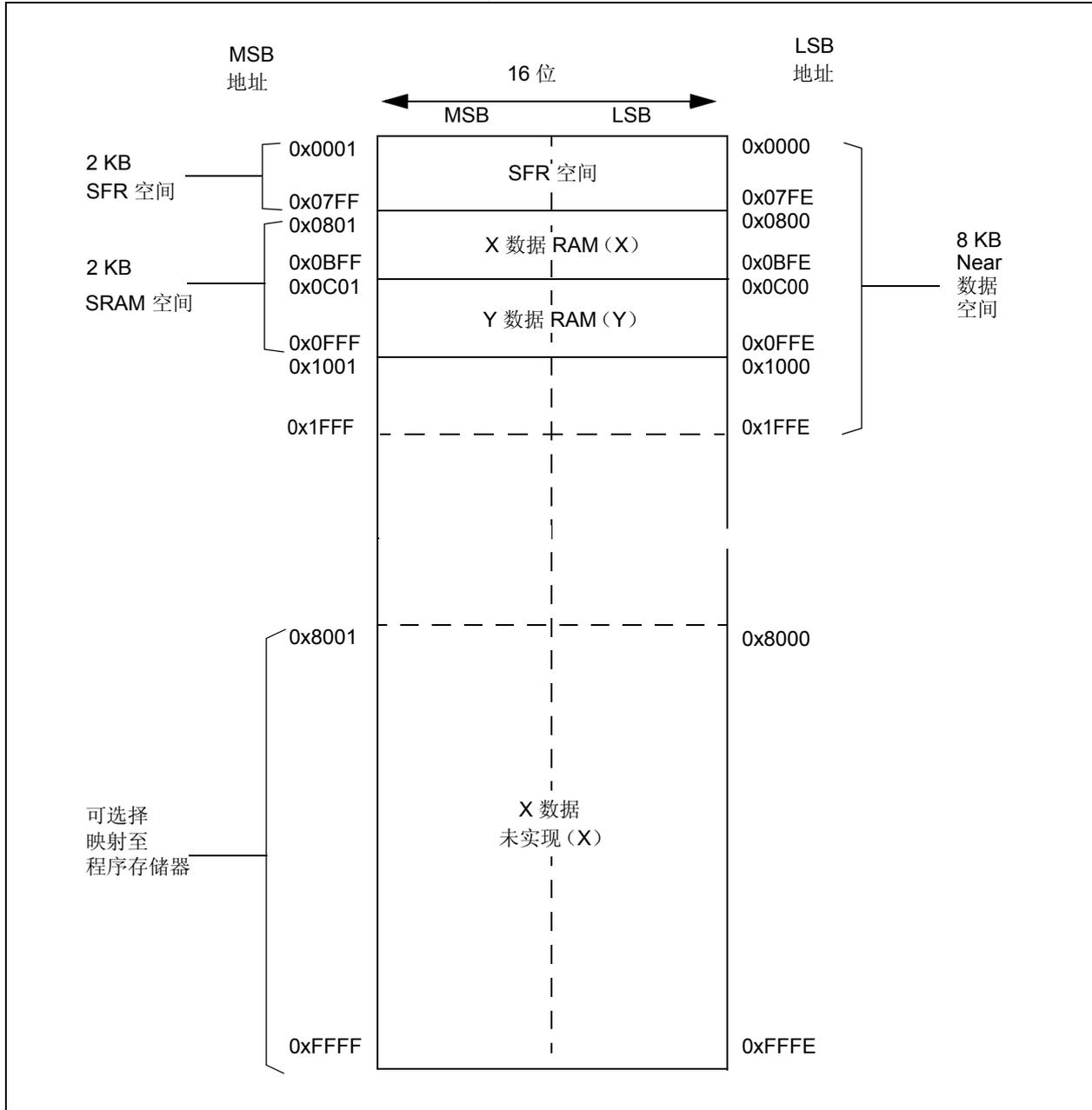
dsPIC30F2011/2012 的数据存储空间映射如图 3-7 所示。dsPIC30F2012/2013 的数据存储空间映射如图 3-8 所示。

图 3-7: dsPIC30F2011/2012 数据存储空间映射



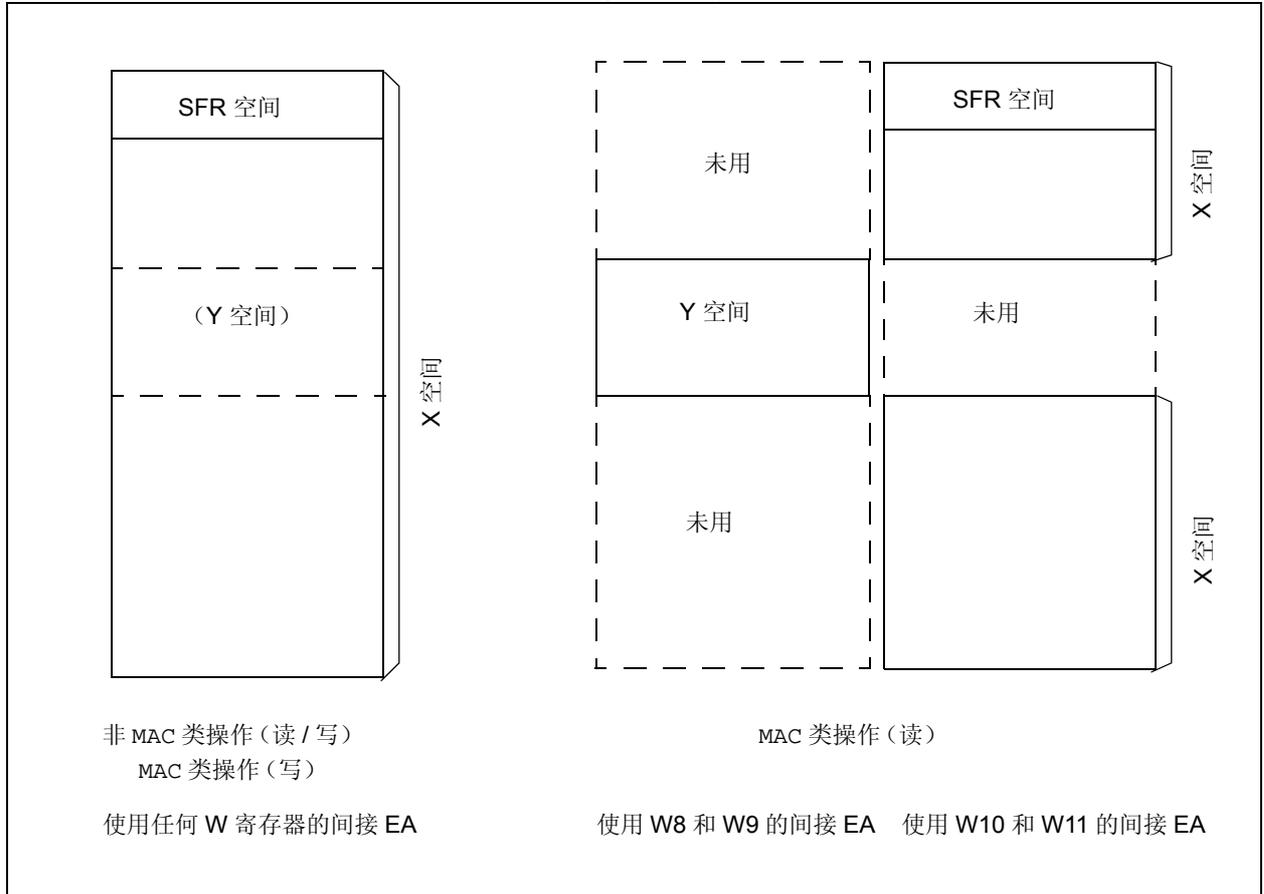
dsPIC30F2011/2012/3012/3013

图 3-8: dsPIC30F2011/3013 数据存储空间映射



dsPIC30F2011/2012/3012/3013

图 3-9: MCU 和 DSP (MAC 类) 指令使用的数据空间的示例



dsPIC30F2011/2012/3012/3013

3.2.2 数据空间

X 数据空间可被所有指令使用且支持所有寻址模式。其读写数据总线是相互独立的。X 读数据总线是所有将数据空间视为一个组合的 X 和 Y 地址空间的指令的数据返回路径。它也是双操作数读指令 (MAC 类) 的 X 地址空间数据路径。X 写数据总线是所有指令对数据空间执行写操作的惟一路径。

X 数据空间还支持所有指令的模寻址，但是会受到寻址模式的限制。只有写 X 数据空间的操作才支持位反转寻址方式。

MAC 类指令 (CLR、ED、EDAC、MAC、MOVSAC、MPY、MPY.N 和 MSC) 配合使用 Y 数据空间与 X 数据空间以提供两条可以同时读取数据的路径。不能通过 Y 总线执行任何写操作。此类指令专门指定 W10 和 W11 始终作为寻址 Y 数据空间的 W 寄存器指针，独立于 X 数据空间；而指定 W8 和 W9 作为寻址 X 数据空间的 W 寄存器指针。注意，在累加器回写操作期间，数据地址空间被认为是一个组合的 X 和 Y 数据空间，因此写操作通过 X 总线进行。从而可以对整个地址空间中的任何地址单元执行写操作。

Y 数据空间仅用于与 MAC 类指令相关的数据预取操作。它也支持对自动循环缓冲区的模寻址。当然，所有其他指令可通过将 Y 数据地址空间视作组合线性空间的一部分，通过 X 数据总线对其进行访问。

图 3-8 给出了 X 和 Y 数据空间之间的边界定义，用户不能通过编程更改 X 和 Y 的数据空间边界。如果 EA 指向已为其分配的数据空间之外的数据或是指向物理存储器之外的存储单元，则将返回全零的字或字节。例如，虽然所有使用任何寻址模式的非 MAC 类指令都能访问 Y 地址空间，但如果一条 MAC 类指令试图使用 W8 或 W9 (X 空间指针) 从 Y 地址空间取数据，将返回 0x0000。

表 3-2: 非法存储器访问的后果

试图进行的操作	返回的数据
EA = 未实现的地址	0x0000
MAC 类指令中使用 W8 或 W9 来访问 Y 数据空间	0x0000
MAC 类指令中使用 W10 或 W11 来访问 X 数据空间	0x0000

所有有效地址均为 16 位宽，指向数据空间中的字节。因此，数据空间的地址范围为 64 KB 或 32K 字。

3.2.3 数据空间宽度

内核数据宽度为 16 位。所有内部寄存器都是以 16 位宽字构成的。数据存储空间以字节可寻址的 16 位宽的块构成。

3.2.4 数据对齐

为了保持与 PIC[®] MCU 器件的向后兼容以及提高数据存储空间的使用效率，dsPIC30F 指令集既支持字操作，也支持字节操作。在数据存储器和寄存器中，数据是按字对齐的，但所有数据空间有效地址都被解析为字节。使用有效地址的最低位 (LSB) 决定要选择哪个字节，读数据字节的操作将读取包含此字节的整个字。选中的字节将被放在 X 数据总线的 LSB 中 (不可能出现来自 Y 数据路径的字节访问，因为 MAC 类指令只能取整字)。也就是说，数据存储器和寄存器是由两个共享 (字) 地址译码，而写入线相互独立的字节宽度的并行实体构成的。数据字节写操作仅写入存储阵列或寄存器中与字节地址匹配的那一侧。

这种字节访问操作可使所有的有效地址计算 (包括那些由 DSP 操作产生的有效地址，它们只能是字长度的数据) 在内部进行换算，以适应字对齐的存储空间。例如，内核将识别执行后修改寄存器间接寻址模式 [Ws++] 的结果，对于字节操作产生的值是 Ws + 1，而对于字操作产生的值是 Ws + 2。

所有字访问必须按偶地址对齐。不支持取不对齐的字数据的操作，因此在混合使用字节和字的操作或移植 8 位 MCU 代码时必须要小心。任何尝试进行非对齐读或写的操作都将产生地址错误陷阱。如果在读操作时产生错误，正在执行的指令将完成；如果在写操作时产生错误，指令仍将执行，但不会进行写入。无论上述 2 种情况的哪一种，都将产生陷阱，从而允许系统与 / 或用户检查地址错误发生之前的机器状态。

图 3-10: 数据对齐



dsPIC30F2011/2012/3012/3013

所有载入 W 寄存器的字节都将载入 W 寄存器的 LSB，W 寄存器的 MSB 不变。

提供了一条符号扩展 (SE) 指令，允许用户把 8 位的有符号数据转换为 16 位有符号值。或者，对于 16 位无符号数据，用户可以清零任何 W 寄存器的 MSB，方法是在相应的地址处执行一条零扩展 (ZE) 指令。

尽管大多数指令能够对字或字节大小的数据进行操作，但应该注意的是，一些指令，包括 DSP 指令，只对字大小的数据进行操作。

3.2.5 NEAR 数据空间

X 地址存储空间中，在 0x0000 和 0x1FFF 之间保留了一个 8 KB 的 near 数据空间；在所有的存储器直接寻址指令中，可以通过一个 13 位的绝对地址字段来直接访问这个数据空间。其余的 X 地址空间和全部的 Y 地址空间都是可间接寻址的。此外，使用 MOV 指令可以寻址整个 X 数据空间，这支持通过 16 位地址字段进行存储器直接寻址。

3.2.6 软件堆栈

dsPIC DSC 器件具有一个软件堆栈。W15 被用作堆栈指针。

堆栈指针总是指向堆栈顶部第一个可供使用的字，从低地址到高地址方向增长。堆栈指针在弹出堆栈之前递减，而在压入堆栈后递增，如图 3-11 所示。注意，对于任何 CALL 指令时的 PC 压栈，在压入堆栈之前，PC 的 MSB 要进行零扩展，从而确保了 MSB 始终是清零的。

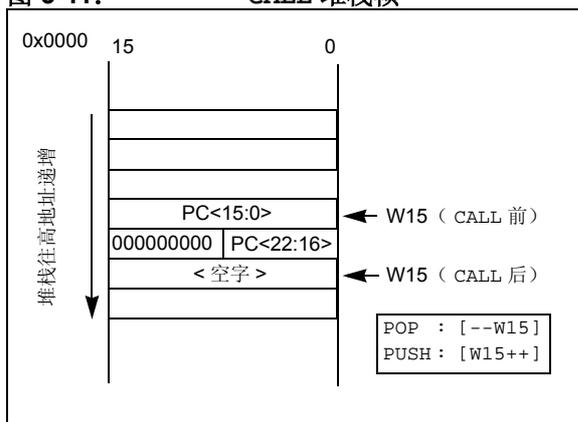
注： 在异常处理期间，在将 PC 压入堆栈之前，要先将 PC 的 MSB 与 SRL 寄存器组合在一起。

堆栈指针限制寄存器 (SPLIM) 与堆栈指针相关联。复位时 SPLIM 不被初始化。与堆栈指针的情况一样，因为所有的堆栈操作必须是字对齐的，SPLIM<0> 被强制为 0。每当使用 W15 作为源或目标指针生成有效地址 (EA) 时，生成的地址要与 SPLIM 中的值做比较。如果堆栈指针 (W15) 与 SPLIM 寄存器的内容相等，则执行压栈操作，此时不会产生堆栈错误陷阱。但在随后的压栈操作中会产生堆栈错误陷阱。这样的话，当堆栈增长超过 RAM 中地址 0x2000 时，如果要想产生堆栈错误陷阱，用值 0x1FFE 来初始化 SPLIM 即可。

类似地，当堆栈指针地址小于 0x0800 时，就会产生堆栈指针下溢 (堆栈错误) 陷阱，这避免了堆栈进入特殊功能寄存器 (SFR) 空间。

对 SPLIM 寄存器执行写操作之后，不要立即使用 W15 对该寄存器执行间接读操作。

图 3-11: CALL 堆栈帧



dsPIC30F2011/2012/3012/3013

表 3-3: 内核寄存器映射

SFR 名称	地址 (低地址)	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
W0	0000	W0WREG																0000 0000 0000 0000
W1	0002	W1																0000 0000 0000 0000
W2	0004	W2																0000 0000 0000 0000
W3	0006	W3																0000 0000 0000 0000
W4	0008	W4																0000 0000 0000 0000
W5	000A	W5																0000 0000 0000 0000
W6	000C	W6																0000 0000 0000 0000
W7	000E	W7																0000 0000 0000 0000
W8	0010	W8																0000 0000 0000 0000
W9	0012	W9																0000 0000 0000 0000
W10	0014	W10																0000 0000 0000 0000
W11	0016	W11																0000 0000 0000 0000
W12	0018	W12																0000 0000 0000 0000
W13	001A	W13																0000 0000 0000 0000
W14	001C	W14																0000 0000 0000 0000
W15	001E	W15																0000 1000 0000 0000
SPLIM	0020	SPLIM																0000 0000 0000 0000
ACCAL	0022	ACCAL																0000 0000 0000 0000
ACCAH	0024	ACCAH																0000 0000 0000 0000
ACCAU	0026	符号扩展 (ACCA<39>)																0000 0000 0000 0000
ACCBH	0028	ACCBH																0000 0000 0000 0000
ACCBH	002A	ACCBH																0000 0000 0000 0000
ACCBH	002C	符号扩展 (ACCB<39>)																0000 0000 0000 0000
ACCBH	002E	ACCBH																0000 0000 0000 0000
PCH	0030	PCH																0000 0000 0000 0000
TBLPAG	0032	TBLPAG																0000 0000 0000 0000
PSVPAG	0034	PSVPAG																0000 0000 0000 0000
RCOUNT	0036	RCOUNT																uuuu uuuu uuuu uuuu
DCOUNT	0038	DCOUNT																uuuu uuuu uuuu uuuu
DOSTARTL	003A	DOSTARTL																0
DOSTARTH	003C	DOSTARTH																0000 0000 00uu uuuu
DOENDL	003E	DOENDL																uuuu uuuu uuuu uuuu
DOENDH	0040	DOENDH																0000 0000 00uu uuuu
SR	0042	OA	OB	SA	SB	OAB	SAB	DA	DC	IPL2	IPL1	IPL0	RA	N	OV	Z	C	0000 0000 0000 0000

图注: u = 未初始化的位

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

表 3-3: 内核寄存器映射 (续)

SFR 名称	地址 (低地址)	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
CORCON	0044	—	—	—	US	EDT	DL2	DL1	DL0	SATA	SATB	SATDW	ACCSAT	IPL3	PSV	RND	IF	0000 0000 0010 0000
MODCON	0046	—	—	—	—	—	BWM<3:0>		—	—	YWM<3:0>		—	XWM<3:0>			—	0000 0000 0000 0000
XMODSRT	0048	—	—	—	—	—	XS<15:1>		—	—	—		—	—			—	0000 0000 0000 0000
YMODSRT	004A	—	—	—	—	—	XE<15:1>		—	—	—		—	—			—	0000 0000 0000 0000
YMODSRT	004C	—	—	—	—	—	YS<15:1>		—	—	—		—	—			—	0000 0000 0000 0000
YMODSRT	004E	—	—	—	—	—	YE<15:1>		—	—	—		—	—			—	0000 0000 0000 0000
XBREV	0050	—	BREN	—	—	—	XB<14:0>		—	—	—		—	—			—	0000 0000 0000 0000
DISICNT	0052	—	—	—	—	—	DISICNT<13:0>		—	—	—		—	—			—	0000 0000 0000 0000

图注: u = 未初始化的位

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

4.0 地址发生器单元

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参阅《dsPIC30F 系列参考手册》(DS70046E_CN)。有关器件指令集和编程的更多信息，请参阅《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

dsPIC DSC 内核包含两个独立的地址发生器单元：X AGU 和 Y AGU。Y AGU 仅支持 DSP MAC 类指令的字长度数据读取。dsPIC DSC AGU 支持如下三种数据寻址类型：

- 线性寻址
- 模（循环）寻址
- 位反转寻址

线性和模数据寻址模式可应用于数据空间或程序空间。位反转寻址只能用于数据空间地址。

4.1 指令寻址模式

寻址模式经过优化可以支持各指令的具体功能，基本的寻址模式在表 4-1 中给出。MAC 类指令中提供的寻址模式，与其他指令类型中的寻址模式略有不同。

4.1.1 文件寄存器指令

大多数文件寄存器指令使用一个 13 位地址字段 (f) 来直接寻址数据存储器中的前 8192 字节 (near 数据空间)。大多数文件寄存器指令使用工作寄存器 W0, W0 在这些指令中表示为 WREG。目的寄存器通常是同一个文件寄存器或者 WREG (MUL 指令除外)，把结果写入寄存器或寄存器对。使用 MOV 指令能够获得更大的灵活性，在文件寄存器操作期间可以访问整个数据空间。

4.1.2 MCU 指令

三操作数 MCU 指令的形式是：

操作数 3 = 操作数 1 < 功能 > 操作数 2

其中，操作数 1 始终是工作寄存器（即，寻址模式只能是寄存器直接寻址），称为 Wb。操作数 2 可以是一个 W 寄存器，取自数据存储器或一个 5 位立即数。结果位置可以是 W 寄存器或地址单元。MCU 指令支持下列寻址模式：

- 寄存器直接寻址
- 寄存器间接寻址
- 执行后修改的寄存器间接寻址
- 执行前修改的寄存器间接寻址
- 5 位或 10 位立即数寻址

注：并非所有的指令都支持上面给出的全部寻址模式。各条指令可能支持这些寻址模式的某些模式，指令不同支持的寻址模式可能不同。

表 4-1: 支持的基本寻址模式

寻址模式	说明
文件寄存器直接寻址	明确指定文件寄存器的地址。
寄存器直接寻址	直接访问寄存器的内容。
寄存器间接寻址	Wn 的内容形成 EA。
执行后修改的寄存器间接寻址	Wn 的内容形成 EA，然后用一个常量值修改 Wn（递增或递减）。
执行前修改的寄存器间接寻址	先用一个有符号常量值修改 Wn（递增或递减），再由此时的 Wn 内容形成 EA。
带寄存器偏移量的寄存器间接寻址	Wn 和 Wb 的和形成 EA。
带立即数偏移量的寄存器间接寻址	Wn 和立即数的和形成 EA。

dsPIC30F2011/2012/3012/3013

4.1.3 传送指令和累加器类指令

与其他指令相比，传送指令和 DSP 累加器类指令提供了更为灵活的寻址模式。除了大多数 MCU 指令支持的寻址模式以外，传送和累加器类指令还支持带寄存器偏移量的寄存器间接寻址模式，这也叫做寄存器变址寻址模式。

注： 对于 MOV 指令，指令中指定的寻址模式对于源寄存器和目的寄存器 EA，可以是不同的。然而，4 位 Wb（寄存器偏移量）字段为源寄存器和目的寄存器所共用（但通常只由源寄存器或目的寄存器之一使用）。

概括地说，传送指令和累加器指令支持下列寻址模式：

- 寄存器直接寻址
- 寄存器间接寻址
- 执行后修改的寄存器间接寻址
- 执行前修改的寄存器间接寻址
- 寄存器偏移量的寄存器间接寻址（变址寻址）
- 立即数偏移量的寄存器间接寻址
- 8 位立即数寻址
- 16 位立即数寻址

注： 并非所有的指令都支持上面给出的全部寻址模式。各条指令可能支持这些寻址模式的某些模式，指令不同支持的寻址模式可能不同。

4.1.4 MAC 类指令

双源操作数 DSP 指令（CLR、ED、EDAC、MAC、MPY、MPY.N、MOVSAC 和 MSC）也叫做 MAC 类指令，它们使用一组简化的寻址模式，允许用户通过寄存器间接寻址表有效地对数据指针进行操作。

双源操作数预取寄存器必须是集合 {W8, W9, W10, W11} 的成员。对于数据读取操作，W8 和 W9 始终用于 X RAGU，而 W10 和 W11 始终用于 Y AGU。从而，产生的有效地址（无论是在修改之前还是之后），对于 W8 和 W9 必须是 X 数据空间中的有效地址，对于 W10 和 W11 则必须是 Y 数据空间中的有效地址。

注： 带寄存器偏移量的寄存器间接寻址，仅可用于 W9（在 X 空间中）和 W11（在 Y 空间中）。

概括地说，MAC 类指令支持下列寻址模式：

- 寄存器间接寻址
- 执行后修改（修改量为 2）的寄存器间接寻址
- 执行后修改（修改量为 4）的寄存器间接寻址
- 执行后修改（修改量为 6）的寄存器间接寻址
- 寄存器偏移量的寄存器间接寻址（变址寻址）

4.1.5 其他指令

除了上述的各种寻址模式之外，一些指令使用各种长度的立即数常量。例如，BRA（转移）指令使用 16 位有符号立即数来直接指定转移的目标，而 DISI 指令使用一个 14 位无符号立即数字段。在一些指令中，比如 ADD Acc，操作数的来源或运算结果已经暗含在操作码中。某些操作，比如 NOP，没有任何操作数。

4.2 模寻址

模寻址模式，是一种使用硬件来自动支持循环数据缓冲区的方法。目的是在执行紧密循环代码时（这在许多 DSP 算法中很典型），不需要用软件来执行数据地址边界检查。

可以在数据空间或程序空间中进行模寻址（因为这两种空间的数据指针机制本质上是相同的）。每个 X（也提供指向程序空间的指针）和 Y 数据空间中都可支持一个循环缓冲区。模寻址可以对任何 W 寄存器指针进行操作。然而，最好不要将 W14 或 W15 用于模寻址，因为这两个寄存器分别用作堆栈帧指针和堆栈指针。

总的来说，任何特定的循环缓冲区只能配置为单向工作，因为根据缓冲区的方向，对缓冲区起始地址（对于递增缓冲区）或结束地址（对于递减缓冲区）有某些限制。

使用限制的惟一例外是那些长度为 2 的幂的缓冲区。这些缓冲区满足起始和结束地址判据，它们可以双向工作（即，在低地址边界和高地址边界上都将进行地址边界检查）。

dsPIC30F2011/2012/3012/3013

4.2.1 起始地址和结束地址

模寻址机制要求指定起始地址和结束地址，并将它们载入 16 位模缓冲区地址寄存器中：XMODSRT、XMODEND、YMODSRT 和 YMODEND（见表 3-3）。

注： Y 空间模寻址的 EA 计算使用字长度的数据（每个 EA 的 LSb 始终清零）。

循环缓冲区的长度没有直接指定，由相应的起始地址和结束地址之差决定其长度。循环缓冲区最大长度为 32K 字（64 KB）。

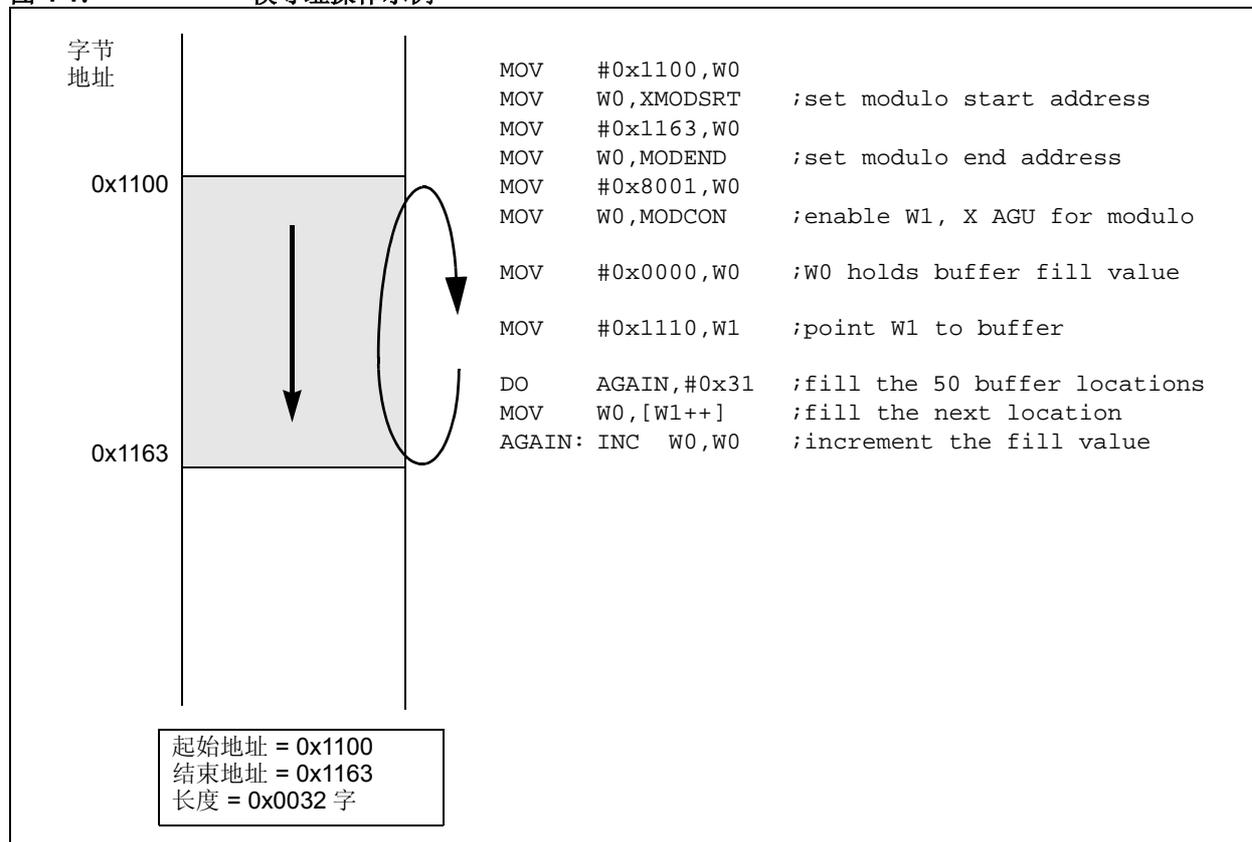
4.2.2 W 地址寄存器选择

模寻址和位反转寻址控制寄存器 MODCON<15:0> 中包含使能标志以及指定 W 地址寄存器的 W 寄存器字段。XWM 和 YWM 字段选择对哪些寄存器进行模寻址。如果 XWM = 15，则禁止 X RAGU 和 X WAGU 模寻址。类似地，如果 YWM = 15，则禁止 Y AGU 模寻址。

要对其进行模寻址的 X 地址空间指针 W 寄存器（XWM）位于 MODCON<3:0> 中（见表 3-3）。当 XWM 被设置为除 15 之外的任何值且 XMODEN 位（MODCON<15>）置 1 时，X 数据空间的模寻址被使能。

要对其进行模寻址的 Y 地址空间指针 W 寄存器（YWM）位于 MODCON<7:4> 中。当 YWM 被设置为除 15 之外的任何值且 YMODEN 位（MODCON<14>）置 1 时，Y 数据空间的模寻址被使能。

图 4-1: 模寻址操作示例



dsPIC30F2011/2012/3012/3013

4.2.3 模寻址的应用

模寻址可以应用于与任何 W 寄存器相关的有效地址 (EA) 计算中。重要的是要意识到, 地址边界检查功能, 不仅会检查地址是否正好在地址边界上, 而且会检查地址是否小于或大于上限 (对于递增缓冲区)、是否低于下限 (对于递减缓冲区)。因此, 地址变化可能会越过边界, 但仍然可以正确调整。

注: 只有在使用执行前修改或执行后修改寻址模式来计算有效地址时, 模修正有效地址才被写回寄存器。如果使用了地址偏移量 (例如, [W7 + W2]), 会进行模地址修正, 但寄存器的内容保持不变。

4.3 位反转寻址

位反转寻址用来简化基 2 FFT 算法的数据重新排序。位反转寻址为 X WAGU 所支持, 仅限于数据写入。

地址修改量, 可以是常数或寄存器的内容, 可视为将其位顺序反转。源地址和目的地址仍然是正常的顺序。于是, 惟一需要反转的操作数就是地址修改量。

4.3.1 位反转寻址的实现

当发生以下情况时, 使能位反转寻址:

1. MODCON 寄存器中 BWM (W 寄存器选择) 的值, 是除 15 以外的任何值 (不能使用位反转寻址访问堆栈), 且
2. XBREV 寄存器中的 BREN 位置 1, 且
3. 使用的寻址模式是预递增或后递增的寄存器间接寻址模式。

如果位反转缓冲区的长度是 $M = 2^N$ 字节, 则数据缓冲区起始地址的最后 “N” 位必须为零。

$XB<14:0>$ 是位反转地址修改量或 “中心点” (pivot point), 通常是一个常数。对于 FFT 计算, 其值等于 FFT 数据缓冲区长度的一半。

注: 所有位反转 EA 的计算都使用字长度数据 (每个 EA 的 LSb 始终为零)。为了产生兼容 (字节) 地址, 要相应地调整 XB 的值。

使能位反转寻址时, 仅对预递增或后递增的寄存器间接寻址、且仅对字长度数据写入, 才会进行位反转寻址。而对于任何其他寻址模式或字节长度数据, 不会进行位反转寻址, 而是生成正常的地址。在进行位反转寻址时, W 地址指针将始终加上地址修改量 (XB), 与寄存器间接寻址模式相关的偏移量将被忽略。此外, 由于要求是字数据, EA 的 LSb 被忽略 (且始终被清零)。

注: 不应同时使能模寻址和位反转寻址。如果用户试图这么做的话, 对于 X WAGU, 位反转寻址将优先, X WAGU 模寻址将被禁止。然而, 在 X RAGU 中, 模寻址继续起作用。

如果通过置 1 BREN (XBREV<15>) 位使能了位反转寻址, 那么, 在写 XBREV 寄存器之后, 不应马上进行要使用被指定为位反转指针的 W 寄存器的间接读操作。

dsPIC30F2011/2012/3012/3013

图 4-2: 位反转地址示例

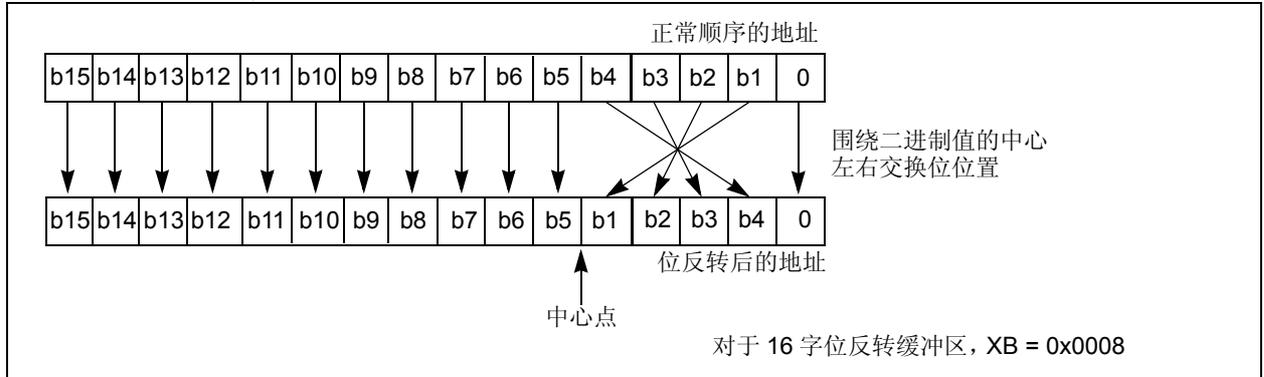


表 4-2: 位反转地址序列 (16 项)

正常地址					位反转后的地址				
A3	A2	A1	A0	十进制	A3	A2	A1	A0	十进制
0	0	0	0	0	0	0	0	0	0
0	0	0	1	1	1	0	0	0	8
0	0	1	0	2	0	1	0	0	4
0	0	1	1	3	1	1	0	0	12
0	1	0	0	4	0	0	1	0	2
0	1	0	1	5	1	0	1	0	10
0	1	1	0	6	0	1	1	0	6
0	1	1	1	7	1	1	1	0	14
1	0	0	0	8	0	0	0	1	1
1	0	0	1	9	1	0	0	1	9
1	0	1	0	10	0	1	0	1	5
1	0	1	1	11	1	1	0	1	13
1	1	0	0	12	0	0	1	1	3
1	1	0	1	13	1	0	1	1	11
1	1	1	0	14	0	1	1	1	7
1	1	1	1	15	1	1	1	1	15

表 4-3: XBREV 寄存器的位反转地址修改量

缓冲区大小 (字)	XB<14:0> 位反转地址修改量
1024	0x0200
512	0x0100
256	0x0080
128	0x0040
64	0x0020
32	0x0010
16	0x0008
8	0x0004
4	0x0002
2	0x0001

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

5.0 闪存程序存储器

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。有关器件指令集和编程的更多信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

dsPIC30F 系列器件包含用于执行用户代码的内部闪存程序存储器。用户可以使用以下两种方法对闪存程序存储器编程：

1. 运行时自编程 (RTSP)
2. 在线串行编程 (ICSP™)

5.1 在线串行编程 (ICSP)

可以在最终应用电路中对 dsPIC30F 器件进行串行编程。只需要 5 根线即可完成这一操作，其中编程时钟线和编程数据线（名称分别为 PGC 和 PGD）各一根，其余 3 根分别是电源线 (VDD)、接地线 (VSS) 和主复位线 (MCLR)。这允许用户使用未编程器件生产电路板，而仅在产品交付前才对数字信号控制器进行编程，从而可以将最新版本的固件或者定制固件烧写到器件中。

5.2 运行时自编程 (RTSP)

运行时自编程 (RTSP) 使用 TBLRD (表读) 和 TBLWT (表写) 指令实现。

使用 RTSP，用户可以一次擦除 32 个指令字 (96 字节) 的程序存储单元，一次可写入 32 个指令字 (96 字节) 的程序存储数据。

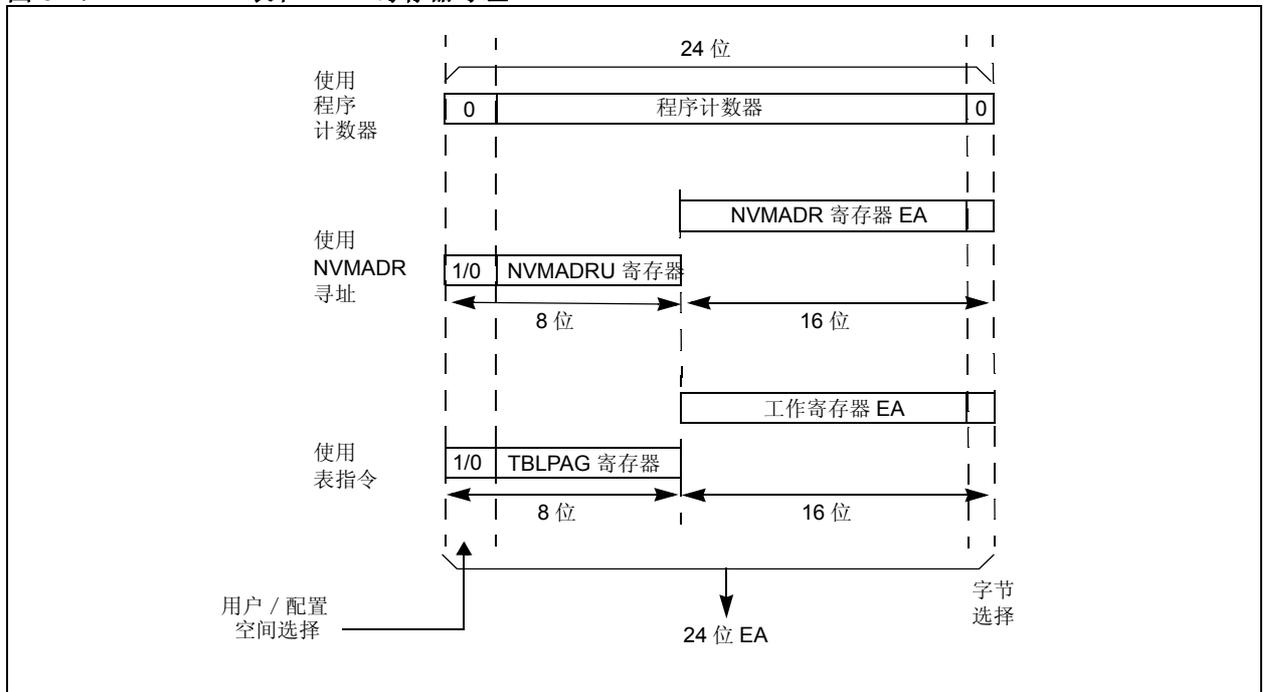
5.3 表指令操作综述

TBLRDL 和 TBLWTL 指令用来读或写程序存储器的 bit<15:0>。TBLRDL 和 TBLWTL 可以以字或字节模式访问程序存储器。

TBLRDH 和 TBLWTH 指令用来读或写程序存储器的 bit<23:16>。TBLRDH 和 TBLWTH 可以以字或字节模式访问程序存储器。

使用 TBLPAG 寄存器的 bit<7:0> 和来自表指令中指定的 W 寄存器的有效地址 (EA)，形成 24 位的程序存储器地址，如图 5-1 所示。

图 5-1: 表和 NVM 寄存器寻址



dsPIC30F2011/2012/3012/3013

5.4 RTSP 操作

dsPIC30F 闪存程序存储器组织成行和板 (panel)。每行由 32 个指令字 (96 字节) 组成。每个板由 128 行 (4K x 24 个指令字) 组成。RTSP 允许用户每次擦除一行 (32 个指令字)、每次编程 4 条指令。RTSP 可以用来对多个程序存储器板进行编程,但在每个板的边界处必须更改表指针。

程序存储器的每个板都包含写锁寄存器,它能够保存 32 个指令字的编程数据。在实际编程操作前,等待写入的数据必须先装入板的写锁寄存器。要写入板的数据按顺序装载到写锁寄存器中:指令 0,指令 1,依此类推。装载的指令字必须始终来自 32 个指令字的地址边界。

RTSP 编程的基本步骤是先建立一个表指针,然后执行一系列 TBLWT 指令,装载写锁寄存器。通过把 NVMCON 寄存器中的特定位置 1,进行编程。装载 32 条指令需要 32 条 TBLWTL 和 4 条 TBLWTH 指令。如果需要对多个板进行编程,应该为下一组要写入的多个写锁寄存器修改表指针。

由于只需要写表锁寄存器,所以所有表写操作都是单字写入 (2 个指令周期)。编程每一行需要一个编程周期。

在整个 VDD 范围内,正常操作期间,闪存程序存储器是可读、可写且可擦除的。

5.5 控制寄存器

四个特殊功能寄存器用来读、写闪存程序存储器,它们是:

- NVMCON
- NVMADR
- NVMADRU
- NVMKEY

5.5.1 NVMCON 寄存器

NVMCON 寄存器控制要擦除的存储块、要编程的存储器类型以及编程周期的启动。

5.5.2 NVMADR 寄存器

NVMADR 寄存器用来存放有效地址的两个低字节。它捕捉已执行的上一条表指令的 EA<15:0>,选择要写的行。

5.5.3 NVMADRU 寄存器

NVMADRU 寄存器用来存放有效地址的高字节。它捕捉已执行的上一条表指令的 EA<23:16>。

5.5.4 NVMKEY 寄存器

NVMKEY 是只写寄存器,用于写保护。要启动编程或擦除过程,用户必须把 0x55 和 0xAA 连续写入 NVMKEY 寄存器。更多细节,请参见第 5.6 节“编程操作”。

注: 用户也可直接写 NVMADR 和 NVMADRU 寄存器,以指定擦除或编程的程序存储器地址。
--

dsPIC30F2011/2012/3012/3013

5.6 编程操作

在 RTSP 模式下，对内部闪存进行编程或擦除需要完整的编程过程。编程操作持续时间的标称值为 2 ms，编程操作结束之前，处理器将暂停（等待）。将 WR 位（NVMCON<15>）置 1 开始编程操作，操作结束后将自动清零 WR 位。

5.6.1 闪存程序存储器的编程算法

用户一次可擦除或编程闪存程序存储器的一行。一般过程如下：

1. 读一行闪存程序存储器（32 个指令字），把读出的数据作为数据“镜像”保存到数据 RAM 中。
2. 用期望的新数据更新数据镜像。
3. 擦除闪存程序存储器行。
 - a) 设置 NVMCON 寄存器以允许对闪存程序存储器进行多字擦除，并将 WREN 位置 1。
 - b) 把要擦除的行地址写入寄存器 NVMADRU/NVMADR。
 - c) 把“55”写入 NVMKEY。
 - d) 把“AA”写入 NVMKEY。
 - e) 将 WR 位置 1。这将开始擦除周期。
 - f) 在擦除周期中 CPU 将暂停。
 - g) 当擦除周期结束时，WR 位会被清零。

4. 从数据 RAM “镜像”中把 32 个指令字的数据写入闪存程序存储器写锁寄存器。
5. 将 32 个指令字写入闪存程序存储器。
 - a) 设置 NVMCON 寄存器以允许对闪存程序存储器进行多字编程，并将 WREN 位置 1。
 - b) 把“55”写入 NVMKEY。
 - c) 把“AA”写入 NVMKEY。
 - d) 将 WR 位置 1。这将开始编程周期。
 - e) 在编程周期中 CPU 将暂停。
 - f) 当编程周期结束时，WR 位会被硬件清零。
6. 根据需要，重复步骤 1 到 5，对所需的闪存程序存储器进行编程。

5.6.2 擦除程序存储器的一行

例 5-1 所示的代码序列可以用来擦除程序存储器的一行（32 个指令字）。

例 5-1: 擦除程序存储器的一行

```
; Setup NVMCON for erase operation, multi word write
; program memory selected, and writes enabled
MOV    #0x4041,W0                ;
MOV    W0,NVMCON                 ; Init NVMCON SFR
; Init pointer to row to be ERASED
MOV    #tblpage(PROG_ADDR),W0    ;
MOV    W0,NVMADRU               ; Initialize PM Page Boundary SFR
MOV    #tbloffset(PROG_ADDR),W0 ; Intialize in-page EA[15:0] pointer
MOV    W0,NVMADR               ; Initialize NVMADR SFR
DISI   #5                       ; Block all interrupts with priority <7 for
                                ; next 5 instructions

MOV    #0x55,W0
MOV    W0,NVMKEY                ; Write the 0x55 key
MOV    #0xAA,W1
MOV    W1,NVMKEY                ; Write the 0xAA key
BSET   NVMCON,#WR              ; Start the erase sequence
NOP    ; Insert two NOPs after the erase
NOP    ; command is asserted
```

dsPIC30F2011/2012/3012/3013

5.6.3 装载写锁存器

例 5-2 所示的指令序列可以用来装载 96 字节的写锁存器。装载由表指针选择的写锁存器需要 32 条 TBLWTL 指令和 32 条 TBLWTH 指令。

5.6.4 启动编程序列

出于保护的目的是，必须使用 NVMKEY 的写启动序列，以便允许进行任何擦除或编程操作。在执行编程命令后，用户必须等待一段时间（编程时间），直至编程完成。启动编程序列后紧跟的两条指令应该为 NOP，如例 5-3 所示。

例 5-2: 装载写锁存器

```
; Set up a pointer to the first program memory location to be written
; program memory selected, and writes enabled
MOV    #0x0000,W0                ;
MOV    W0,TBLPAG                 ; Initialize PM Page Boundary SFR
MOV    #0x6000,W0                ; An example program memory address
; Perform the TBLWT instructions to write the latches
; 0th_program_word
MOV    #LOW_WORD_0,W2           ;
MOV    #HIGH_BYTE_0,W3         ;
TBLWTL W2,[W0]                 ; Write PM low word into program latch
TBLWTH W3,[W0++]              ; Write PM high byte into program latch
; 1st_program_word
MOV    #LOW_WORD_1,W2           ;
MOV    #HIGH_BYTE_1,W3         ;
TBLWTL W2,[W0]                 ; Write PM low word into program latch
TBLWTH W3,[W0++]              ; Write PM high byte into program latch
; 2nd_program_word
MOV    #LOW_WORD_2,W2           ;
MOV    #HIGH_BYTE_2,W3         ;
TBLWTL W2,[W0]                 ; Write PM low word into program latch
TBLWTH W3,[W0++]              ; Write PM high byte into program latch
.
.
.
; 31st_program_word
MOV    #LOW_WORD_31,W2          ;
MOV    #HIGH_BYTE_31,W3        ;
TBLWTL W2,[W0]                 ; Write PM low word into program latch
TBLWTH W3,[W0++]              ; Write PM high byte into program latch
```

注：在例 5-2 中，W3 高字节的内容将不起作用。

例 5-3: 启动编程序列

```
DISI    #5                        ; Block all interrupts with priority <7 for
; next 5 instructions
MOV     #0x55,W0                   ;
MOV     W0,NVMKEY                  ; Write the 0x55 key
MOV     #0xAA,W1                   ;
MOV     W1,NVMKEY                  ; Write the 0xAA key
BSET    NVMCON,#WR                 ; Start the erase sequence
NOP                                           ; Insert two NOPs after the erase
NOP                                           ; command is asserted
```

表 5-1: NVM 寄存器映射

文件寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
NVMCON	0760	WR	WREN	WRERR	—	—	—	—	TWRI	—	PROGOP<6:0>							0000 0000 0000 0000
NVMADR	0762	NVMADR<15:0>																
NVMADRU	0764	—	—	—	—	—	—	—	—	—	NVMADR<23:16>							uuuu uuuu uuuu uuuu
NVMKEY	0766	—	—	—	—	—	—	—	—	—	KEY<7:0>							0000 0000 0000 0000

图注: u = 未初始化的位

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

6.0 数据 EEPROM 存储器

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。有关器件指令集和编程的更多信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

在整个 V_{DD} 范围内的正常操作期间，数据 EEPROM 存储器是可读且可写的。数据 EEPROM 存储器直接映射到程序存储器地址空间。

用来读写闪存程序存储器的四个特殊功能寄存器，也用来访问数据 EEPROM 存储器。如在第 5.5 节“控制寄存器”中所述，这些寄存器是：

- NVMCON
- NVMADR
- NVMADRU
- NVMKEY

EEPROM 数据存储器允许读写单个字和 16 字长的块。针对数据存储器时，NVMADR 与 NVMADRU 寄存器配合使用，用来寻址要访问的 EEPROM 存储单元。TBLRD 和 TBLWTL 指令用来读写数据 EEPROM。dsPIC30F 器件有最多 8 KB (4 K 字) 的数据 EEPROM，地址范围从 0x7FF000 到 0x7FFFE。

字写操作之前，应该先擦除相应的存储单元。写操作完成通常需要 2 ms，不过它将随电压和温度的变化而变化。

对数据 EEPROM 进行编程或擦除操作，不会停止指令流。在启动另一次数据 EEPROM 写 / 擦除操作之前，用户需要等待一段适当的时间。在编程或擦除操作进行过程中，尝试读数据 EEPROM 将返回不确定的数据。

控制位 WR 启动写操作，这与闪存程序存储器写类似。可通过软件置 1 WR 位，但不能对其清零。写操作完成时，硬件将清零 WR 位。不能用软件清零 WR 位，这样避免了意外或提早结束写操作。

WREN 位置 1 时将允许进行写操作。上电时，WREN 位清零。当写操作被正常工作期间的 MCLR 复位或 WDT 超时复位所中断时，WRERR 位置 1。在这样的情形下，复位后，用户可以检查 WRERR 位，重写存储单元。地址寄存器 NVMADR 保持不变。

注：在写操作完成时，IFS0 寄存器中的中断标志位 NVMIF 将置 1。NVMIF 位必须用软件清零。

6.1 读数据 EEPROM

TBLRD 指令读取位于当前程序字地址的字。下面的示例使用 W0 作为指向数据 EEPROM 的指针。结果存放在寄存器 W4 中，如例 6-1 所示。

例 6-1: 读数据 EEPROM

```
MOV    #LOW_ADDR_WORD,W0 ; Init Pointer
MOV    #HIGH_ADDR_WORD,W1
MOV    W1,TBLPAG
TBLRD  [ W0 ], W4        ; read data EEPROM
```

dsPIC30F2011/2012/3012/3013

6.2 擦除数据 EEPROM

6.2.1 擦除数据 EEPROM 的一块

为了擦除数据 EEPROM 的一块，首先 NVMADRU 和 NVMADR 寄存器必须指向要擦除的存储块。将 NVMCON 配置为擦除数据 EEPROM 块，并置 1 NVMCON 寄存器中的 WR 位和 WREN 位。置 1 WR 位，启动擦除操作，如例 6-2 所示。

例 6-2: 擦除数据 EEPROM 的一块

```
; Select data EEPROM block, WR, WREN bits
MOV    #0x4045,W0
MOV    W0,NVMCON                ; Initialize NVMCON SFR

; Start erase cycle by setting WR after writing key sequence
DISI   #5                        ; Block all interrupts with priority <7 for
                                   ; next 5 instructions

MOV    #0x55,W0                  ;
MOV    W0,NVMKEY                 ; Write the 0x55 key
MOV    #0xAA,W1                  ;
MOV    W1,NVMKEY                 ; Write the 0xAA key
BSET   NVMCON,#WR                ; Initiate erase sequence
NOP
NOP

; Erase cycle will complete in 2mS. CPU is not stalled for the Data Erase Cycle
; User can poll WR bit, use NVMIF or Timer IRQ to determine erasure complete
```

6.2.2 擦除数据 EEPROM 的一个字

NVMADRU 和 NVMADR 寄存器必须指向要擦除的存储块。在 NVMCON 寄存器中，选择擦除数据 EEPROM 的一个字，置 1 WR 位和 WREN 位。置 1 WR 位，启动擦除操作，如例 6-3 所示。

例 6-3: 擦除数据 EEPROM 的一个字

```
; Select data EEPROM word, WR, WREN bits
MOV    #0x4044,W0
MOV    W0,NVMCON

; Start erase cycle by setting WR after writing key sequence
DISI   #5                        ; Block all interrupts with priority <7 for
                                   ; next 5 instructions

MOV    #0x55,W0                  ;
MOV    W0,NVMKEY                 ; Write the 0x55 key
MOV    #0xAA,W1                  ;
MOV    W1,NVMKEY                 ; Write the 0xAA key
BSET   NVMCON,#WR                ; Initiate erase sequence
NOP
NOP

; Erase cycle will complete in 2mS. CPU is not stalled for the Data Erase Cycle
; User can poll WR bit, use NVMIF or Timer IRQ to determine erasure complete
```

dsPIC30F2011/2012/3012/3013

6.3 写数据 EEPROM

要写 EEPROM 数据存储单元，必须按照下列顺序进行：

1. 擦除数据 EEPROM 的字。
 - a) 在 NVMCON 寄存器中，选择字擦除数据 EEPROM，并置 1 WREN 位。
 - b) 把要擦除的字的地址写入 NVMADR。
 - c) 允许 NVM 中断（可选）。
 - d) 把“55”写入 NVMKEY。
 - e) 把“AA”写入 NVMKEY。
 - f) 置 1 WR 位。这将开始擦除周期。
 - g) 查询 NVMIF 位或等待 NVMIF 中断。
 - h) 当擦除周期结束时 WR 位会被清零。
2. 把数据字写入数据 EEPROM 的写锁存器中。
3. 把 1 个数据字编程到数据 EEPROM 中。
 - a) 在 NVMCON 寄存器中，选择字编程数据 EEPROM，并置 1 WREN 位。
 - b) 允许 NVM 写完成中断（可选）。
 - c) 把“55”写入 NVMKEY。
 - d) 把“AA”写入 NVMKEY。
 - e) 置 1 WR 位。这将开始编程周期。
 - f) 查询 NVMIF 位，或者等待 NVM 中断。
 - g) 当写周期结束时 WR 位会被清零。

对于每个字，如果上述序列（把 0x55 写入 NVMKEY，把 0xAA 写入 NVMCON，然后置 1 WR 位）没有严格遵守的话，写操作不会启动。强烈建议在这段代码执行期间，禁止中断。

此外，必须置 1 NVMCON 中的 WREN 位来使能写操作。这样的机制，防止由于不可预料的代码执行而意外地写数据 EEPROM。除非在更新 EEPROM 时，否则 WREN 位应该始终保持清零。硬件不能清零 WREN 位。

在写过程启动之后，清零 WREN 位将不会影响当前的写周期。禁止把 WR 位置 1，除非 WREN 位已置 1。必须在前一条指令中置 1 WREN 位。不能在同一条指令中置 1 WR 和 WREN 位。

写周期结束时，硬件清零 WR 位，非易失性存储器写完成中断标志位（NVMIF）置 1。用户可以允许这个中断，或者查询这个标志位。NVMIF 必须由软件清零。

6.3.1 写数据 EEPROM 的一个字

一旦用户擦除了要编程的字，则表写指令用来写写锁存器，如例 6-4 所示。

6.3.2 写数据 EEPROM 的一个存储块

要写入数据 EEPROM 的一个存储块，应首先写入所有 16 个锁存器，然后设置 NVMCON 寄存器并对存储块进行编程。

例 6-4: 数据 EEPROM 字写操作

```
; Point to data memory
MOV     #LOW_ADDR_WORD,W0           ; Init pointer
MOV     #HIGH_ADDR_WORD,W1
MOV     W1,TBLPAG
MOV     #LOW(WORD),W2              ; Get data
TBLWTL  W2,[ W0 ]                  ; Write data
; The NVMADR captures last table access address
; Select data EEPROM for 1 word op
MOV     #0x4004,W0
MOV     W0,NVMCON

; Operate key to allow write operation
DISI    #5                          ; Block all interrupts with priority <7 for
                                        ; next 5 instructions

MOV     #0x55,W0
MOV     W0,NVMKEY                   ; Write the 0x55 key
MOV     #0xAA,W1
MOV     W1,NVMKEY                   ; Write the 0xAA key
BSET    NVMCON,#WR                  ; Initiate program sequence
NOP
NOP

; Write cycle will complete in 2mS. CPU is not stalled for the Data Write Cycle
; User can poll WR bit, use NVMIF or Timer IRQ to determine write complete
```

dsPIC30F2011/2012/3012/3013

例 6-5: 数据 EEPROM 块写操作

```
MOV      #LOW_ADDR_WORD,W0 ; Init pointer
MOV      #HIGH_ADDR_WORD,W1
MOV      W1,TBLPAG
MOV      #data1,W2          ; Get 1st data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data2,W2          ; Get 2nd data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data3,W2          ; Get 3rd data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data4,W2          ; Get 4th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data5,W2          ; Get 5th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data6,W2          ; Get 6th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data7,W2          ; Get 7th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data8,W2          ; Get 8th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data9,W2          ; Get 9th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data10,W2         ; Get 10th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data11,W2         ; Get 11th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data12,W2         ; Get 12th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data13,W2         ; Get 13th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data14,W2         ; Get 14th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data15,W2         ; Get 15th data
TBLWTL   W2,[ W0]++        ; write data
MOV      #data16,W2         ; Get 16th data
TBLWTL   W2,[ W0]++        ; write data. The NVMADR captures last table access address.
MOV      #0x400A,W0         ; Select data EEPROM for multi word op
MOV      W0,NVMCON          ; Operate Key to allow program operation
DISI     #5                  ; Block all interrupts with priority <7 for
                                ; next 5 instructions

MOV      #0x55,W0
MOV      W0,NVMKEY          ; Write the 0x55 key
MOV      #0xAA,W1
MOV      W1,NVMKEY          ; Write the 0xAA key
BSET     NVMCON,#WR         ; Start write cycle
NOP
NOP
```

6.4 写校验

根据不同的应用，良好的编程习惯可能要求把已写入存储器中的值对照原始值进行校验。如果在应用中进行了过多的写操作，可能接近规范中的上限值时，就应该进行写校验。

6.5 防止误写入

某些情况下，并不打算写数据 EEPROM 存储器。器件内置了各种机制来防止误写入 EEPROM。上电时，WREN 位清零；而且，上电延时定时器禁止 EEPROM 写操作。

写启动序列与 WREN 位一起，有助于防止欠压、电源故障或软件异常期间的意外写入。

dsPIC30F2011/2012/3012/3013

7.0 I/O 端口

注：本数据手册总结了 dsPIC30 系列器件的功能，但是不应将其当作无所不包的参考手册使用。有关 CPU、外设、寄存器说明和通用器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E-CN)。

所有的器件引脚（除 VDD、VSS、MCLR 和 OSC1/CLKI 以外）均由外设和并行 I/O 端口所共用。

所有 I/O 输入端口都为施密特触发器输入，以便增强抗干扰性。

7.1 并行 I/O (PIO) 端口

如果外设使能，并且外设正在使用相关引脚时，该引脚将不再作为通用 I/O 引脚使用。这时，可以读该 I/O 引脚，但对应并行端口引脚位的输出驱动器将被禁止。如果外设使能，但外设不在使用某引脚，则该引脚可以被端口驱动。

所有端口引脚都有三个寄存器，这些寄存器与端口引脚的工作直接相关。数据方向寄存器 (TRISx) 决定引脚是输入引脚还是输出引脚。如果数据方向位为 1，则为输入引脚。复位以后，所有端口引脚被定义为输入。读锁存器 (LATx)，读到的是锁存的值；写锁存器，写入锁存器 (LATx)。但读取端口 (PORTx) 时，读到的是端口引脚的值；而写入端口引脚时，写入到锁存器 (LATx)。

任何位及其关联的数据和控制寄存器，如果对于特定器件而言是无效的话，则将被禁止。这意味着相应的 LATx 和 TRISx 寄存器以及该端口引脚将读为 0。

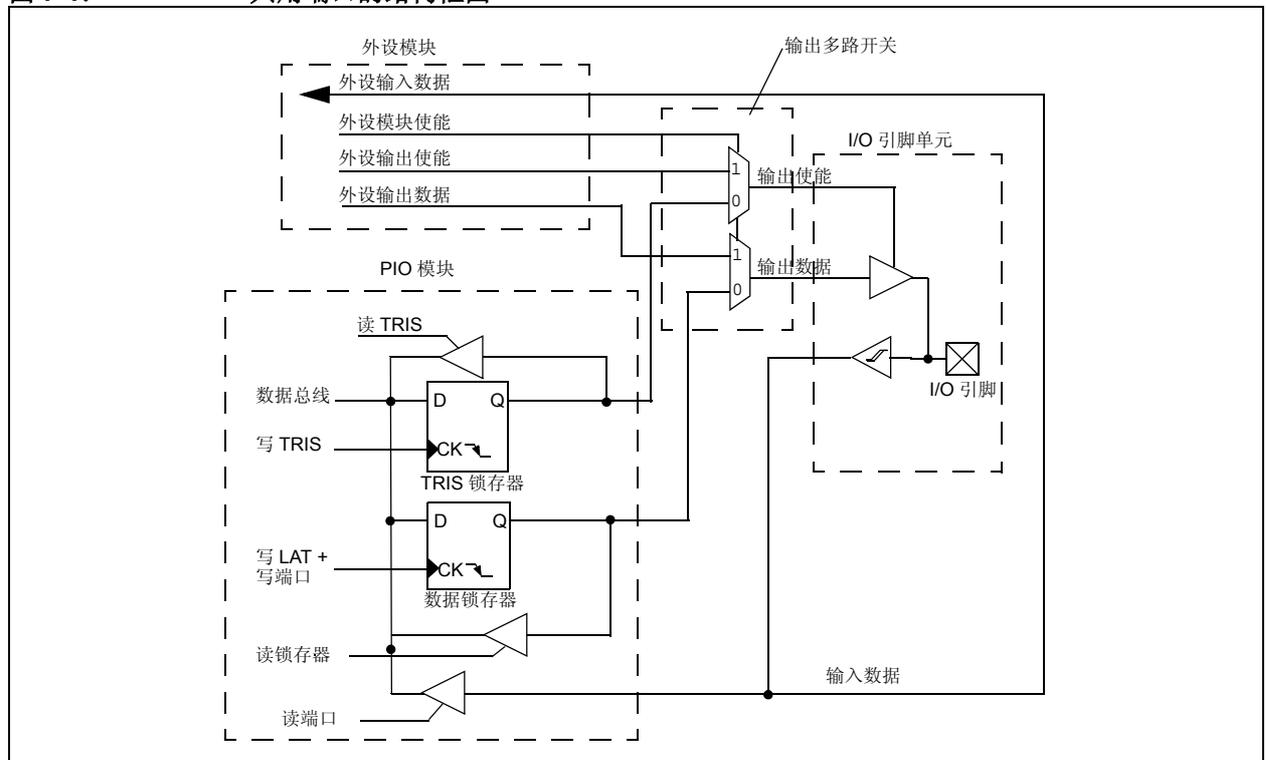
当一个引脚与另一个外设或定义为仅输入的功能复用，由于没有其他竞争的输出源，它将被视为专用端口。

通常，与某个外设共用一个引脚的并行 I/O (PIO) 端口总是服从于该外设。外设的输出缓冲器数据和控制信号提供给一对多路开关。多路开关选择外设还是相关的端口将拥有 I/O 引脚的输出数据和控制信号的所有权。图 7-1 中显示出端口与其他外设是如何复用的，以及与外设连接的相关 I/O 引脚单元。

共用端口 (PORTB、PORTC、PORTD 和 PORTF) 的寄存器格式如表 7-1 至表 7-6 所示。

注：不同器件实际使用的位有所不同。

图 7-1: 共用端口的结构框图



dsPIC30F2011/2012/3012/3013

7.2 配置模拟端口引脚

ADPCFG 和 TRIS 寄存器用于控制 A/D 端口引脚的操作。若希望端口引脚为模拟输入引脚，则必须将相应的 TRIS 位置 1（输入）。如果将 TRIS 位清零（输出），则将转换该引脚的数字输出电平（VOH 或 VOL）。

读取端口寄存器时，所有配置为模拟输入通道的引脚均读为 0（低电平）。

配置为数字输入的引脚，将不对模拟输入信号进行转换。对任何定义为数字输入的引脚（包括 ANx 引脚）施加模拟电平，可能导致输入缓冲器的电流消耗超出器件规范中规定的值。

7.2.1 I/O 端口写 / 读时序

在改变端口方向或对端口执行写操作，与对同一端口执行读操作之间需要间隔一个指令周期。通常在两者之间插入一条 NOP 指令。

例 7-1: 端口写 / 读示例

```
MOV #0xF0, W0; Configure PORTB<7:4>  
                ; as inputs  
MOV W0, TRISB; and PORTB<3:0> as outputs  
NOP                ; additional instruction cycle  
btss PORTB, #7; bit test RB7 and skip if set
```

表 7-1: PORTB 寄存器映射 (dsPIC30F2011/3012)

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
TRISB	02C6	-	-	-	-	-	-	-	-	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	0000 0000 1111 1111
PORTB	02C8	-	-	-	-	-	-	-	-	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	0000 0000 0000 0000
LATB	02CB	-	-	-	-	-	-	-	-	LATB7	LATB6	LATB5	LATB4	LATB3	LATB2	LATB1	LATB0	0000 0000 0000 0000

表 7-2: PORTB 寄存器映射 (dsPIC30F2012/3013)

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
TRISB	02C6	-	-	-	-	-	-	TRISB9	TRISB8	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	0000 0011 1111 1111
PORTB	02C8	-	-	-	-	-	-	RB9	RB8	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	0000 0000 0000 0000
LATB	02CB	-	-	-	-	-	-	LATB9	LATB8	LATB7	LATB6	LATB5	LATB4	LATB3	LATB2	LATB1	LATB0	0000 0000 0000 0000

表 7-3: PORTC 寄存器映射 (dsPIC30F2011/2012/3012/3013)

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
TRISC	02CC	TRISC15	TRISC14	TRISC13	-	-	-	-	-	-	-	-	-	-	-	-	-	1110 0000 0000 0000
PORTC	02CE	RC15	RC14	RC13	-	-	-	-	-	-	-	-	-	-	-	-	-	0000 0000 0000 0000
LATC	02D0	LATC15	LATC14	LATC13	-	-	-	-	-	-	-	-	-	-	-	-	-	0000 0000 0000 0000

表 7-4: PORTD 寄存器映射 (dsPIC30F2011/3012)

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
TRISD	02D2	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	TRISD0	0000 0000 0000 0001
PORTD	02D4	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	RD0	0000 0000 0000 0000
LATD	02D6	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	LATD0	0000 0000 0000 0000

dsPIC30F2011/2012/3012/3013

表 7-5: PORTD 寄存器映射 (dsPIC30F2012/3013)

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
TRISD	02D2	—	—	—	—	—	—	TRISD9	TRISD8	—	—	—	—	—	—	—	—	0000 0011 0000 0000
PORTD	02D4	—	—	—	—	—	—	RD9	RD8	—	—	—	—	—	—	—	—	0000 0000 0000 0000
LATD	02D6	—	—	—	—	—	—	LATD9	LATD8	—	—	—	—	—	—	—	—	0000 0000 0000 0000

表 7-6: PORTF 寄存器映射 (dsPIC30F2012/3013)

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
TRISF	02DE	—	—	—	—	—	—	—	—	—	TRISF6	TRISF5	TRISF4	TRISF3	TRISF2	—	—	0000 0000 0111 1100
PORTF	02E0	—	—	—	—	—	—	—	—	—	RF6	RF5	RF4	RF3	RF2	—	—	0000 0000 0000 0000
LATF	02E2	—	—	—	—	—	—	—	—	—	LATF6	LATF5	LATF4	LATF3	LATF2	—	—	0000 0000 0000 0000

注: dsPIC30F2011/3012 器件没有 TRISF、PORTF 和 LATF 寄存器。

dsPIC30F2011/2012/3012/3013

7.3 输入状态变化通知模块

I/O 端口的输入状态变化通知功能允许 dsPIC30F 器件在选定输入引脚的状态变化时，向处理器发出中断请求。当禁止时钟时，该特性还可在休眠模式下检测到输入状态改变。最多可以选择（允许）10 个外部信号（CN0 至 CN7、CN17 和 CN18）在输入状态发生变化时产生中断请求。

表 7-7: 输入状态变化通知寄存器映射（dsPIC30F2011/3012（BIT 7-0））

SFR 名称	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
CNEN1	00C0	CN7IE	CN6IE	CN5IE	CN4IE	CN3IE	CN2IE	CN1IE	CN0IE	0000 0000 0000 0000
CNEN2	00C2	—	—	—	—	—	—	—	—	0000 0000 0000 0000
CNPU1	00C4	CN7PUE	CN6PUE	CN5PUE	CN4PUE	CN3PUE	CN2PUE	CN1PUE	CN0PUE	0000 0000 0000 0000
CNPU2	00C6	—	—	—	—	—	—	—	—	0000 0000 0000 0000

表 7-8: 输入状态变化通知寄存器映射（dsPIC30F2012/3013（BIT 7-0））

SFR 名称	地址	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
CNEN1	00C0	CN7IE	CN6IE	CN5IE	CN4IE	CN3IE	CN2IE	CN1IE	CN0IE	0000 0000 0000 0000
CNEN2	00C2	—	—	—	—	—	CN18IE	CN17IE	—	0000 0000 0000 0000
CNPU1	00C4	CN7PUE	CN6PUE	CN5PUE	CN4PUE	CN3PUE	CN2PUE	CN1PUE	CN0PUE	0000 0000 0000 0000
CNPU2	00C6	—	—	—	—	—	CN18PUE	CN17PUE	—	0000 0000 0000 0000

注： 有关寄存器位域的描述，请参见《dsPIC30F 系列参考手册》（DS70046E_CN）。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

8.0 中断

注：本数据手册总结了 dsPIC30 系列器件的功能，但是不应将其当作无所不包的参考手册使用。有关 CPU、外设、寄存器说明和通用器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。欲知有关指令集和编程的更多详细信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

dsPIC30F 传感器系列具有最多 21 个中断源和 4 个处理器异常（陷阱），所有中断和异常的处理必须依据优先级机制进行仲裁。

CPU 负责读取中断向量表（IVT）并将包含在中断向量中的地址传输给程序计数器。中断向量通过程序计数器输入端的 24 位宽的多路开关，从程序数据总线传输到程序计数器。

中断向量表（IVT）和备用中断向量表（AIVT）位于程序存储器起始地址附近（0x000004）。IVT 和 AIVT 如图 8-1 所示。

中断控制器负责在中断和处理器异常传送到处理器内核前，对它们进行预处理。使用集中化的特殊功能寄存器允许、控制外设中断和陷阱，并对它们进行优先级分配。

- IFS0<15:0>、IFS1<15:0> 和 IFS2<15:0>
这三个寄存器包含所有中断请求标志位。各中断请求标志由相应的外设或外部信号置 1，标志的清零则通过软件完成。
- IEC0<15:0>、IEC1<15:0> 和 IEC2<15:0>
这三个寄存器包含所有中断允许控制位。这些控制位用于单独允许外设或外部信号的中断。
- IPC0<15:0> 至 IPC10<7:0>
与这 41 个中断响应的用户可分配优先级集中保存在这 11 个寄存器中。
- IPL<3:0>
当前 CPU 优先级显示地储存在 IPL 位中。IPL<3> 位于 CORCON 寄存器中，而 IPL<2:0> 位于处理器内核的状态寄存器（SR）中。

- INTCON1<15:0> 和 INTCON2<15:0>
全局中断控制功能由这两个寄存器提供。INTCON1 包含处理器异常的控制和状态标志位。INTCON2 寄存器控制外部中断请求信号的行为和备用中断向量表的使用。

注：发生中断时，无论相应的中断允许位的状态如何，中断标志位将置 1。用户软件应确保在允许一个中断前清零相应的中断标志位。

用户可通过 IPCx 寄存器，为所有中断源分配 7 个优先级中的一个，优先级从 1 到 7。每个中断源都与一个中断向量相关，如表 8-1 所示。优先级 7 和 1 分别表示最高和最低的可屏蔽优先级。

注：为中断源分配的优先级为 0，等效于禁止该中断。

若 NSTDIS 位（INTCON1<15>）置 1，则禁止中断嵌套。这样可使在处理中断时，禁止处理新的中断，即使新中断的优先级高于正在处理的中断优先级。

注：一旦 NSTDIS 位置 1，IPL 位就变为只读位。

某些中断具有控制边沿或电平触发中断、电平变化中断等功能的专用控制位。对这些功能的控制仍然由产生中断的外设模块完成。

对于某些指令，在其执行期间如果 DISI 位（INTCON2<14>）保持置 1 的话，那么可以用 DISI 指令来禁止优先级为 6 或更低的中断的处理。

处理中断时，PC 中载入存放在程序存储器中相应中断向量存储单元中的地址。IVT 中有 63 个不同的向量（见表 8-1）。这些向量存放在程序存储器的 0x000004 至 0x0000FE 存储单元（见表 8-1）。这些存储单元包含 24 位地址，以保持鲁棒性，如果在正常执行期间 PC 试图取这些字中的任意一个，就会发生地址错误陷阱。这样便可防止由于以下情况而执行随机数据：PC 意外地递减到向量空间、意外地将数据空间地址映射到向量空间或 PC 在到达已实现的程序存储空间的末尾后重新回到 0x000000。执行 GOTO 指令跳转到此向量空间也会产生地址错误陷阱。

dsPIC30F2011/2012/3012/3013

8.1 中断优先级

对于各中断源，用户可分配中断优先级（IP<2:0>）位于 IPCx 寄存器中每个半字节的最低 3 位。每个半字节的 bit 3 未使用，读为 0。这些位定义了用户分配给某特定中断的优先级。

注： 用户可选择优先级范围为 0（最低优先级）至 7（最高优先级）。

自然顺序优先级由中断在向量表中的位置决定，只是在同时有多个中断——它们都具有相同的用户分配优先级——等待处理时，自然顺序优先级才会影响到中断操作。

表 8-1 列出了 dsPIC30F2011/2012/3012/3013 器件的中断编号和中断源，以及关联的向量编号。

注 1： 自然顺序优先级机制以 0 为最高优先级，以 53 为最低优先级。

2： 自然顺序优先级编号与 INT 编号相同。

用户可为各中断分配七个优先级中的一个，这意味着用户可为一个具有较低自然顺序优先级的中断分配一个非常高的总优先级。例如，可将低压检测（Low-Voltage Detect, PLVD）的优先级分配为 7。将 INT0（外部中断 0）的优先级分配为 1，这样，它的有效优先级将非常低。

表 8-1: 中断向量表

INT 编号	向量编号	中断源
最高自然顺序优先级		
0	8	INT0 —— 外部中断 0
1	9	IC1 —— 输入捕捉 1
2	10	OC1 —— 输出比较 1
3	11	T1 —— Timer 1
4	12	IC2 —— 输入捕捉 2
5	13	OC2 —— 输出比较 2
6	14	T2 —— Timer 2
7	15	T3 —— Timer 3
8	16	SPI1
9	17	U1RX —— UART1 接收器
10	18	U1TX —— UART1 发送器
11	19	ADC —— ADC 转换完成
12	20	NVM —— NVM 写结束
13	21	SI2C —— I ² C™ 从中断
14	22	MI2C —— I ² C 主中断
15	23	输入电平变化中断
16	24	INT1 —— 外部中断 1
17-22	25-30	保留
23	31	INT2 —— 外部中断 2
24	32	U2RX* —— UART2 接收器
25	33	U2TX* —— UART2 发送器
26-41	34-49	保留
42	50	LVD —— 低电压检测
43-53	51-61	保留
最低自然优先级		

* 仅 dsPIC30F3013 具有 UART2 以及 U2RX 和 U2TX 中断。这些存储单元在 dsPIC30F2011/2012/3012 中为保留的存储单元。

dsPIC30F2011/2012/3012/3013

8.2 复位过程

由于复位过程中不涉及到中断控制器，所以器件复位并不是真的异常。在响应强制清零 PC 的复位时，处理器将初始化其寄存器。然后，处理器从存储单元 0x000000 处开始执行程序。一条 GOTO 指令存放在第一个程序存储单元中，紧接着的是 GOTO 指令的地址目标。处理器执行 GOTO，跳转到指定地址，然后开始指定目标（起始）地址处的操作。

8.2.1 复位源

除外部复位和上电复位（POR）外，还有 6 个错误条件会引起器件复位。

- 看门狗定时器超时：
看门狗定时器已超时，表明处理器不再执行正确的代码流。
- 未初始化的 W 寄存器陷阱：
试图把未初始化的 W 寄存器用作地址指针而导致复位。
- 非法指令陷阱：
试图执行任何未使用的操作码而引起非法指令陷阱。注意，如果由于指令流更改而使非法指令在执行前被从指令流水线中舍弃，则取此非法指令不会引起非法指令陷阱。
- 欠压复位（BOR）：
检测到可能导致器件故障的电源电压短暂降低。
- 陷阱锁定：
多个并发的陷阱条件将导致复位。

8.3 陷阱

可以将陷阱看作不可屏蔽中断，表明出现软件或硬件错误，它遵从如图 8-1 所示的预定义的优先级。陷阱旨在为用户提供一种方法，改正正在调试和在应用中工作时的错误操作。

注： 如果用户不想在陷阱错误条件事件时采取校正措施，那么必须在这些陷阱向量中装入缺省陷阱处理程序的地址，缺省陷阱处理程序仅包含 RESET 指令。否则，如果调用了包含非法地址的陷阱向量，将产生地址错误陷阱。

注意，很多陷阱条件只有在发生的时候才能检测到。因此，在陷阱异常处理之前允许有问题的指令完成执行。如果用户选择从错误中恢复，则可能需要校正导致陷阱的错误操作的结果。

陷阱有 8 个固定优先级：优先级 8 级至优先级 15 级，意味着处理陷阱时，IPL3 始终置 1。

如果用户当前不在执行陷阱，而将 IPL<3:0> 位设置为 0111（优先级 7），这样将禁止所有中断，但仍然能处理陷阱。

8.3.1 陷阱源

下列陷阱的优先级依次递增。然而，由于所有陷阱都可以嵌套，因此优先级的作用很小。

数学错误陷阱：

在以下四种情况下，执行数学错误陷阱：

1. 如果试图进行以零作除数的除法运算，除法运算将在周期边界处中止，并产生陷阱。
2. 如果使能的话，当对累加器 A 或 B 进行的算术运算导致了 bit 31 溢出，并且没有使用累加器警戒位时，将产生数学错误陷阱。
3. 如果使能的话，当对累加器 A 或 B 进行的算术运算导致了 bit 39 灾难性溢出，并且所有饱和和被禁止时，将产生数学错误陷阱。
4. 如果在移位指令中指定的移位位数大于允许的最大移位位数，将产生陷阱。

dsPIC30F2011/2012/3012/3013

地址错误陷阱:

当发生以下情况时, 将产生此陷阱:

1. 试图访问未对齐的数据字。
2. 试图从未实现的数据存储单元取数据。
3. 试图访问未实现的程序存储单元。
4. 试图从向量空间取指令。

注: 在 MAC 类指令中, 数据空间分割为 X 和 Y 数据空间, 未实现的 X 空间包括所有的 Y 空间, 未实现的 Y 空间包括所有的 X 空间。

5. 执行 `BRA #literal` 指令或 `GOTO #literal` 指令, 其中 `literal` 是未实现的程序存储器地址。
6. 修改 `PC` 使其指向未实现的程序存储器地址后, 执行指令。通过将值装入堆栈并执行 `RETURN` 指令可以修改 `PC`。

堆栈错误陷阱:

当发生以下情况时, 产生此陷阱:

1. 堆栈指针中载入了一个大于写入到 `SPLIM` 寄存器的 (用户可编程) 极限值 (堆栈溢出) 的值。
2. 堆栈指针中载入一个小于 `0x0800` 的值 (简单堆栈下溢)。

振荡器故障陷阱:

如果外部振荡器出现故障, 器件使用备用的内部 `RC` 振荡器工作, 就会产生振荡器故障陷阱。

8.3.2 硬陷阱和软陷阱

在同一周期内可能会产生多个陷阱 (例如, 把不对齐的字写入堆栈中的溢出地址)。此时, 图 8-2 所示的固定优先级就会起作用; 为了完全纠正错误, 这可能需要用用户检查是否有其他等待处理的陷阱。

“软”陷阱包括优先级 8 到 11 的异常。算术错误陷阱 (优先级 11) 就属于这一类陷阱。

“硬”陷阱包括优先级 12 至 15 的异常。地址错误 (优先级 12)、堆栈错误 (优先级 13) 和振荡器错误 (优先级 14) 陷阱就属于这一类。

每个硬陷阱产生时, 在执行任何代码之前, 必须先对它进行响应。在优先级较高的陷阱正在等待处理、被响应或正在处理过程中时, 如果产生了较低优先级的陷阱, 就会产生硬陷阱冲突。

器件在硬陷阱冲突时自动复位。发生复位时, `TRAPR` 状态位 (`RCON<15>`) 置 1, 因此可用软件检测该条件。

dsPIC30F2011/2012/3012/3013

8.6 快速现场保护

使用影子寄存器可保存现场。为 SR 中的 DC、N、OV、Z 和 C 位及寄存器 W0 至 W3 提供了影子寄存器。影子寄存器深度仅为一级。仅可使用 PUSH.S 和 POP.S 指令访问影子寄存器。

当处理器转移到中断向量开始处理中断时，可以使用 PUSH.S 指令，把上述寄存器的当前值保存到它们对应的影子寄存器中去。

如果某个优先级的 ISR 使用 PUSH.S 和 POP.S 指令进行快速现场保护，那么优先级更高的 ISR 就不应再使用这两条指令。如果优先级较高的 ISR 使用了快速现场保护，那么在优先级较低的中断处理期间，用户必须保存关键寄存器。

8.7 外部中断请求

中断控制器支持三个外部中断请求信号：INT0-INT2。这些输入是边沿敏感的：它们需要从低至高或从高至低的跳变来产生中断请求。INTCON2 寄存器具有 3 个位（INT0EP-INT2EP），用于选择边沿检测电路的极性。

8.8 从休眠和空闲模式唤醒

如果产生中断时处理器处于休眠或空闲模式，则可使用中断控制器将处理器从休眠或空闲模式唤醒。

如果中断控制器收到已允许的中断请求，且中断请求优先级足够高的话，则标准中断请求将提交给处理器。同时，处理器会从休眠或空闲模式唤醒，并开始执行处理中断请求所需的中断服务程序（ISR）。

dsPIC30F2011/2012/3012/3013

表 8-2: dsPIC30F2011/2012/3012 中断控制器寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
INTCON1	0080	NSTDIS	—	—	—	—	OVBTE	COVTE	—	—	—	—	MATHERR	ADDRERR	STKERR	OSCFAIL	—	0000 0000 0000 0000
INTCON2	0082	ALTIPT	DISI	—	—	—	—	—	—	—	—	—	—	—	INT2EP	INT1EP	INT0EP	0000 0000 0000 0000
IFS0	0084	CNIF	M12C1IF	SI2CIF	NVMIF	ADIF	U1TXIF	U1RXIF	SPI1IF	T3IF	T2IF	OC2IF	IC2IF	T1IF	OC1IF	IC1IF	INT0IF	0000 0000 0000 0000
IFS1	0086	—	—	—	—	—	—	—	—	INT2IF	—	—	—	—	—	—	INT1IF	0000 0000 0000 0000
IFS2	0088	—	—	—	—	—	LVDIF	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IEC0	008C	CNIE	M12CIE	SI2CIE	NVMIE	ADIE	U1TXIE	U1RXIE	SPI1IE	T3IE	T2IE	OC2IE	IC2IE	T1IE	OC1IE	IC1IE	INT0IE	0000 0000 0000 0000
IEC1	008E	—	—	—	—	—	—	—	—	INT2IE	—	—	—	—	—	—	INT1IE	0000 0000 0000 0000
IEC2	0090	—	—	—	—	—	LVDIE	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IPC0	0094	—	—	T1IP<2:0>	—	—	—	OC1IP<2:0>	—	—	—	IC1IP<2:0>	—	—	—	INT0IP<2:0>	—	0100 0100 0100 0100
IPC1	0096	—	—	T31P<2:0>	—	—	—	T2IP<2:0>	—	—	—	OC2IP<2:0>	—	—	—	—	—	0100 0100 0100 0100
IPC2	0098	—	—	ADIP<2:0>	—	—	—	U1TXIP<2:0>	—	—	—	U1RXIP<2:0>	—	—	—	—	—	0100 0100 0100 0100
IPC3	009A	—	—	CNIP<2:0>	—	—	—	M12CIP<2:0>	—	—	—	SI2CIP<2:0>	—	—	—	—	—	0100 0100 0100 0100
IPC4	009C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0100
IPC5	009E	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0100 0000 0000 0000
IPC6	00A0	—	—	—	—	—	—	—	—	—	1	0	0	—	0	0	—	0000 0000 0100 0100
IPC7	00A2	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IPC8	00A4	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IPC9	00A6	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IPC10	00A8	—	—	—	—	—	—	LVDIP<2:0>	—	—	—	—	—	—	—	—	—	0000 0100 0000 0000

图注: u = 未初始化的位

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

表 8-3: dsPIC30F3013 中断控制器寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
INTCON1	0080	NSTDIS	—	—	—	OVATE	OVATE	OVATE	COVTE	—	—	—	MATHERR	ADDRERR	STKERR	OSCFAIL	—	0000 0000 0000 0000
INTCON2	0082	ALTVT	DISI	—	—	—	—	—	—	—	—	—	—	—	INT2EP	INT1EP	INT0EP	0000 0000 0000 0000
IFS0	0084	CNIF	M2CIF	S12CIF	NVMIF	ADIF	U1TXIF	U1RXIF	SP11IF	T3IF	T2IF	OC2IF	IC2IF	T1IF	OC1IF	IC1IF	INT0IF	0000 0000 0000 0000
IFS1	0086	—	—	—	—	—	—	U2TXIF	U2RXIF	INT2IF	—	—	—	—	—	—	INT1IF	0000 0000 0000 0000
IFS2	0088	—	—	—	—	—	LVDIF	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IEC0	008C	CNIE	M2CIE	S12CIE	NVMIE	ADIE	U1TXIE	U1RXIE	SP11IE	T3IE	T2IE	OC2IE	IC2IE	T1IE	OC1IE	IC1IE	INT0IE	0000 0000 0000 0000
IEC1	008E	—	—	—	—	—	—	U2TXIE	U2RXIE	INT2IE	—	—	—	—	—	—	INT1IE	0000 0000 0000 0000
IEC2	0090	—	—	—	—	—	LVDIE	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IPC0	0094	—	—	T1IP<2:0>	—	—	OC1IP<2:0>	—	—	—	—	IC1IP<2:0>	—	—	—	INT0IP<2:0>	—	0100 0100 0100 0100
IPC1	0096	—	—	T3IP<2:0>	—	—	T2IP<2:0>	—	—	—	—	OC2IP<2:0>	—	—	—	IC2IP<2:0>	—	0100 0100 0100 0100
IPC2	0098	—	—	ADIP<2:0>	—	—	U1TXIP<2:0>	—	—	—	—	U1RXIP<2:0>	—	—	—	SP11IP<2:0>	—	0100 0100 0100 0100
IPC3	009A	—	—	CNIP<2:0>	—	—	M12CIP<2:0>	—	—	—	—	S12CIP<2:0>	—	—	—	NVMIP<2:0>	—	0100 0100 0100 0100
IPC4	009C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	INT1IP<2:0>	—	0000 0000 0000 0100
IPC5	009E	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0100 0000 0000 0000
IPC6	00A0	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0100 0100
IPC7	00A2	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IPC8	00A4	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IPC9	00A6	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
IPC10	00A8	—	—	—	—	—	LVDIP<2:0>	—	—	—	—	—	—	—	—	—	—	0000 0100 0000 0000

图注: u = 未初始化的位。

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

9.0 TIMER1 模块

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参阅《dsPIC30F 系列参考手册》(DS70046E-CN)。

本章介绍了 16 位通用 Timer1 模块以及相关的工作模式。图 9-1 给出了 16 位 Timer1 模块的简化框图。下面各小节将详细说明定时器的工作模式，包括其设置、控制寄存器以及相应的框图。

Timer1 模块是一个 16 位的定时器，可作为实时时钟的时间计数器，或作为自由运行的时段定时器 / 计数器。

16 位定时器有下列模式：

- 16 位定时器
- 16 位同步计数器
- 16 位异步计数器

而且，支持下列操作特征：

- 定时器门控操作
- 可选的预分频比设置
- CPU 空闲和休眠模式下的定时器操作
- 在 16 位周期寄存器匹配时或外部门控信号的下降沿产生中断

通过设定 16 位 SFR T1CON 中的相应位来决定这些工作模式。图 9-1 所示为 16 位 Timer1 模块的框图。

16 位定时器模式：在 16 位定时器模式下，定时器在每个指令周期递增，直到与预先装入周期寄存器 PR1 中的值匹配，然后复位至 0，继续计数。

CPU 进入空闲模式时，定时器将停止递增，除非 TSIDL (T1CON<13>) 位 = 0。如果 TSIDL = 1，则定时器模块逻辑将在 CPU 空闲模式结束后继续递增。

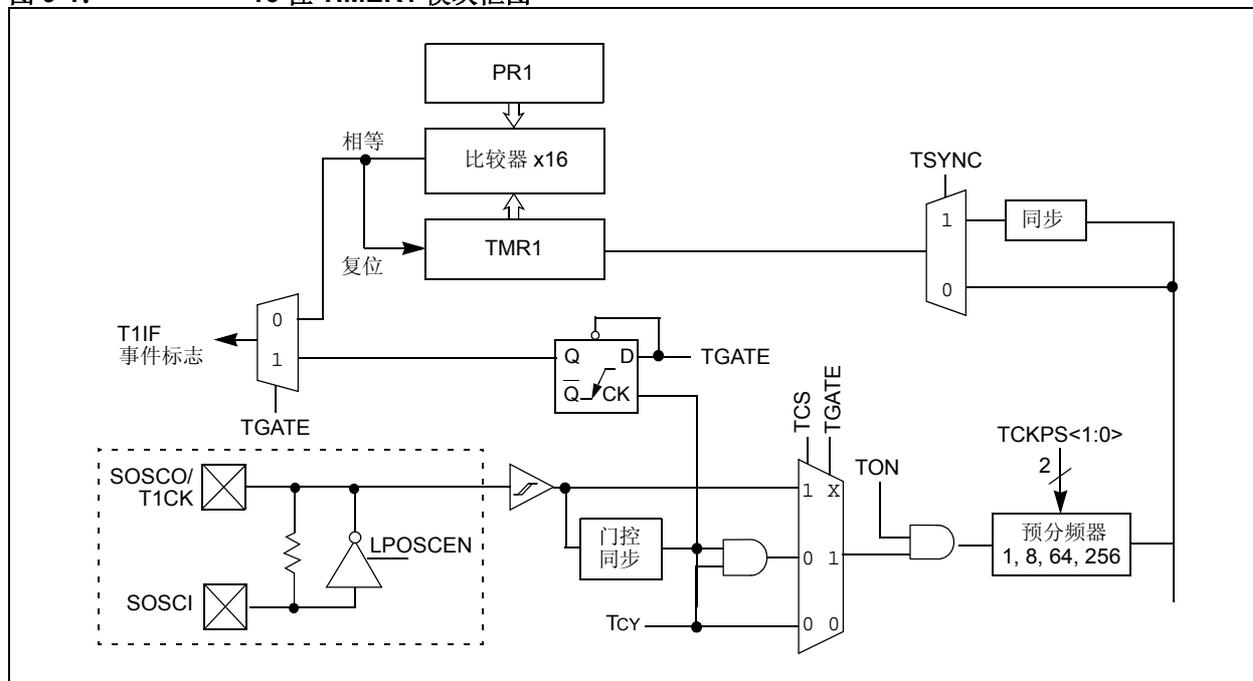
16 位同步计数器模式：在 16 位同步计数器模式下，定时器将在外部时钟信号的上升沿递增，外部时钟信号与内部时钟同步。定时器计数，直到等于 PR1 中预先装入的值，然后复位至 0，继续计数。

CPU 进入空闲模式时，定时器将停止递增，除非对应的 TSIDL 位 = 0。如果 TSIDL = 1，则定时器模块逻辑将在 CPU 空闲模式结束后继续递增。

16 位异步计数器模式：在 16 位异步计数器模式下，定时器将在外部时钟信号的上升沿递增。定时器计数，直到等于 PR1 中预先装入的值，然后复位至 0，继续计数。

当定时器配置为异步工作模式时，且 CPU 进入空闲模式的话，如果 TSIDL = 1，则定时器将停止递增。

图 9-1: 16 位 TIMER1 模块框图



dsPIC30F2011/2012/3012/3013

9.1 定时器门控操作

16位定时器可以置为门控时间累加模式。该模式使得当门控输入信号（T1CK引脚）为高电平时，内部Tcy能够递增相应的定时器。要使能该模式，必须置1控制位TGATE（T1CON<6>）。必须使能定时器（TON = 1），且将定时器时钟源设置为内部时钟源（TCS = 0）。

CPU 进入空闲模式时，定时器将停止递增，除非TSIDL = 0。如果TSIDL = 1，则定时器将在CPU空闲模式终止后继续递增。

9.2 定时器预分频器

16位定时器的输入时钟（Fosc/4 或外部时钟），有1:1、1:8、1:64 或 1:256 的预分频比供选择；通过控制位TCKPS<1:0>（T1CON<5:4>）来选择预分频比。当发生以下任一事件时，预分频器的计数器将清零：

- 对TMR1寄存器进行写操作
- 对T1CON寄存器进行写操作
- 器件复位，如POR和BOR

但是，如果定时器被禁止（TON = 0），由于预分频器的时钟停止了工作，定时器预分频器将不会复位。

写T1CON时，TMR1不会被清零。当写TMR1寄存器时，TMR1将被清零。

9.3 休眠模式下的定时器操作

在CPU休眠模式期间，定时器将继续工作，如果：

- 定时器模块被使能（TON = 1），且
- 定时器时钟源选用外部时钟（TCS = 1），且
- TSYNC位（T1CON<2>）为逻辑0，这将外部时钟源定义为异步的。

如果所有这三个条件都得到满足，定时器将继续计数，直到等于周期寄存器中的值，然后复位至0x0000。

当定时器与周期寄存器之间匹配时，如果相应的定时器中断允许位置1的话，将产生中断。

9.4 定时器中断

16位定时器具有在周期匹配时产生中断的能力。当定时器计数与周期寄存器相匹配时，T1IF位将置1，如果允许中断的话将产生中断。TT1IF位必须用软件清零。定时器中断标志T1IF位于中断控制器的IFS0控制寄存器中。

当使能了门控时间累加模式时，还将在门控信号的下降沿（累加周期的末尾）产生中断。

通过相应的定时器中断允许位T1IE来允许定时器中断。定时器中断允许位位于中断控制器的IEC0控制寄存器中。

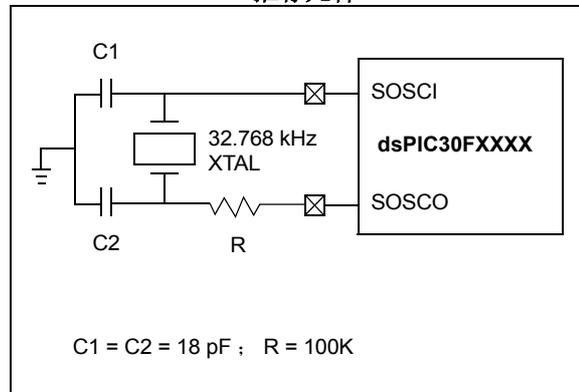
9.5 实时时钟

当Timer1工作在实时时钟（RTC）模式下时，提供了当天时间和事件时间标记的能力。RTC的主要工作特性如下：

- 使用32 kHz LP振荡器工作
- 8位预分频器
- 低功耗
- 实时时钟中断

工作模式由T1CON控制寄存器中相应位的设置决定。

图 9-2: TIMER1 LP 振荡器 RTC 的推荐元件



dsPIC30F2011/2012/3012/3013

9.5.1 RTC 振荡器操作

当 $TON = 1$ 、 $TCS = 1$ 且 $TGATE = 0$ 时，定时器在 32 kHz LP 振荡器输出信号的上升沿递增，一直递增到周期寄存器中指定的值，然后复位至 0。

为确保正确工作， $TSYNC$ 位必须置为逻辑 0（异步模式）。

使能 $LPOSCEN$ ($OSCCON<1>$) 将禁止正常的定时器和计数器模式，而使能定时器溢出唤醒事件。

当 CPU 进入休眠模式时，如果 32 kHz 外部晶体振荡器处于工作状态、且控制位没有改变的话，则 RTC 将继续工作。要使 RTC 在空闲模式下继续工作， $TSIDL$ 位应当清零。

9.5.2 RTC 中断

当中断事件发生时，相应的中断标志 $T1IF$ 将置 1，如果允许中断的话就将产生中断。 $T1IF$ 位必须用软件清零。相应的定时器中断标志 $T1IF$ 位于中断控制器的 $IFS0$ 状态寄存器中。

通过相应的定时器中断允许位 $T1IE$ 来允许中断。定时器中断允许位位于中断控制器的 $IEC0$ 控制寄存器中。

dsPIC30F2011/2012/3012/3013

表 9-1: TIMER1 寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
TMR1	0100	Timer1 寄存器																
PR1	0102	周期寄存器 1																
T1CON	0104	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS1	TCKPS0	—	TSYNC	TCS	—	0000 0000 0000 0000

图注: u = 未初始化的位

注: 有关寄存器各位的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

10.0 TIMER2/3 模块

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参阅《dsPIC30F 系列参考手册》(DS70046E_CN)。

本章介绍了 32 位通用定时器模块 (Timer2/3) 以及相关的工作模式。图 10-1 给出了 32 位 Timer2/3 模块的简化框图。图 10-2 和图 10-3 分别为将 Timer2/3 配置成的两个独立 16 位定时器 Timer2 和 Timer3 的框图。

Timer2/3 模块是 32 位定时器 (可配置为两个 16 位定时器)，具有可选择的工作模式。这些定时器为其他外设模块所使用，例如：

- 输入捕捉
- 输出比较 / 简单的 PWM

对于定时器的工作模式，下面的各小节将详细说明其设置和控制寄存器以及相应的框图。

32 位定时器有下列模式：

- 两个独立的 16 位定时器 (Timer2 和 Timer3)，支持所有 16 位工作模式 (异步计数器模式除外)
- 一个 32 位定时器
- 一个 32 位同步计数器

此外，支持如下工作特性：

- ADC 事件触发信号
- 定时器门控操作
- 可选的预分频比设置
- 空闲和休眠模式下的定时器工作
- 在 32 位周期寄存器匹配时产生中断

通过设定 16 位 T2CON 和 T3CON SFR 中的相应位来决定这些工作模式。

对于 32 位定时器 / 计数器操作，Timer2 是 32 位定时器的低位字，而 Timer3 是高位字。

注：对于 32 位定时器操作，T3CON 控制位将被忽略。设置和控制只使用 T2CON 控制位。对于 32 位定时器模块，使用的是 Timer2 时钟和门控输入，但是，中断产生由 Timer3 中断标志位 (T3IF) 反映，且中断通过 Timer3 中断允许位 (T3IE) 来允许。

16 位定时器模式：在 16 位模式下，Timer2 和 Timer3 可以配置为两个独立的 16 位定时器。每个定时器均可设置为 16 位定时器模式或 16 位同步计数器模式。这两种工作模式的详细信息，请参见第 9.0 节“Timer1 模块”。

Timer2 和 Timer3 之间唯一的功能差异是，Timer2 提供了时钟预分频器输出同步。这对于高频外部时钟输入很有用。

32 位定时器模式：在 32 位定时器模式下，定时器在每个指令周期递增，一直递增到与预先装入组合 32 位周期寄存器 PR3/PR2 中的值匹配，然后复位至 0，继续计数。

对于 Timer2/Timer3 对的同步 32 位读操作，读低位字 (TMR2 寄存器) 将导致高位字被读取并锁存到一个 16 位保持寄存器 (称作 TMR3HLD)。

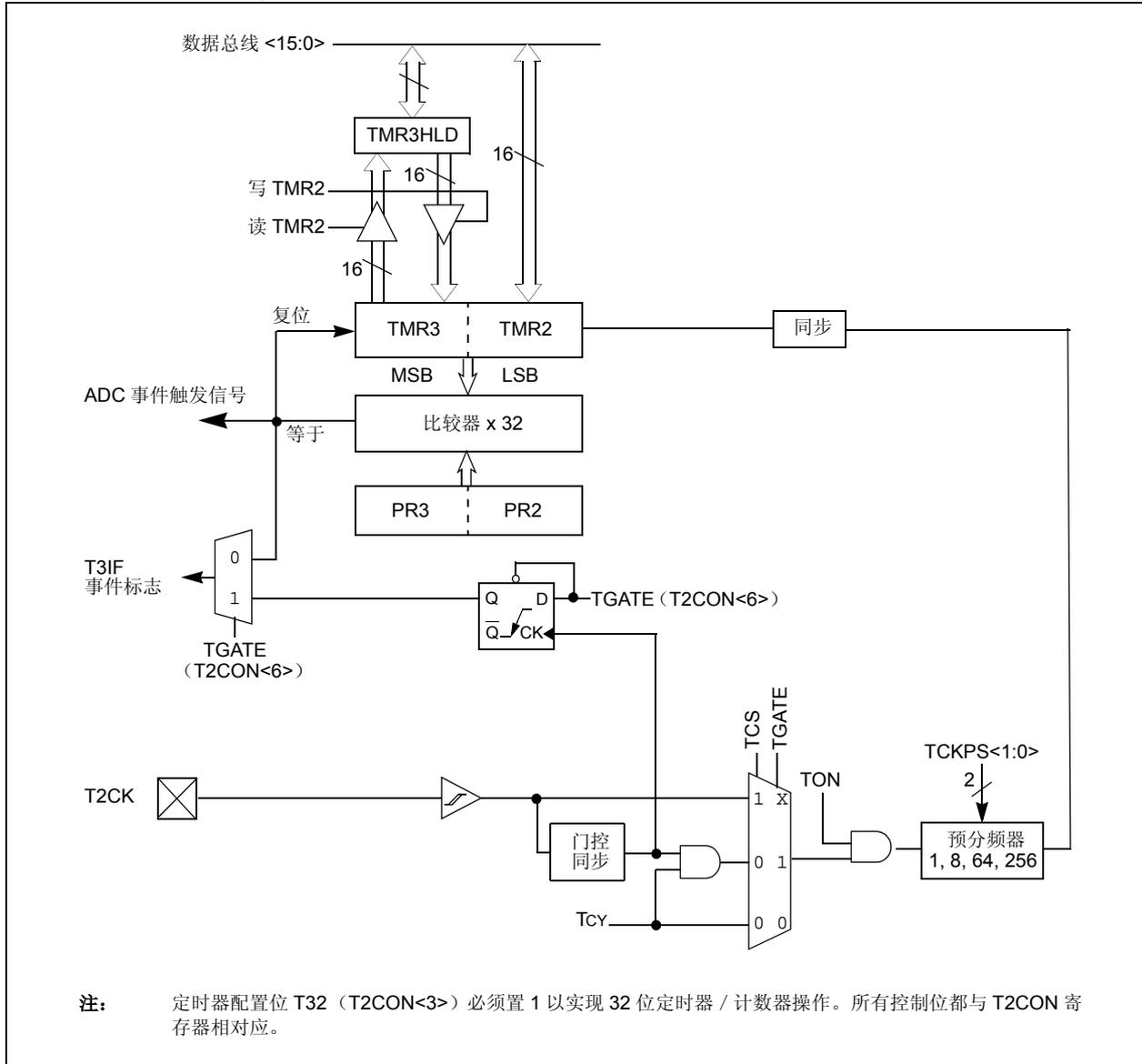
对于同步 32 位写操作，必须首先写入保持寄存器 (TMR3HLD)。如果后续操作是写 TMR2 寄存器的话，则 TMR3HLD 的内容将传送并锁存到 32 位定时器 (TMR3) 的 MSB 中。

32 位同步计数器模式：在 32 位同步计数器模式下，定时器将在外部时钟信号的上升沿递增，外部时钟信号与内部时钟同步。定时器计数，一直递增到与预先装入组合 32 位周期寄存器 PR3/PR2 中的值匹配，然后复位至 0，继续计数。

当定时器配置为同步计数器模式时，且 CPU 进入空闲模式的话，定时器将停止递增，除非 TSIDL (T2CON<13>) 位 = 0。如果 TSIDL = 1，定时器模块逻辑将在 CPU 空闲模式结束时继续递增。

dsPIC30F2011/2012/3012/3013

图 10-1: 32 位 TIMER2/3 框图



dsPIC30F2011/2012/3012/3013

图 10-2: 16 位 TIMER2 框图

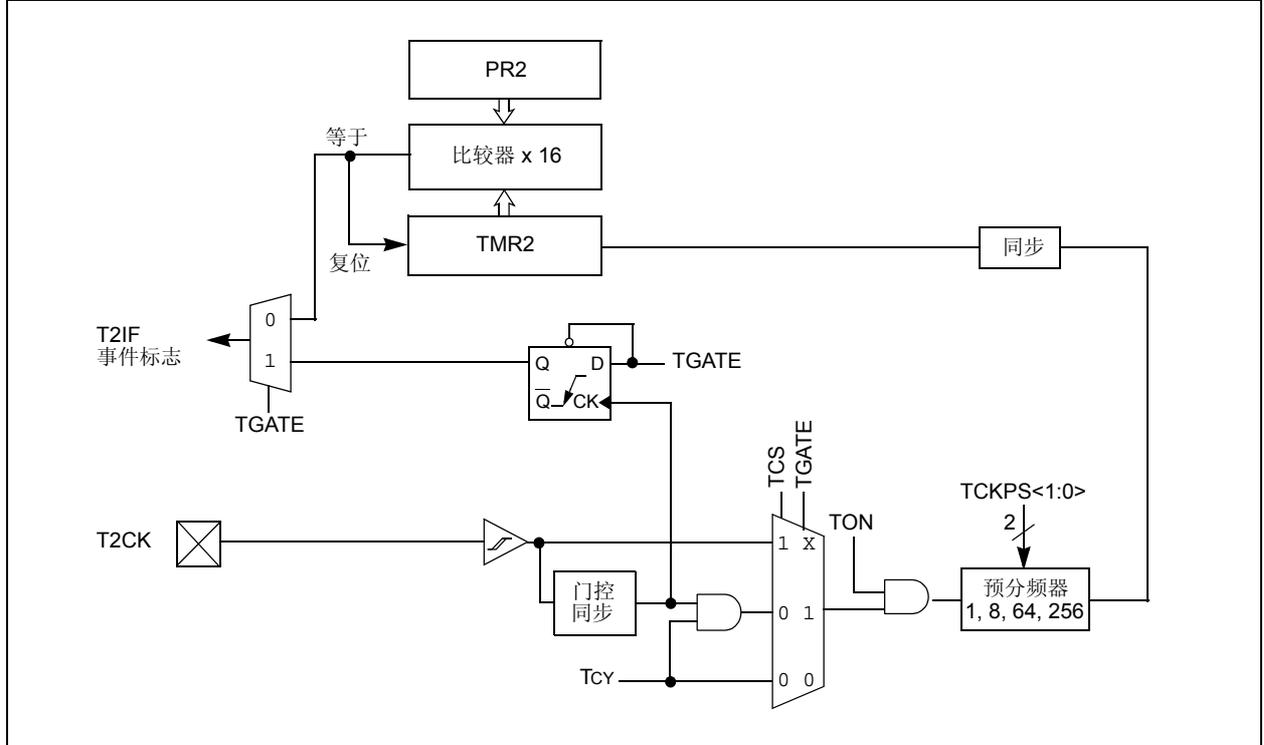
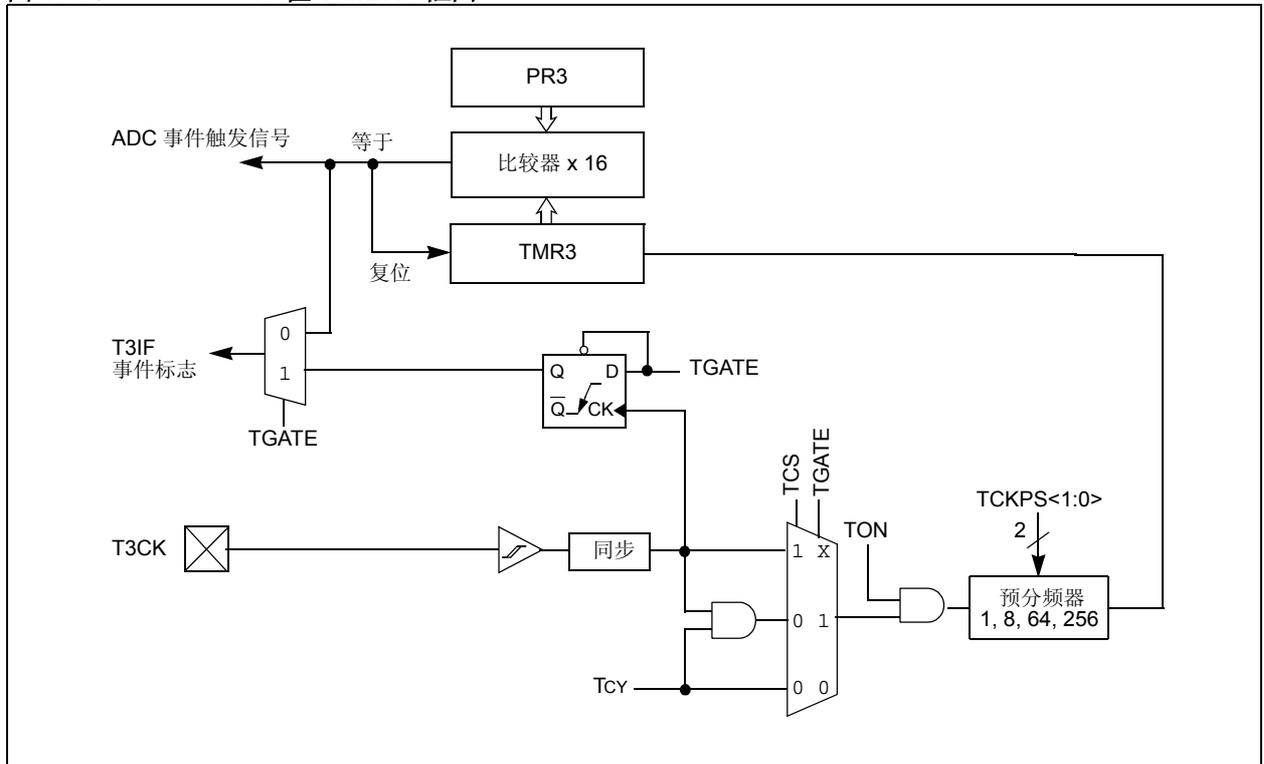


图 10-3: 16 位 TIMER3 框图



dsPIC30F2011/2012/3012/3013

10.1 定时器门控操作

32 位定时器可以置为门控时间累加模式。该模式使得当门控输入信号（T2CK 引脚）为高电平时，内部 Tcy 能够递增相应的定时器。要使得该模式，必须置 1 控制位 TGATE（T2CON<6>）。在此模式下，Timer2 是发起时钟源。对于 Timer3，TGATE 设定被忽略。必须使能定时器（TON = 1），且定时器时钟源设置为内部时钟源（TCS = 0）。

外部信号的下降沿终止计数操作，但不会复位定时器。要从零开始计数，用户必须复位定时器。

10.2 ADC 事件触发信号

当 32 位定时器（TMR3/TMR2）与 32 位组合周期寄存器（PR3/PR2）匹配时，或当 16 位定时器 TMR3 和 16 位周期寄存器 PR3 匹配时，Timer3 将生成 ADC 特殊事件触发信号。

10.3 定时器预分频器

定时器的输入时钟（Fosc/4 或外部时钟），有 1:1、1:8、1:64 或 1:256 的预分频比选择；通过控制位 TCKPS<1:0>（T2CON<5:4> 和 T3CON<5:4>）来选择预分频比。对于 32 定时器操作，发起时钟源是 Timer2。在此模式下不能进行 Timer3 的预分频器操作。当发生以下情况中的任何一种时，预分频器计数器清零：

- 写 TMR2/TMR3 寄存器
- 对 T2CON/T3CON 寄存器进行写操作
- 器件复位，如 POR 和 BOR

但是，如果定时器被禁止（TON = 0），由于预分频器的时钟停止了工作，Timer2 预分频器将不会被复位。

当写 T2CON/T3CON 时，TMR2/TMR3 不会被清零。

10.4 休眠模式下的定时器操作

在 CPU 休眠模式期间，由于禁止了内部时钟，所以定时器不工作。

10.5 定时器中断

32 位定时器模块具有在周期匹配时，或者在外部门控信号下降沿产生中断的能力。当 32 位定时器计数与相应的 32 位周期寄存器相匹配时，或者检测到外部“门控”信号的下降沿时，T3IF 位（IFS0<7>）将置 1，如果允许中断的话则将产生中断。在此模式下，T3IF 中断标志用作中断源。T3IF 位必须在软件中清零。

通过相应的定时器中断允许位 T3IE（IEC0<7>）来允许中断。

表 10-1: TIMER2/3 寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态	
TMR2	0106	Timer2 寄存器																	uuuu uuuu uuuu uuuu
TMR3HLD	0108	Timer3 保持寄存器 (仅适用于 32 位定时器操作)																	uuuu uuuu uuuu uuuu
TMR3	010A	Timer3 寄存器																	uuuu uuuu uuuu uuuu
PR2	010C	周期寄存器 2																	1111 1111 1111 1111
PR3	010E	周期寄存器 3																	1111 1111 1111 1111
T2CON	0110	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS1	TCKPS0	T32	—	TCS	—	0000 0000 0000 0000	
T3CON	0112	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS1	TCKPS0	—	—	TCS	—	0000 0000 0000 0000	

图注: u = 未初始化位

注: 有关寄存器各位的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

11.0 输入捕捉模块

注： 本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参阅《dsPIC30F 系列参考手册》(DS70046E_CN)。

本章对输入捕捉模块和相关的工作模式进行了介绍。此模块提供的工作特性可用于需要进行频率（周期）和脉冲测量的应用场合。

图 11-1 给出了输入捕捉模块的框图。输入捕捉功能可用于以下模式：

- 频率 / 周期 / 脉冲测量
- 其他外部中断源

输入捕捉模块的关键工作特性是：

- 简单捕捉事件模式
- Timer2 和 Timer3 模式选择
- 输入捕捉事件发生时产生中断

通过在 IC1CON 和 IC2CON 寄存器中设置相应的位，选择上述工作模式。dsPIC30F2011/2012/3012/3013 器件具有两个捕捉通道。

11.1 简单捕捉事件模式

dsPIC30F 产品系列中的简单捕捉事件有：

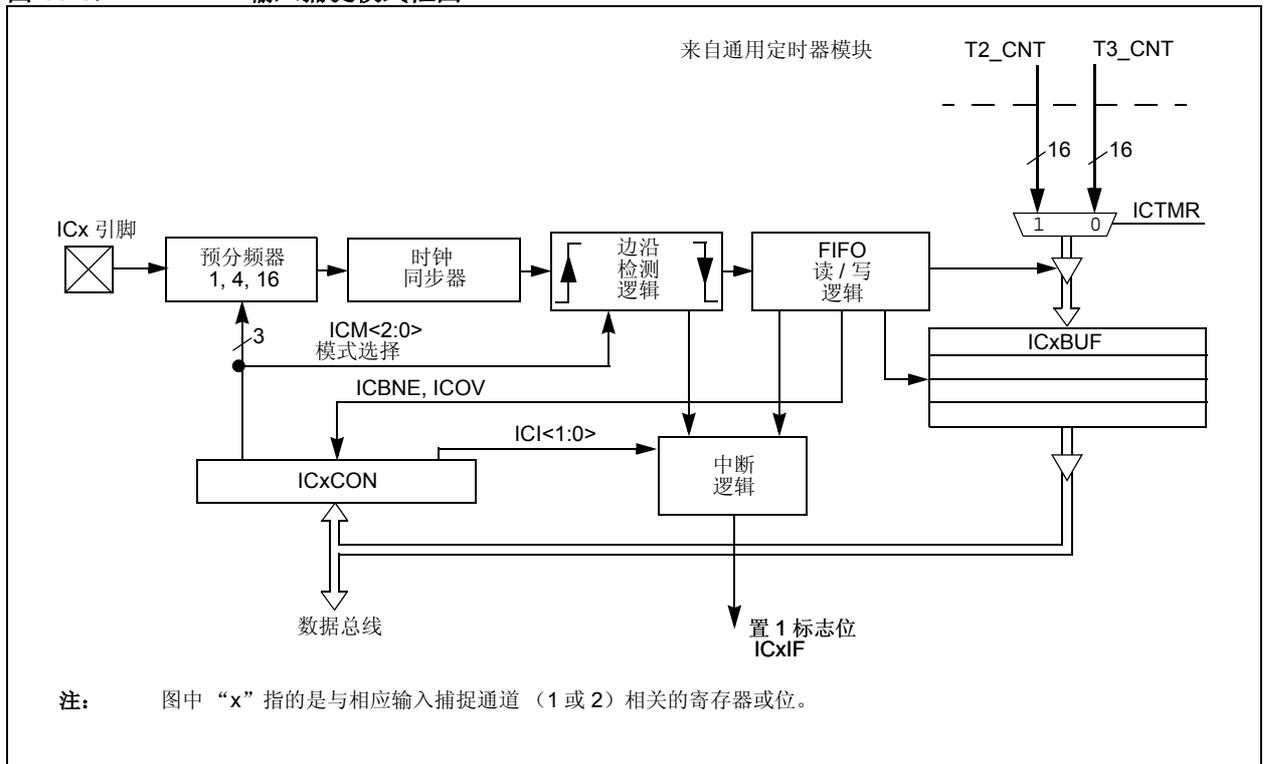
- 在每个下降沿进行捕捉
- 在每个上升沿进行捕捉
- 在每第 4 个上升沿进行捕捉
- 在每第 16 个上升沿进行捕捉
- 在每个上升沿和下降沿进行捕捉

通过设置适当的位 ICM<2:0> (ICxCON<2:0>)，选择上述简单输入捕捉模式。

11.1.1 捕捉预分频器

有四种输入捕捉预分频器设置，它们由 ICM<2:0> (ICxCON<2:0>) 位指定。每当捕捉通道关闭时，预分频器计数器将清零。另外，任何复位都将清零预分频器计数器。

图 11-1: 输入捕捉模式框图



dsPIC30F2011/2012/3012/3013

11.1.2 捕捉缓冲器操作

每个捕捉通道都有一个关联的 FIFO 缓冲器，该缓冲器宽 16 位，深度为四字。有两个状态标志，提供 FIFO 缓冲器的状态：

- ICBNE——输入捕捉缓冲器非空
- ICOV——输入捕捉溢出

ICBNE 将在第一个输入捕捉事件发生时被置 1，并且一直保持置 1 状态，直到所有的捕捉事件都已从 FIFO 中读出。每次从 FIFO 中读出一个字，余下的字将在缓冲器中前进一个位置。

当 FIFO 已满（FIFO 中有四个捕捉事件）时，如果在读 FIFO 之前发生第五个捕捉事件，则将产生溢出，且 ICOV 位将被设置成逻辑 1。第五个捕捉事件将丢失，不会存入 FIFO。而且在从缓冲器读出全部四个事件之前不会再捕捉任何事件。

如果 FIFO 已空，且还没有收到新的捕捉事件，这时读 FIFO 将产生不确定的结果。

11.1.3 TIMER2 和 TIMER3 选择模式

输入捕捉模块有最多 8 个输入捕捉通道。每个通道均可选择两个定时器（Timer2 和 Timer3）之一作为时基。

通过特殊功能寄存器位 ICTMR（ICxCON<7>），来对定时器资源进行选择。对于输入捕捉模块，Timer3 是默认的可用定时器资源。

11.1.4 霍尔传感器模式

当输入捕捉模块设置为在每个边沿（上升沿和下降沿，ICM<2:0> = 001）进行捕捉时，输入捕捉逻辑将执行下列操作：

- 输入捕捉中断标志在每个边沿（上升沿和下降沿）置 1。
- 由于每次捕捉都产生中断，捕捉时产生中断模式设置位 ICI<1:0> 被忽略。
- 在这个模式下，不产生捕捉溢出。

11.2 休眠和空闲模式下的输入捕捉工作

当器件在 CPU 空闲或休眠模式下时，输入捕捉事件将使器件唤醒，如果允许中断，还将产生中断。

如果 ICM<2:0> = 111 且中断允许位置 1，那么当捕捉事件发生时，输入捕捉模块将使 CPU 从休眠或空闲模式中唤醒，这与使能的时钟无关。如果处理中断的条件已经得到满足的话，上述唤醒还将产生中断。唤醒特性可以用来增加额外的外部引脚中断。

11.2.1 CPU 休眠模式下的输入捕捉

CPU 休眠模式允许输入捕捉模块以功能受到限制的方式工作。在 CPU 休眠模式下，ICI<1:0> 位不适用，输入捕捉模块只能用作外部中断源。

当器件处于休眠模式下时，为了使用输入捕捉模块，必须把捕捉模块设置成仅在上升沿产生中断（ICM<2:0> = 111）。在此模式下，4:1 或 16:1 的预分频比设置不适用。

11.2.2 CPU 空闲模式下的输入捕捉

CPU 空闲模式允许输入捕捉模块以全功能的方式工作。在 CPU 空闲模式下，由 ICI<1:0> 位选择的模式是适用的，由控制位 ICM<2:0> 定义的 4:1 和 16:1 捕捉预分频比设置同样也适用。这个模式要求使能所选择的定时器。此外，ICSIDL 位必须置为逻辑 0。

在 CPU 空闲模式下，如果输入捕捉模块定义为 ICM<2:0> = 111，则输入捕捉引脚仅用作外部中断引脚。

11.3 输入捕捉中断

输入捕捉通道具有根据选定的捕捉事件数来产生中断的能力。由控制位 ICI<1:0>（ICxCON<6:5>）来设置选定的捕捉事件数。

每个通道都有一个中断标志位（ICxIF）。各捕捉通道中断标志位于相应的 IFSx 寄存器中。

通过相应捕捉通道中断允许位（ICxIE）来允许中断；捕捉通道中断允许位位于相应的 IEC 控制寄存器中。

表 11-1: 输入捕捉寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
IC1BUF	0140								输入 1 捕捉寄存器									uuuu uuuu uuuu uuuu
IC1CON	0142	—	—	ICSIDL	—	—	—	—	—	ICTMR	IC<1:0>	ICOV	ICBNE	ICM<2:0>				0000 0000 0000 0000
IC2BUF	0144								输入 2 捕捉寄存器									uuuu uuuu uuuu uuuu
IC2CON	0146	—	—	ICSIDL	—	—	—	—	—	ICTMR	IC<1:0>	ICOV	ICBNE	ICM<2:0>				0000 0000 0000 0000

图注: u = 未初始化位

注: 有关寄存器各位的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

12.0 输出比较模块

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

本章对输出比较模块和相关工作模式进行了介绍。此模块提供的特性适用于需要以下工作模式的应用：

- 产生可变宽度输出脉冲
- 功率因数校正

图 12-1 给出了输出比较模块的框图。

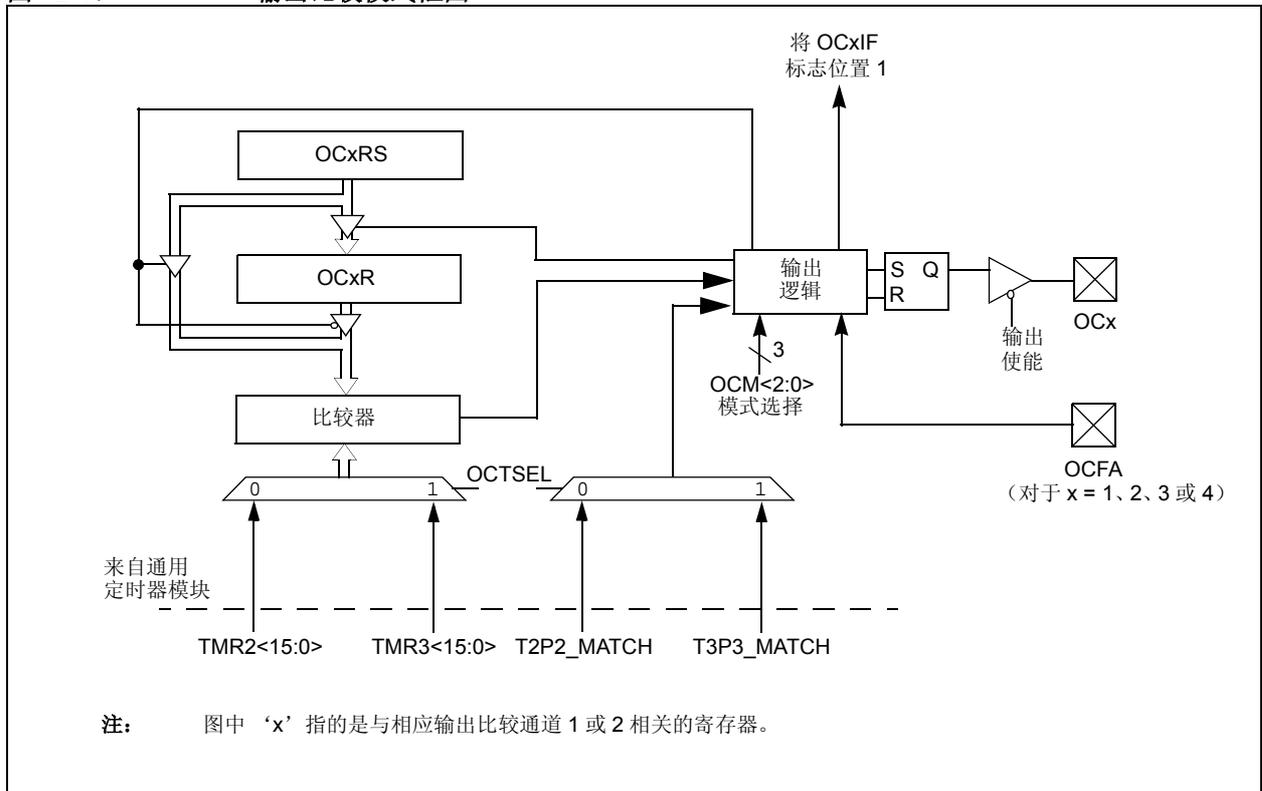
输出比较模块的关键工作特性包括：

- Timer2 和 Timer3 模式选择
- 简单输出比较匹配模式
- 双输出比较匹配模式
- 简单 PWM 模式
- 休眠和空闲模式下的输出比较
- 发生输出比较 /PWM 事件时将产生中断

通过设置 16 位 OC1CON 和 OC2CON 寄存器中的相应位来决定这些工作模式。dsPIC30F2011/2012/3012/3013 器件具有 2 个比较通道。

图 12-1 中的 OCxRS 和 OCxR 表示双比较寄存器。在双比较模式下，OCxR 寄存器用于第一次比较而 OCxRS 用于第二次比较。

图 12-1: 输出比较模式框图



dsPIC30F2011/2012/3012/3013

12.1 Timer2 和 Timer3 选择模式

每个输出比较通道均可选择两个 16 位定时器 Timer2 和 Timer3 中的一个。

通过 OCTSEL 位 (OCxCON<3>) 来控制定时器的选择。Timer2 是输出比较模块默认的定时器资源。

12.2 简单输出比较匹配模式

当控制位 OCM<2:0> (OCxCON<2:0>) = 001、010 或 011 时, 所选输出比较通道被配置为下列三种简单输出比较匹配模式之一:

- 比较强制 I/O 引脚为低电平
- 比较强制 I/O 引脚为高电平
- 比较使 I/O 引脚状态翻转

上述模式中使用了 OCxR 寄存器。OCxR 寄存器将装入一个值, 然后与所选的递增定时器的计数值作比较。进行比较时, 将发生上述比较匹配模式之一。如果在达到 OCxR 中的值之前, 计数器复位为零, 则 OCx 引脚的状态保持不变。

12.3 双输出比较匹配模式

当控制位 OCM<2:0> (OCxCON<2:0>) = 100 或 101 时, 所选输出比较通道被配置为下列两种双输出比较匹配模式之一:

- 单输出脉冲模式
- 连续输出脉冲模式

12.3.1 单脉冲模式

用户若要将模块配置为生成单输出脉冲, 需要执行下列步骤 (假设定时器已关闭):

- 确定指令周期时间 Tcy。
- 根据 Tcy 计算所需的脉冲宽度值。
- 计算从定时器起始值 0x0000 到开始输出脉冲的时间。
- 把脉冲宽度开始和停止时间分别写入 OCxR 和 OCxRS 比较寄存器 (x 表示通道 1,2,……,N)。
- 设置定时器周期寄存器的值, 使之等于或大于 OCxRS 比较寄存器中的值。
- 设置 OCM<2:0> = 100。
- 使能定时器, TON (TxCON<15>) = 1。

要启动另一个单脉冲, 进行另一次写操作设置 OCM<2:0> = 100 即可。

12.3.2 连续脉冲模式

用户若要将模块配置为生成连续输出脉冲, 则需要执行下列步骤:

- 确定指令周期时间 Tcy。
- 根据 Tcy 计算所需的脉冲宽度值。
- 计算从定时器起始值 0x0000 到开始输出脉冲的时间。
- 把脉冲宽度开始和停止时间分别写入 OCxR 和 OCxRS 比较寄存器 (x 表示通道 1,2,……,N)。
- 设置定时器周期寄存器的值, 使之等于或大于 OCxRS 比较寄存器中的值。
- 设置 OCM<2:0> = 101。
- 使能定时器, TON (TxCON<15>) = 1。

12.4 简单 PWM 模式

当控制位 OCM<2:0> (OCxCON<2:0>) = 110 或 111 时, 所选输出比较通道被配置为 PWM 工作模式。当配置为 PWM 工作模式时, OCxR 是主锁存器 (只读), OCxRS 是辅助锁存器。这能使 PWM 电平跳变时不会产生毛刺。

为了把输出比较模块配置为 PWM 工作模式, 用户必须执行下列步骤:

1. 写适当的周期寄存器, 设置 PWM 周期。
2. 写 OCxRS 寄存器, 设置 PWM 占空比。
3. 把输出比较模块配置为 PWM 工作模式。
4. 设置 TMRx 预分频比并使能定时器, TON (TxCON<15>) = 1。

12.4.1 PWM 的输入引脚故障保护

当控制位 OCM<2:0> (OCxCON<2:0>) = 111 时, 所选输出比较通道还是配置为 PWM 工作模式, 但具有输入故障保护的附加功能。在此模式下, 如果在 OCFA/B 引脚上检测到逻辑 0, 则对应的 PWM 输出引脚将被置于高阻输入状态。OCFLT 位 (OCxCON<4>) 表明是否产生故障条件。此状态将保持到下列两个事件都已发生为止:

- 外部故障条件已经消除。
- 通过写适当的控制位, 重新使能了 PWM 模式。

dsPIC30F2011/2012/3012/3013

12.4.2 PWM 周期

通过写入 PRx 寄存器可以指定 PWM 周期。可使用公式 12-1 计算 PWM 周期。

公式 12-1:

$$\text{PWM 周期} = \frac{[(PRx) + 1] \cdot 4 \cdot T_{OSC}}{(\text{TMRx 预分频比})}$$

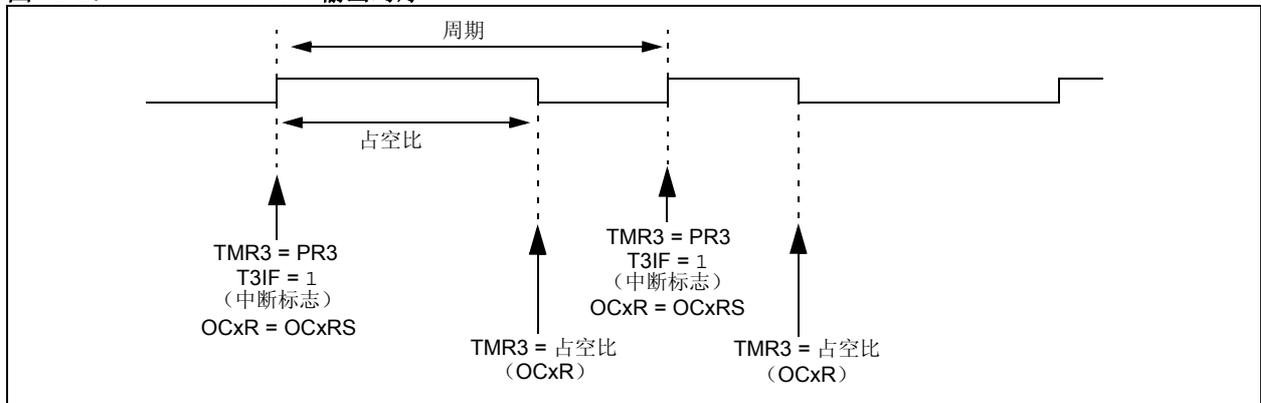
PWM 频率定义为 $1/[\text{PWM 周期}]$ 。

当所选 TMRx 等于其对应的周期寄存器 PRx 时，在下一个递增周期将发生如下四个事件：

- TMRx 清零。
- OCx 引脚置 1。
 - 例外 1: 如果 PWM 占空比为 0x0000, 则 OCx 引脚将保持为低电平。
 - 例外 2: 如果占空比大于 PRx, 则引脚将保持为高电平。
- 把 PWM 占空比从 OCxRS 锁存到 OCxR 中。
- 相应的定时器中断标志置 1。

请参见图 12-2 获取关键的 PWM 周期比较。为了清晰起见, 图中引用的是 Timer3。

图 12-2: PWM 输出时序



12.5 CPU 休眠模式期间的输出比较工作

当 CPU 进入休眠模式时, 所有的内部时钟都将停止。从而, 输出比较通道将把引脚驱动为 CPU 进入休眠模式之前的有效状态。

例如, 当 CPU 进入休眠状态时, 如果引脚为高电平, 则引脚将继续保持为高电平。类似地, 当 CPU 进入休眠状态时, 如果引脚为低电平, 它将继续保持为低电平。在这两种情形下, 当器件唤醒时, 输出比较模块都将恢复工作。

12.6 CPU 空闲模式期间的输出比较工作

当 CPU 进入空闲模式时, 输出比较模块仍然能够全功能工作。

如果 OCSIDL 位 (OCxCON<13>) 为逻辑 0, 所选时基 (Timer2 或 Timer3) 使能且所选定时器的 TSIDL 位为逻辑 0, 输出比较通道将在 CPU 空闲模式期间工作。

12.7 输出比较中断

输出比较通道具有在比较匹配时产生中断的能力, 而与选择的匹配模式无关。

对于除 PWM 之外的所有模式, 当比较事件发生时, 相应的中断标志 (OCxIF) 置 1, 如果允许中断的话还将产生中断。OCxIF 位位于相应的 IFS 寄存器中, 它的清零必须在软件中进行。通过相应的比较中断允许位 (OCxIE) 来允许中断; OCxIE 位位于相应的 IEC 控制寄存器中。

对于 PWM 模式, 当事件发生时, 对应的定时器中断标志位 (T2IF 或 T3IF) 置 1, 如果允许中断的话还将产生中断。TxIF 位在 IFS0 寄存器中, 必须用软件对它清零。通过位于 IEC0 控制寄存器中的定时器中断允许位 (T2IE 或 T3IE) 来允许相应的中断。在 PWM 工作模式下, 输出比较中断标志始终不会置 1。

dsPIC30F2011/2012/3012/3013

表 12-1: 输出比较寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
OC1RS	0180	输出比较 1 从寄存器																
OC1R	0182	输出比较 1 主寄存器																
OC1CON	0184	—	—	OC SIDL	—	—	—	—	—	—	—	—	OC FLT	OCTSEL	OCM<2:0>			0000 0000 0000 0000
OC2RS	0186	输出比较 2 从寄存器																
OC2R	0188	输出比较 2 主寄存器																
OC2CON	018A	—	—	OC SIDL	—	—	—	—	—	—	—	—	OC FLT	OCTSEL	OCM<2:0>			0000 0000 0000 0000

图注: u = 未初始化的位

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

13.0 SPI 模块

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

串行外设接口 (Serial Peripheral Interface, SPI) 模块是同步串行接口，可用于与其他外设 (如 EEPROM、移位寄存器、显示驱动器和 A/D 转换器等) 或者单片机进行通信。SPI 模块与 Motorola 的 SPI 和 SIOP 接口兼容。dsPIC30F2011/2012/3012/3013 器件具有 SPI 模块 SPI1。

13.1 功能说明

图 13-1 为 SPI 模块的简化框图，SPI 模块由一个用于将数据移入和移出的 16 位移位寄存器 SPI1SR 和一个缓冲寄存器 SPI1BUF 组成。控制寄存器 SPI1CON (图中未显示) 用来配置模块。此外，还有一个状态寄存器 SPI1STAT (图中未显示) 用来表明各种状态条件。

注：有关控制和状态寄存器的详细信息请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

串行接口由 4 个 I/O 引脚组成：

- SDI1 (串行数据输入)
- SDO1 (串行数据输出)
- SCK1 (移位时钟输入或输出)

- $\overline{SS1}$ (低电平有效从选择)

在主模式下工作时，SCK1 是时钟输出，但在从模式下它是时钟输入。

一组 8 或 16 个时钟脉冲将数据位从 SPI1SR 移出到 SDO1 引脚，同时将 SDI1 引脚的数据位移入 SPI1SR。当传输完成后将产生中断，相应的中断标志位 (SPI1IF) 置 1。通过中断允许位 (SPI1IE) 可以禁止该中断。

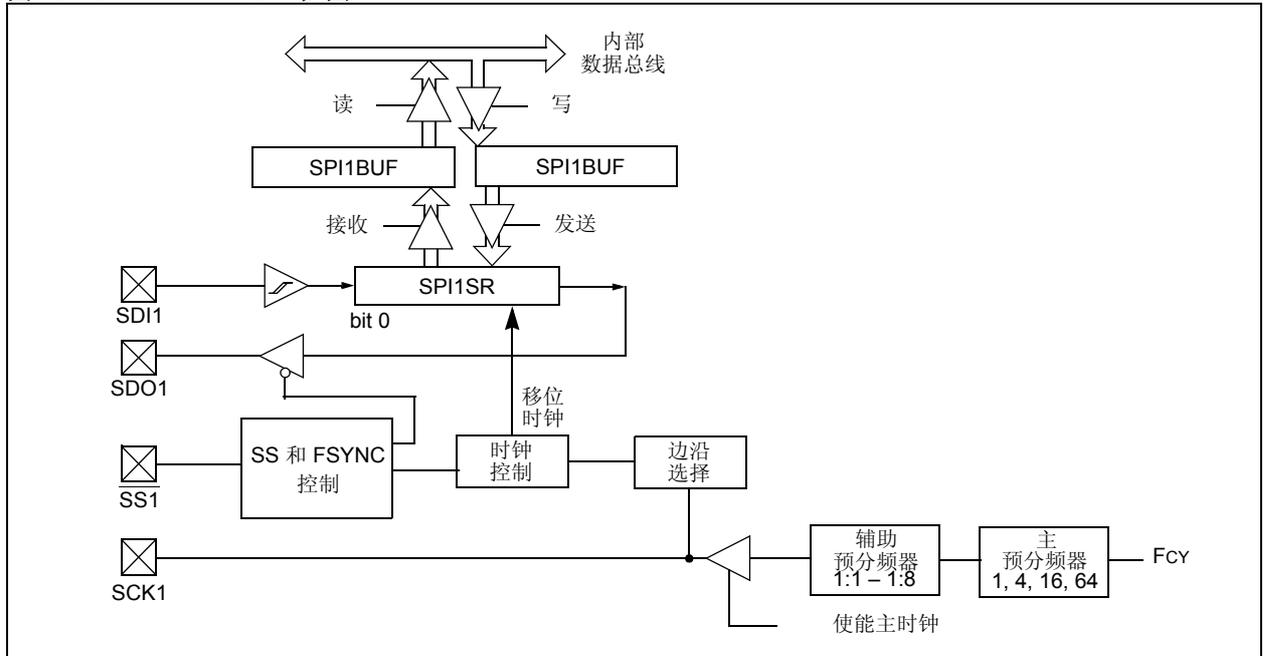
接收操作是双缓冲的。当接收完字节时，将字节从 SPI1SR 传输到 SPI1BUF。

当从 SPI1SR 传输新数据到 SPI1BUF 时，如果接收缓冲器满，模块将使 SPIROV 位置 1，表明产生溢出条件。数据从 SPI1SR 向 SPI1BUF 的传输不会完成，新数据将丢失。当 SPIROV 为 1 时，模块将不会对 SCK1 电平的跳变进行响应；实际上会禁止模块，直到用户软件读 SPI1BUF 为止。

发送写操作同样也是双缓冲的。用户写入 SPI1BUF。当主器件或从器件传输完成后，移位寄存器 (SPI1SR) 的内容将被传送给接收缓冲器。如果已经向缓冲器寄存器写了任何发送数据，发送缓冲器的内容将被传送给 SPI1SR。于是，接收到的数据存放在 SPI1BUF 中，而 SPI1SR 中的发送数据已经准备就绪，可进行下一次传输。

注：发送缓冲器 (SPI1TXB) 和接收缓冲器 (SPI1RXB) 都映射到相同的寄存器地址 SPI1BUF。

图 13-1: SPI 框图



dsPIC30F2011/2012/3012/3013

图 13-2 描绘了两种处理器间的主 / 从连接。在主模式下，通过对系统时钟进行预分频来产生时钟。只要数据写入 SPI1BUF 就会被发送。在最后一个位传输的过程中产生中断。

在从模式下，SCK1 上出现外部时钟时，进行数据的发送和接收。同样，当最后一个位被锁存时产生中断。如果使能了 SS1 控制，那么仅当 SS1 为低电平时使能发送和接收。在 SS1 模式下，当 SS1 为高电平时 SDO1 输出将被禁止。

提供给模块的时钟的频率为 $F_{osc}/4$ 。而后，使用主预分频因子 (PPRE<1:0>) 和辅助预分频因子 (SPRE<2:0>) 对这个时钟进行分频。CKE 位决定发送的时钟边沿，是在时钟从有效状态跳变到空闲状态进行发送，还是反之。CKP 位选择时钟的空闲状态 (高电平或低电平)。

13.1.1 字和字节通信

控制位 MODE16 (SPI1CON<10>) 允许模块在 8 位或 16 位模式下通信。16 位通信，除了发送的位数是 16 而不是 8 以外，与 8 位通信相同。

在更改 MODE16 位之前，用户软件必须禁止模块。用户更改 MODE16 位时，SPI 模块被复位。

8 位和 16 位工作之间的基本区别是：8 位工作模式下数据是从 SPI1SR 的 bit 7 开始发送的；而在 16 位工作模式下，则是从 SPI1SR 的 bit 15 开始发送。在两种模式下，数据都会移入 SPI1SR 的 bit 0。

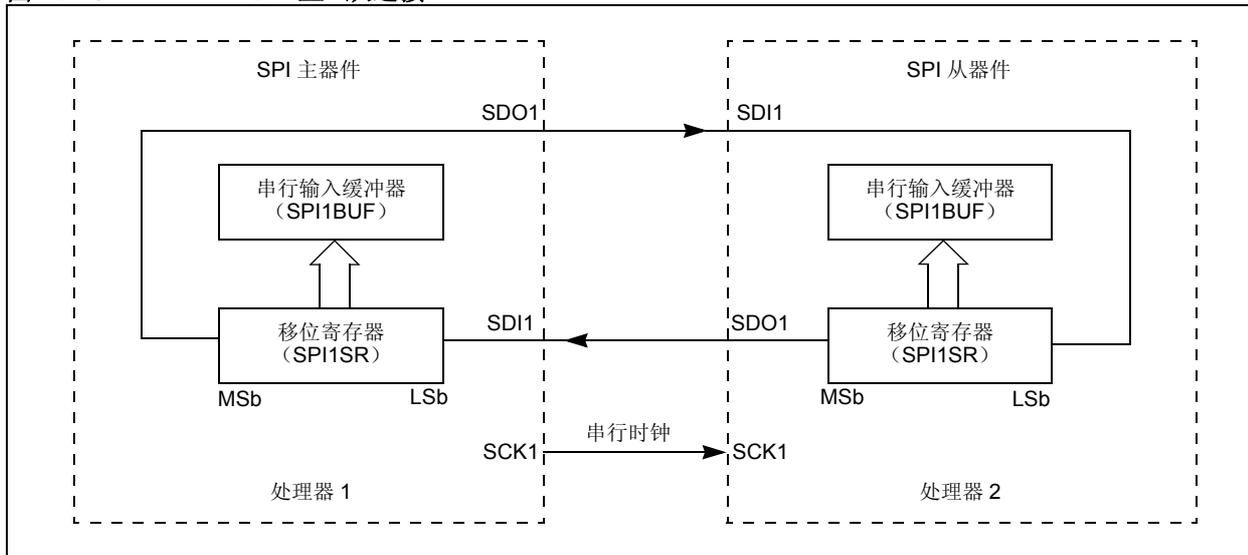
13.1.2 SDO1 禁止

SPI1CON 寄存器中的控制位 DISSDO，用来禁止 SDO1 输出。这样可以允许 SPI1 模块按仅输入配置进行连接。SDO1 也可用作一般 I/O 口。

13.2 帧 SPI 支持

当工作在主模式或从模式时，模块支持基本的帧 SPI 协议。控制位 FRMEN 使能帧 SPI 支持，并使 SS1 引脚用作帧同步脉冲 (FSYNC) 功能。控制位 SPIFSD 决定 SS1 引脚是输入还是输出 (即，模块是接收还是产生帧同步脉冲)。帧脉冲在一个 SPI 时钟周期内是高电平有效脉冲。当帧同步使能时，仅在 SPI 时钟的下一个发送边沿开始发送数据。

图 13-2: SPI 主 / 从连接



dsPIC30F2011/2012/3012/3013

13.3 从选择同步

$\overline{\text{SS1}}$ 引脚允许同步从模式。必须使用 $\overline{\text{SS1}}$ 引脚控制使能位 ($\text{SSEN} = 1$) 把 SPI 配置为 SPI 从模式。当 $\overline{\text{SS1}}$ 引脚为低电平时, 使能发送和接收且驱动 SDO1 引脚。当 $\overline{\text{SS1}}$ 引脚变为高电平时, 将不再驱动 SDO1 引脚。另外, 可以重新同步 SPI 模块, 所有的计数器 / 控制电路都被复位。于是, 当 $\overline{\text{SS1}}$ 引脚再次为低电平时, 发送 / 接收又将从 MSb 开始, 即使 $\overline{\text{SS1}}$ 在发送 / 接收过程中变为高电平。

13.4 CPU 休眠模式期间的 SPI 工作

在休眠模式期间, SPI 模块关闭。如果 CPU 在 SPI 正在进行处理时进入休眠模式, 则发送和接收将中止。

在休眠模式下, 发送器和接收器将停止。但进入或退出休眠模式不影响寄存器的内容。

13.5 CPU 空闲模式期间的 SPI 工作

当器件进入空闲模式时, 所有的时钟源继续工作。SPISIDL 位 ($\text{SPI1STAT}\langle 13 \rangle$) 选择 SPI 模块在空闲模式下是停止工作还是继续工作。如果 $\text{SPISIDL} = 0$, 模块将继续工作。如果 $\text{SPISIDL} = 1$, 模块将停止。

dsPIC30F2011/2012/3012/3013

表 13-1: SPI1 寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
SPI1STAT	0220	SPIEN	—	SPISIDL	—	—	—	—	—	—	SPIROV	—	—	—	—	SPITBF	SPIRBF	0000 0000 0000 0000
SPI1CON	0222	—	FRMEN	SPIFSD	—	DISSDO	MODE16	SMP	CKE	SSEN	CKP	MSTEN	SPRE2	SPRE1	SPRE0	PPRE1	PPRE0	0000 0000 0000 0000
SPI1BUF	0224	发送和接收缓冲器																0000 0000 0000 0000

注：有关寄存器位的描述，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

14.0 I²C 模块

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

I²C 模块（带有 16 位接口）为 I²C 串行通信标准的从模式和多主器件模式提供完全的硬件支持。

模块具有以下主要特性：

- I²C 接口支持主、从模式工作。
- I²C 从模式支持 7 位和 10 位地址。
- I²C 主模式支持 7 位和 10 位地址。
- I²C 端口允许主器件和从器件之间的双向传输。
- I²C 端口的串行时钟同步可以用作握手机制来暂停和继续串行传输（SCLREL 控制）。
- I²C 支持多主器件工作；检测总线冲突并相应地进行仲裁。

14.1 功能说明

硬件完全实现了 I²C 标准和快速模式规范下的全部主从功能，以及 7 位和 10 位寻址。

因此，I²C 模块既可作为 I²C 总线上的主器件工作，也可作为 I²C 总线上的从器件工作。

14.1.1 各种 I²C 模式

支持 I²C 模块工作在以下模式：

- 7 位地址的 I²C 从模式
- 10 位地址的 I²C 从模式
- 7 位或 10 位地址的 I²C 主模式

请参见图 14-1 中的 I²C 编程模型。

14.1.2 I²C 模式下的引脚配置

I²C 有一个双引脚接口，SCL 引脚是时钟线，SDA 引脚是数据线。

14.1.3 I²C 寄存器

I2CCON 和 I2CSTAT 分别是控制寄存器和状态寄存器。I2CCON 寄存器是可读且可写的。I2CSTAT 的低 6 位是只读的，它的其余位则是可读且可写的。

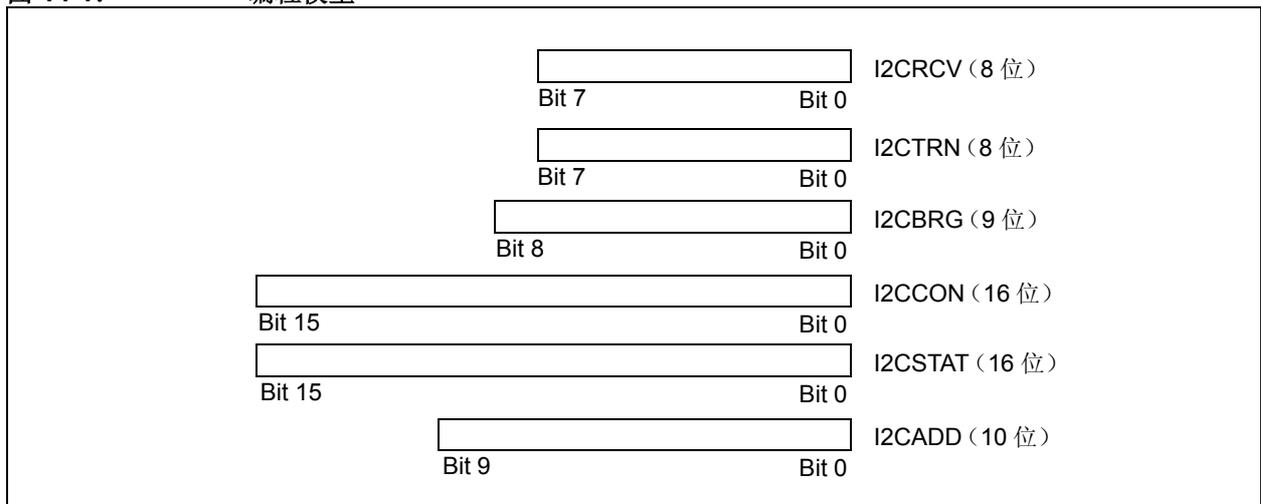
I2CRSR 是移位寄存器，用来对数据进行移位。I2CRCV 是接收缓冲寄存器，可写入、读出数据字节，如图 14-1 所示。I2CTRN 是发送寄存器，发送操作期间，字节将会写入 I2CTRN，如图 14-2 所示。

I2CADD 寄存器存放从地址。状态位 ADD10 表明是否为 10 位地址模式。I2CBRG 用来保存波特率发生器的重载值。

在进行接收时，I2CRSR 和 I2CRCV 一起形成双缓冲接收器。在 I2CRSR 接收到一个完整的字节后，字节被送至 I2CRCV 并产生中断脉冲。在发送期间，I2CTRN 不是双缓冲的。

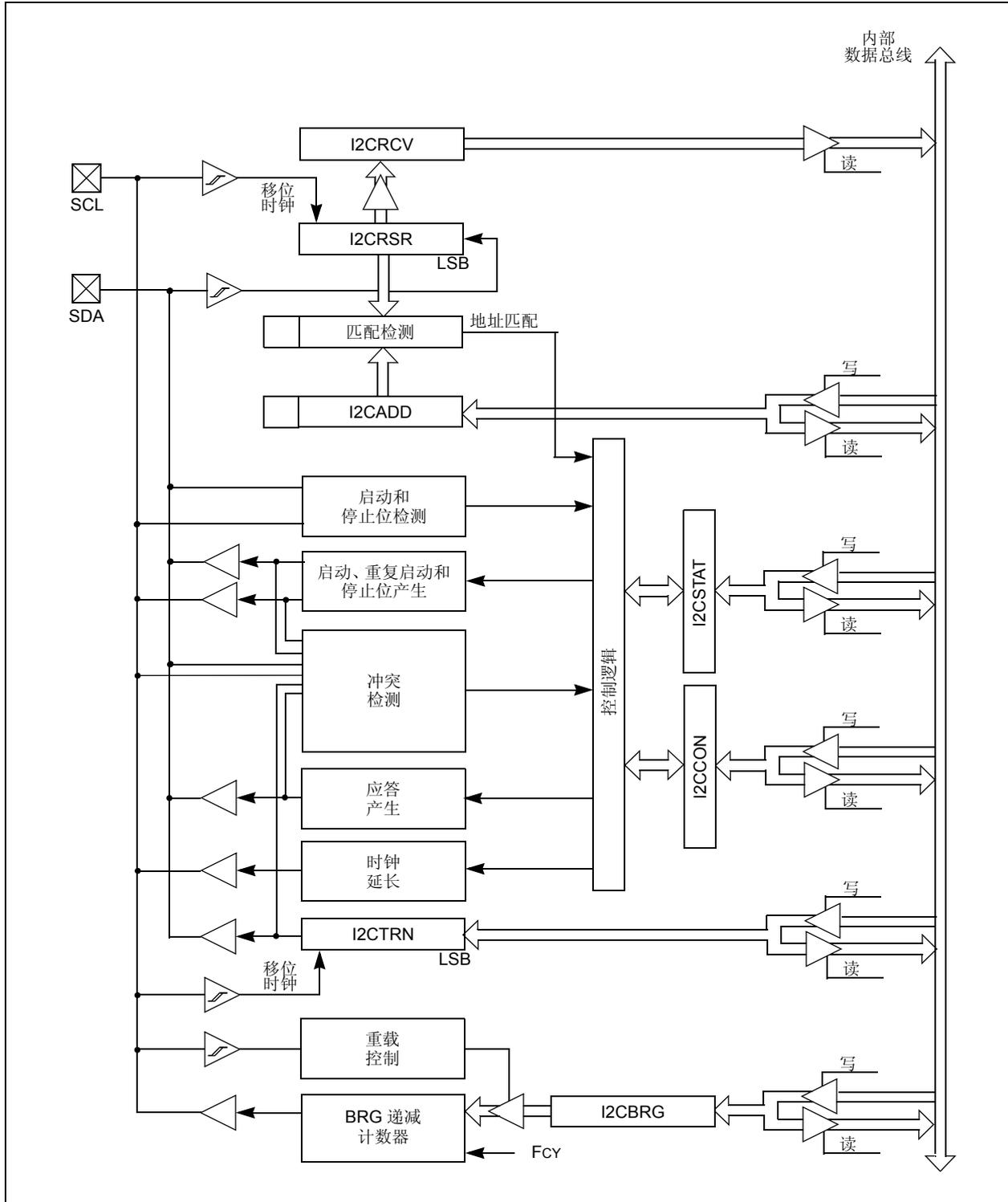
注：在 10 位寻址模式下，重复启动条件发生后，用户只需匹配前 7 位地址。

图 14-1: 编程模型



dsPIC30F2011/2012/3012/3013

图 14-2: I²C™ 框图



dsPIC30F2011/2012/3012/3013

14.2 I²C 模块地址

I2CADD 寄存器用于保存从地址。它是一个 10 位寄存器。

当 A10M 位 (I2CCON<10>) 为 0 时, 模块把地址解释为 7 位地址。接收地址时, 将接收到的地址与 I2CADD 寄存器的低 7 位进行比较。

当 A10M 位为 1 时, 模块将认为地址是 10 位地址。接收地址时, 将接收到的地址与二进制值 “11110 A9 A8” (其中 A9 和 A8 为 I2CADD 的高 2 位) 进行比较。如果两者相匹配, 则将下一个地址与 I2CADD 的低 8 位进行比较, 这是 10 位寻址协议规定的。

表 14-1 中给出了 dsPIC30F 支持的 7 位 I²C 从地址。

表 14-1: 7 位 I²C™ 从地址

0x00	广播呼叫地址或启动字节
0x01-0x03	保留
0x04-0x07	Hs 模式主机码
0x04-0x77	7 位有效地址
0x78-0x7b	10 位有效地址 (低 7 位)
0x7c-0x7f	保留

14.3 I²C 7 位从模式的工作

一旦使能 (I2CEN = 1), 从模块将等待启动位出现 (即 I²C 模块处于 “空闲” 模式)。检测到启动位后, 会将 8 个位移入 I2CRSR, 并将地址与 I2CADD 进行比较。在 7 位模式下 (A10M = 0), 将 I2CADD<6:0> 位和 I2CRSR<7:1> 进行比较, 而 I2CRSR<0> 为 R_W 位。所有输入位均在 SCL 引脚的上升沿被采样。

如果发生地址匹配, 则发送应答, 且在第 9 位 (ACK) 的下降沿将从事件中中断标志位 (SI2CIF) 置 1。地址匹配不会影响 I2CRCV 缓冲器的内容或 RBF 位。

14.3.1 从模式发送

如果接收到的 R_W 位为 1, 则串行端口进入发送模式。模块将在第 9 位发送 ACK, 并将 SCL 引脚保持为 0, 直到 CPU 写 I2CTRN 进行响应为止。通过把 SCLREL 置 1 释放 SCL, 而后数据的 8 个位被移出。数据位在 SCL 下降沿移出, 因此, 当 SCL 为高电平时, SDA 引脚信号有效。无论从主器件收到的 ACK 状态如何, 都在第 9 个时钟脉冲的下降沿发送中断脉冲。

14.3.2 从模式接收

如果地址匹配时, 接收到的 R_W 位是 0, 就将启动接收模式。在 SCL 上升沿采样所有进入的位。接收到 8 个位之后, 如果 I2CRCV 未满载或者 I2COV 没有置 1, I2CRSR 中的数据将被送至 I2CRCV。在第九个时钟发送 ACK。

如果 RBF 标志置 1, 表明 I2CRCV 仍然存在有前一次收到的数据 (RBF = 1), 则不发送 ACK; 然而, 仍将产生中断脉冲。如果出现溢出, I2CRSR 的内容不会被装载到 I2CRCV 中。

注: 当 I2COV 位为 1 且 RBF 标志位为 0 时, 装载 I2CRCV 寄存器。在这种情形下, 已对 I2CRCV 寄存器执行了读操作, 但在下一次接收操作开始之前, 用户不会清除 I2COV 位的状态。不发送应答信号 (ACK = 1), 但会更新 I2CRCV 寄存器的内容。

14.4 I²C 10 位从模式的工作

在 10 位模式下, 基本的接收和发送操作与 7 位模式下的操作相同。不过, 地址匹配的判据更加复杂。

I²C 规范要求, 对于写操作, 必须在一个启动位后跟两个地址字节来寻址从器件。

A10M 控制位置 1 表明 I2CADD 中的地址是 10 位地址, 而不是 7 位地址。报文地址首字节的地址检测协议, 对于 7 位和 10 位报文而言, 是完全相同的, 但首字节各位进行比较的机制不同。

I2CADD 存放完整的 10 位地址。在接收到启动位后的地址时, I2CRSR <7:3> 与立即数 11110 (缺省 10 位地址) 进行比较, I2CRSR <2:1> 与 I2CADD <9:8> 进行比较。如果出现匹配且 R_W = 0, 则发出中断脉冲。ADD10 位清零, 表明地址部分匹配。如果地址不匹配, 或者 R_W = 1, 则 ADD10 位清零, 模块返回到空闲状态。

然后, 接收地址的低字节, 与 I2CADD <7:0> 进行比较。如果出现匹配, 则产生中断脉冲且置 1 ADD10 位, 表明 10 位地址完全匹配。如果地址不匹配的话, ADD10 位清零, 模块返回到空闲状态。

dsPIC30F2011/2012/3012/3013

14.4.1 10 位地址从模式接收

一旦以上述方式使用完整的 10 位地址寻址到从器件（我们把这个状态叫做“PRIOR_ADDR_MATCH”），主器件就可以开始发送数据字节，供从器件接收。

14.4.2 10 位地址从模式发送

一旦寻址到从器件，主器件就可以产生重复启动位，复位地址的高字节，并置 1 R_W 位，但不产生停止位，于是开始进行从器件发送操作。

14.5 自动时钟延长

在从模式下，通过时钟延长，模块能够同步读缓冲区与写主器件。

14.5.1 发送时钟延长

在 7 位和 10 位地址发送模式下，如果 TBF 位清零（表明缓冲器为空），则在第九个时钟的下降沿后清零 SCLREL 位，就实现了时钟延长。

在从发送模式下，始终进行时钟延长，而与 STREN 位的状态无关。

在发送序列的第 9 个时钟后发生时钟同步。如果器件在第 9 个时钟信号的下降沿采样到 ACK 且 TBF 位仍为零，则自动清零 SCLREL 位，从而使 SCL 线变为低电平。用户 ISR 必须在允许继续发送之前将 SCLREL 位置 1。通过将 SCL 线保持为低电平，使用户在主器件启动下一个发送序列之前有时间执行 ISR，并装载 I2CTRN 的内容。

- | |
|--|
| <p>注 1: 如果用户载入 I2CTRN 寄存器的内容，并在第 9 个时钟的下降沿之前将 TBF 位置 1，则 SCLREL 位不会清零，且不会发生时钟延长。</p> <p>2: SCLREL 位可由软件置 1，而无需考虑 TBF 位的状态。</p> |
|--|

14.5.2 接收时钟延长

在从接收模式下，I2CCON 寄存器的 STREN 位可用于使能时钟延长。将 STREN 位置 1 时，SCL 引脚在每个数据接收序列结束时均保持低电平。

14.5.3 7 位寻址时的时钟延长 (STREN = 1)

在从接收模式下，当 STREN 位置 1 时，若缓冲寄存器满，则 SCL 线保持为低电平。对于 7 位和 10 位寻址模式，延长 SCL 输出的方法是相同的。

在接收序列的第 9 个时钟后发生时钟延长。在 $\overline{\text{ACK}}$ 序列末端的第 9 个时钟的下降沿，如果 RBF 位被置 1，则 SCLREL 位会自动清零，从而强制将 SCL 输出保持为低电平。用户 ISR 必须在允许继续接收之前将 SCLREL 位置 1。通过将 SCL 线保持为低电平，使用户在主器件启动下一个接收序列之前有时间执行 ISR，并读取 I2CRCV 的内容。这将防止发生缓冲器溢出。

- | |
|--|
| <p>注 1: 如果用户读取 I2CRCV 寄存器的内容，并在第 9 个时钟的下降沿之前将 RBF 位清零，则 SCLREL 位不会清零，且不会发生时钟延长。</p> <p>2: SCLREL 位可由软件置 1，而无需考虑 RBF 位的状态。在下一个接收序列开始之前，用户应该在 ISR 中清零 RBF 位，以避免溢出。</p> |
|--|

14.5.4 10 位寻址模式下的时钟延长 (STREN = 1)

在寻址过程中自动发生时钟延长。由于模块有一个寄存器用于存放完整的地址，协议不必等待地址更新。

寻址过程完成后，每个数据接收或发送序列都要进行时钟延长，如前所述。

14.6 软件控制的时钟延长 (STREN = 1)

当 STREN 位为 1 时，可使用软件清零 SCLREL 位，以允许通过软件控制时钟延长。逻辑将写 SCLREL 位与 SCL 时钟同步。清零 SCLREL 位不会将 SCL 输出置为低电平，直至模块检测到 SCL 输出的下降沿且采样到 SCL 为低。在 SCL 线采样为低时，如果用户清零 SCLREL 位，则 SCL 输出将保持为低。SCL 输出将保持为低，一直到 SCLREL 位置 1，且 I²C 总线上所有其他器件都已经释放了 SCL。这确保了写 SCLREL 位的操作不会违背 SCL 的最小高电平时间要求。

如果 STREN 位为 0，软件对 SCLREL 位的写操作将被忽略，不会对 SCLREL 位产生影响。

dsPIC30F2011/2012/3012/3013

14.7 中断

I²C 模块产生两个中断标志: MI2CIF (I²C 主中断标志) 和 SI2CIF (I²C 从中断标志)。MI2CIF 中断标志, 会在主器件报文事件完成时置 1 (从而激活中断)。SI2CIF 中断标志, 在检测到发往从器件的报文时置 1 (从而激活中断)。

14.8 斜率控制

对于快速模式 (400 kHz), I²C 标准要求对 SDA 和 SCL 信号进行斜率控制。如果需要的话, 用户可通过控制位 DISSLW 来禁止斜率控制。对于 1 MHz 模式, 必须禁止斜率控制。

14.9 IPMI 支持

IPMIEN 控制位允许模块支持智能外设管理接口 (Intelligent Peripheral Management Interface, IPMI)。当此位被置 1 时, 模块接受所有地址并对这些地址进行操作。

14.10 广播呼叫地址支持

广播呼叫地址可寻址所有器件。当使用此地址时, 理论上所有器件都应对此地址作出应答。

广播呼叫地址是 I²C 协议为特定目的保留的 8 个地址之一。它由全 0 组成, 且 R_W = 0。

当广播呼叫使能位 (GCEN) 被置 1 (I2CCON<7> = 1) 时识别广播呼叫地址。检测到启动位后, 将 8 位数据移入 I2CRSR 寄存器, 并将地址与 I2CADD 进行比较, 同时与固化在硬件中的广播呼叫地址进行比较。

如果发生广播呼叫地址匹配, 则在下一个时钟之后, I2CRSR 的内容被传输到 I2CRCV, 在第 9 位 (ACK 位) 的下降沿将 RBF 标志位置 1, 主事件中断标志 (MI2CIF) 被置 1。

响应中断时, 可通过读 I2CRCV 寄存器的内容检查中断源, 从而判断该地址是特定于器件的地址还是广播呼叫地址。

14.11 I²C 主模式支持

用作主器件时, 支持如下六种操作:

- 在 SDA 和 SCL 上产生启动条件。
- 在 SDA 和 SCL 上产生重复启动条件。
- 写 I2CTRN 寄存器以启动数据 / 地址发送。
- 在 SDA 和 SCL 上产生停止条件。
- 配置 I²C 端口以接收数据。
- 在数据字节接收完成后产生 ACK 条件。

14.12 I²C 主模式下的工作

主器件产生所有的串行时钟脉冲以及启动和停止条件。由停止条件或重复启动条件停止数据传输。由于重复启动条件是下一次串行传输的开始, 所以此时不会释放 I²C 总线。

在主发送模式下, 由 SDA 引脚输出串行数据, 而 SCL 引脚输出串行时钟。发送的第一个字节中包含接收器件的从地址 (7 位) 和数据方向位。此时, 数据方向位 (R_W) 为逻辑 0。每次发送 8 位串行数据。在每个字节发送完之后, 会收到一个 ACK 位。输出启动和停止条件来表明串行传输的开始和结束。

在主接收模式下, 发送的第一个字节中包含发送器件的从地址 (7 位) 和数据方向位。此时, 数据方向位 (R_W) 为逻辑 1。这样, 发送的第一个字节为 7 位从地址, 后跟一个表明接收的位 1。通过 SDA 接收串行数据, 而 SCL 输出串行时钟。每次接收 8 位串行数据。在每个字节接收完之后, 会发送到一个 ACK 位。启动和停止条件表示发送的开始和结束。

14.12.1 I²C 主发送

数据字节、7 位地址或 10 位地址的后半部分的发送, 通过简单地写值到 I2CTRN 寄存器即可完成。当模块处于 WAIT 状态时, 用户只能写 I2CTRN 寄存器。此操作会将缓冲器满标志位 (TBF) 置 1, 允许波特率发生器开始计数并开始下一次发送。SCL 信号出现下降沿之后, 将地址 / 数据的每一位都移出到 SDA 引脚。发送状态标志位 TRSTAT (I2CSTAT<14>) 显示主器件是否在发送。

dsPIC30F2011/2012/3012/3013

14.12.2 I²C 主接收

通过设置接收使能位 RCEN (I2CCON<3>) 可以使能主模式接收。在 RCEN 置 1 之前, I²C 模块必须是空闲的, 否则 RCEN 位被忽略。波特率发生器开始计数, 每次计满返回到零时, 在每个时钟的上升沿, SCL 引脚的状态变为 ACK, 数据移入至 I2CRSR 中。

14.12.3 波特率发生器

在 I²C 主模式下, 波特率发生器的重载值位于 I2CBRG 寄存器中。波特率发生器装入该值后, 发生器递减计数到 0, 然后停止, 直到发生再次装入。如果发生时钟仲裁, 例如 SCL 引脚采样为高电平时, 将重载波特率发生器。

根据 I²C 标准, FSCK 可以是 100 kHz 或 400 kHz。然而, 用户可以指定任何波特率, 最高到 1 MHz。I2CBRG 的值不能是 0 或 1。

公式 14-1: 串行时钟速率

$$I2CBRG = \left(\frac{FCY}{F_{SCL}} - \frac{FCY}{1,111,111} \right) - 1$$

14.12.4 时钟仲裁

在任何接收、发送或重复启动 / 停止条件期间, 当主器件释放了 SCL 引脚 (允许 SCL 悬空为高电平), 就会出现时钟仲裁。当释放 SCL 引脚时, 波特率发生器暂停计数, 直到 SCL 引脚被实际采样到高电平为止。当 SCL 引脚被采样到高电平时, 波特率发生器重新装载 I2CBRG 的内容并开始计数。在外部器件使时钟保持为低电平时, 这可以始终保证 SCL 高电平时间至少为一个 BRG 计满返回计数周期。

14.12.5 多主器件通信、总线冲突和总线仲裁

多主器件工作的支持, 是通过总线仲裁来实现的。当主器件在 SDA 引脚上输出地址 / 数据位时, 第一个主器件使 SDA 悬空为高电平从而输出一个 “1”, 而另一个主器件要输出 “0”, 就会发生仲裁。当 SCL 引脚悬空为高时, 数据应该是稳定的。如果 SDA 上预期数据是 “1”, 但从 SDA 引脚采样到的数据是 “0”, 那么就发生了总线冲突。主器件将置 1 MI2CIF 脉冲, 并把 I²C 端口的主器件部分复位到空闲状态。

如果正在进行发送时产生总线冲突, 将停止发送, 清除 TBF 标志, 释放 SDA 和 SCL 线, 而后可向 I2CTRN 写入数据。当用户执行 I²C 主事件中断服务程序时, 如果 I²C 总线空闲 (即 P 位置 1), 用户可以通过产生一个启动条件继续通信。

当总线冲突发生在启动、重复启动、停止或应答条件期间, 将中止这些条件, 释放 SDA 和 SCL 线, 清零 I2CCON 寄存器中对应的控制位。当用户执行总线冲突中断服务程序时, 如果 I²C 总线空闲, 用户可以通过产生一个启动条件继续通信。

主器件继续监视 SDA 和 SCL 引脚, 当产生停止条件时, 将 MI2CIF 位置 1。

写 I2CTRN 寄存器的操作将从第一个数据位开始发送数据, 而与总线冲突发生时发送器的状态无关。

在多主器件环境中, 在检测到启动和停止条件时产生中断, 能够确定总线何时空闲。当 I2CSTAT 中 P 位置 1 时, 器件可以控制 I²C 总线; 否则, 总线空闲, 且 S 和 P 位清零。

14.13 CPU 休眠和空闲模式期间 I²C 模块的工作

14.13.1 CPU 休眠模式期间 I²C 的工作

当器件进入休眠模式时, 模块的全部时钟源都将关闭并保持为逻辑 0。如果休眠发生在发送过程中, 且时钟停止时状态机部分进入发送, 发送将中止。类似地, 如果休眠出现在接收过程中, 接收也将中止。

14.13.2 CPU 空闲模式期间 I²C 的工作

对于 I²C, I2CSIDL 位选择 CPU 空闲时模块是停止还是继续工作。如果 I2CSIDL = 0, 模块将继续工作; 如果 I2CSIDL = 1, 模块将停止工作。

dsPIC30F2011/2012/3012/3013

表 14-2: I²C™ 寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
I2CRCV	0200	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
I2CTRN	0202	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 1111 1111
I2CBRG	0204	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000
I2CCON	0206	I2CEN	—	I2CSIDL	SCLREL	IPMIEN	A10M	DISSLW	SMEN	GCEN	STREN	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN	0001 0000 0000 0000
I2CSTAT	0208	ACKSTAT	TRSTAT	—	—	—	BCL	GCSTAT	ADD10	IWCOL	I2COV	D_A	P	S	R_W	RBF	TBF	0000 0000 0000 0000
I2CADD	020A	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000 0000 0000 0000

注: 有关寄存器位域的描述请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

15.0 通用异步收发器 (UART) 模块

注： 本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

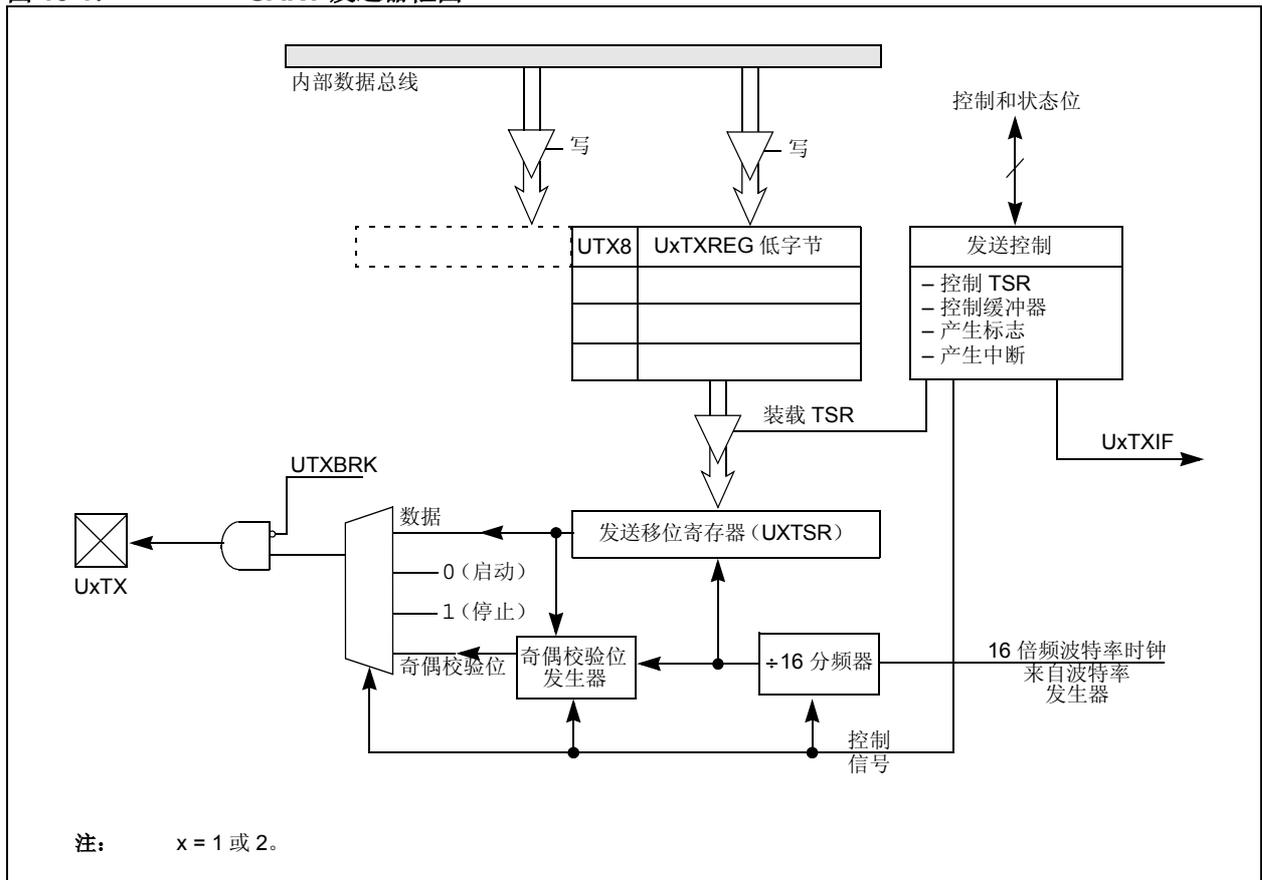
本章介绍了通用异步接收器 / 发送器通信模块。dsPIC30F2011/2012/3012 处理器有一个 UART 模块 (UART1)。dsPIC30F3013 处理器有两个 UART 模块 (UART1 和 UART2)。

15.1 UART 模块概述

UART 模块的主要特性是：

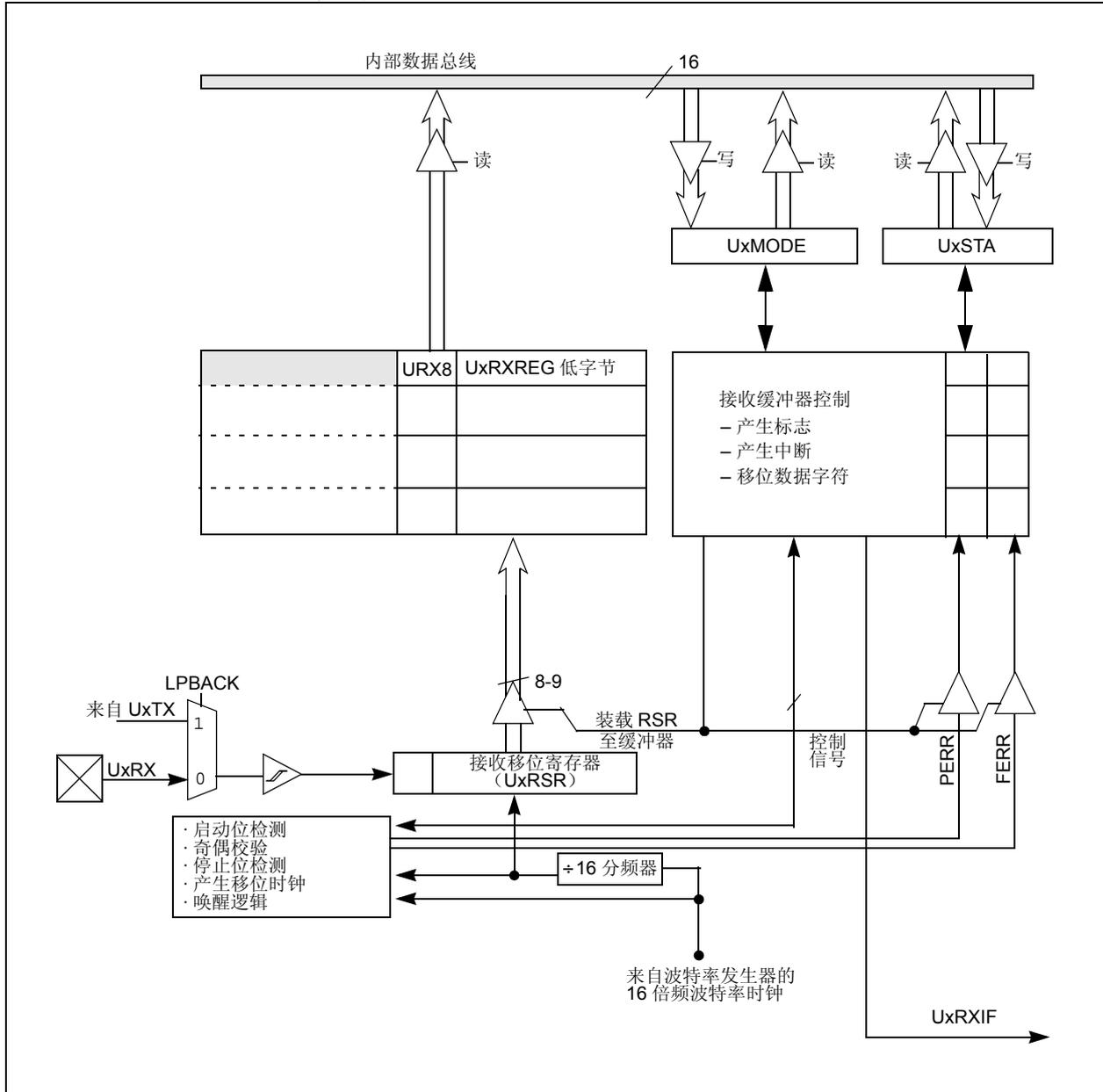
- 全双工 8 位或 9 位数据通信
- 偶校验、奇校验或无奇偶校验选项 (对于 8 位数据)
- 一个或两个停止位
- 完全集成的波特率发生器，具有 16 位预分频器
- 在 30 MHz 指令速率时，波特率范围为 38 bps 到 1.875 Mbps
- 4 字深度发送数据缓冲器
- 4 字深度接收数据缓冲器
- 奇偶校验错误、帧错误和缓冲器溢出错误检测
- 支持仅在地址检测 (第 9 位 = 1) 时产生中断
- 独立的发送和接收中断
- 用于支持诊断的环回模式
- UART1 的备用接收和发送引脚

图 15-1: UART 发送器框图



dsPIC30F2011/2012/3012/3013

图 15-2: UART 接收器框图



15.2 使能和设置 UART

15.2.1 使能 UART

UART 模块的使能，是通过置 1 UxMODE 寄存器（其中，x = 1 或 2）中的 UARTEN 位来进行的。一旦使能，UxTX 和 UxRX 引脚被分别配置为输出和输入，这改写了相应 I/O 端口引脚的 TRIS 和 LAT 寄存器位的设置。在没有传输发生时，UxTX 引脚状态为逻辑 1。

15.2.2 禁止 UART

通过清零 UxMODE 寄存器中的 UARTEN 位，禁止 UART 模块。这是任何复位后的默认状态。如果 UART 被禁止，那么所有的 I/O 引脚均用作端口引脚，受相应端口引脚的 LAT 和 TRIS 位的控制。

禁止 UART 模块将缓冲器复位为空状态。缓冲器中的所有数据字符都将丢失，同时波特率计数器也将复位。

当 UART 模块被禁止时，所有与之相关的错误和状态标志都将复位。URXDA、OERR、FERR、PERR、UTXEN、UTXBRK 和 UTXBF 位被清零，而 RIDLE 和 TRMT 被置 1。其他的控制位，包括 ADDEN、URXISEL<1:0> 和 UTXISEL，以及 UxMODE 和 UxBRG 寄存器则不受影响。

当 UART 处于工作状态时，对 UARTEN 位清零将中止所有等待的发送和接收，同时还象上面定义的那样将模块复位。再次使能 UART 将使用同样的配置重新启动 UART。

15.2.3 备用 I/O

通过置 1 ALTIO 位（UxMODE<10>）可使能备用 I/O 功能。如果 ALTIO = 1，UART 模块将使用 UxATX 和 UxARX 引脚（分别为备用发送引脚和备用接收引脚）而不是 UxTX 和 UxRX 引脚。如果 ALTIO = 0，UART 模块将使用 UxTX 和 UxRX 引脚。

15.2.4 设置数据、奇偶校验以及停止位选择

UxMODE 寄存器中的控制位 PDSEL<1:0>，用来选择发送时使用的数据长度和奇偶校验。数据长度可以是 8 位，具有偶校验位或奇校验位或没有奇偶校验位，数据长度也可以是没有奇偶校验位的 9 位。

STSEL 位决定在数据发送期间，是使用一个还是两个停止位。

UART 的默认（上电）设置是 8 位、无奇偶校验以及 1 个停止位（通常表示为 8, N, 1）。

15.3 发送数据

15.3.1 在 8 位数据模式下发送

为了发送 8 位数据，必须执行下列步骤：

1. 设置 UART：
首先，必须选择数据长度、奇偶校验和停止位的位数。然后，在 UxMODE 和 UxSTA 寄存器中设置发送和接收中断允许位以及优先级位。另外，必须把适当的波特率值写入 UxBRG 寄存器。
2. 通过置 1 UARTEN 位（UxMODE<15>），使能 UART。
3. 置 1 UTXEN 位（UxSTA<10>），从而使能发送。
4. 向 UxTXREG 的低字节写入要发送的字节。它将被立即传输到发送移位寄存器（UxTSR），在波特率时钟的下一个上升沿期间，串行位流将开始移出移位寄存器。另一种方法是，在 UTXEN = 0 时写入数据字节，而后，用户可以把 UTXEN 置 1。这将使串行位流立即开始，因为波特率时钟将从清零状态启动。
5. 将产生发送中断，这取决于中断控制位 UTXISEL（UxSTA<15>）的值。

15.3.2 在 9 位数据模式下发送

9 位数据发送涉及的步骤，类似于 8 位数据发送，但是必须将一个 16 位数据字（其中高 7 位始终为 0）写入 UxTXREG 寄存器。

15.3.3 发送缓冲器（UxTXB）

发送缓冲器为 9 位宽、4 字符深。把发送移位寄存器（UxTSR）算上的话，用户实际上有一个 5 级深度的 FIFO（先进先出）缓冲器。UTXBF 位（UxSTA<9>）表明发送缓冲器是否已满。

如果用户试图写已满的缓冲器，新数据将不会被 FIFO 接收，缓冲器内也不会发生数据移位。这确保了能够从缓冲器溢出条件中恢复。

FIFO 在任何器件复位时复位，但当器件进入节能模式或从节能模式唤醒时，FIFO 不受影响。

dsPIC30F2011/2012/3012/3013

15.3.4 发送中断

发送中断标志（U1TXIF 或 U2TXIF）位于相应的中断标志寄存器中。

发送器产生一个边沿来置 1 UxTXIF 位。产生中断的条件取决于 UTXISEL 控制位：

- a) 如果 UTXISEL = 0，当从发送缓冲器传输一个字到发送移位寄存器（UxTSR）时，将产生中断。这意味着，发送缓冲器中至少有一个空字。
- b) 如果 UTXISEL = 1，当从发送缓冲器传输一个字到发送移位寄存器（UxTSR）且发送缓冲器为空时，将产生中断。

工作期间可以在这两种中断方式之间切换，有时这提供了更大的灵活性。

15.3.5 发送间隔字符

把 UTXBRK 位（UxSTA<11>）置 1，将使 UxTX 线被驱动为逻辑 0。UTXBRK 位改写了全部的发送活动。从而，通常用户应该在置 1 UTXBRK 之前等待发送器空闲。

为了发送间隔字符，必须由软件置 1 UTXBRK 位，而且保持该位置 1 至少 13 个波特率时钟周期。然后通过软件将 UTXBRK 位清零，产生停止位。在再次装载 UxTXB 或开始其他发送活动前，用户必须等待至少一或两个波特率时钟周期，以便保证产生有效的停止位。发送间隔字符不会产生发送中断。

15.4 接收数据

15.4.1 在 8 位或 9 位数据模式下接收

在接收 8 位或 9 位数据时，必须执行下列步骤：

1. 设置 UART（见第 15.3.1 节“在 8 位数据模式下发送”）。
2. 使能 UART（见第 15.3.1 节“在 8 位数据模式下发送”）。
3. 当接收到一个或多个数据字时，将产生接收中断，这取决于接收中断的设置（由 URXISEL 位（UxSTA<7:6>）指定）。
4. 读 OERR 位，判断是否产生溢出错误。OERR 位必须在软件中复位。
5. 从 UxRXREG 中读取接收数据。对 UxRXREG 的读操作，将使下一个字移动到接收 FIFO 的顶端，且将更新 PERR 和 FERR 值。

15.4.2 接收缓冲器（UxRXB）

接收缓冲器是 4 字深缓冲器。加上接收移位寄存器（UxRSR），用户实际上有一个 5 字深的 FIFO 缓冲器。

URXDA（UxSTA<0>）= 1 表明接收缓冲器中还有数据。URXDA = 0 意味着缓冲器为空。如果用户试图读空缓冲器，读取的是缓冲器中的原有值，在 FIFO 中不会产生数据移位。

任何器件复位时，FIFO 都将复位。当器件进入节能模式或从节能模式中唤醒时，它不受影响。

15.4.3 接收中断

可以从相应的中断标志寄存器中读取接收中断标志（U1RXIF 或 U2RXIF）。中断标志由接收器产生的边沿来置 1。置 1 接收中断标志的条件，取决于 URXISEL<1:0>（UxSTA<7:6>）控制位的设置。

- a) 如果 URXISEL<1:0> = 00 或 01，每当一个数据字从接收移位寄存器（UxRSR）送往接收缓冲器后就会产生中断。接收缓冲器中可以有一个或多个字符。
- b) 如果 URXISEL<1:0> = 10，当一个字从接收移位寄存器（UxRSR）送往接收缓冲器，使得缓冲器中有 3 个字符时，就会产生中断。
- c) 如果 URXISEL<1:0> = 11，当一个字从接收移位寄存器（UxRSR）送往接收缓冲器，使得缓冲器中有 4 个字符（即缓冲器满）时，就会产生中断。

工作期间可以在这两种中断方式之间切换，尽管正常工作期间这样做并不可取。

15.5 接收错误处理

15.5.1 接收缓冲器溢出错误（OERR 位）

如果满足下列全部条件，OERR 位（UxSTA<1>）将置 1：

- a) 接收缓冲器满。
- b) 接收移位寄存器满，但不能把字符送往接收缓冲器。
- c) 检测到 UxRSR 中字符的停止位，这表明 UxRSR 需要把字符送往缓冲器。

一旦 OERR 置 1，就不会有数据移入 UxRSR（除非在软件中将 OERR 位清零，或者发生了复位）。存放在 UxRSR 和 UxRXREG 中的数据继续有效。

dsPIC30F2011/2012/3012/3013

15.5.2 帧错误 (FERR)

如果检测到 0 而不是停止位, 则 FERR 位 (UxSTA<2>) 置 1。如果选用两个停止位, 则两个停止位都必须是 1, 否则将置 1 FERR。FERR 位是只读的, 它将和收到的数据一起被送入缓冲器。任何复位时都将清零 FERR 位。

15.5.3 奇偶校验错误 (PERR)

如果接收到字的奇偶校验错误的话, PERR 位 (UxSTA<3>) 将置 1。此错误位仅在选取了奇偶校验模式 (奇校验或偶校验) 时适用。PERR 位是只读的, 它将和收到的数据字节一起被送入缓冲器。任何复位时都将清零 FERR 位。

15.5.4 空闲状态

当接收器处于活动状态 (即, 在最初检测到启动位与停止位完成之间), RIDLE 位 (UxSTA<4>) 为 0。在停止位完成与检测到下一个启动位之间时, RIDLE 位为 1, 表明 UART 空闲。

15.5.5 接收间隔字符

接收器会根据在 PDSEL (UxMODE<2:1>) 和 STSEL (UxMODE<0>) 位中设置的值, 计数并等待一定的位时间数。

如果间隔超过 13 个位时间, 则在 PDSEL 和 STSEL 指定的位时间数之后, 认为接收完成。URXDA 位置 1, FERR 置 1, 接收 FIFO 中装载零, 同时产生中断 (若允许中断) 且 RIDLE 位置 1。

如果模块收到长间隔信号, 同时接收器检测到了启动位、数据位和无效的停止位 (这将把 FERR 置 1), 那么接收器在找寻下一个启动位之前, 必须等待有效停止位出现。接收器不能将线上的间隔条件看作是下一个启动位。

间隔字符被视为一个全 0 的字符, 且 FERR 位置 1。间隔字符将被装载到缓冲器中。除非接收到停止位, 否则不会再进行接收。注意, 当停止位还没有接收到时, RIDLE 将置 1。

15.6 地址检测模式

置 1 ADDEN 位 (UxSTA<5>) 来使能这个特殊的模式, 在此模式下, 如果第 9 位 (URX8) 值为 1, 则表明接收到的字是一个地址, 而不是数据。此模式仅适用于 9 位数据通信。在此模式下, URXISEL 控制位对中断产生没有任何影响, 因为中断 (如果允许的话) 仅在接收到的字的第 9 位为 1 时产生。

15.7 环回模式

置 1 LPBACK 位来使能这个特殊的模式, 在该模式下 UxTX 引脚从内部连接到 UxRX 引脚。当配置为环回模式时, UxRX 引脚与内部 UART 接收逻辑断开。但是, UxTX 引脚仍然正常工作。

要选择该模式:

- 将 UART 配置为所需的工作模式。
- 设置 LPBACK = 1, 使能环回模式。
- 使能发送, 如同第 15.3 节 “发送数据” 中定义的那样。

15.8 波特率发生器

UART 有一个 16 位波特率发生器, 以便在波特率发生时获得最大的灵活性。波特率发生器寄存器 (UxBRG) 是可读写的。波特率的计算如下:

BRG = UxBRG 寄存器中的 16 位值
(0 到 65535)

F_{cy} = 指令时钟速度 (1/T_{cy})

波特率由公式 15-1 给出。

公式 15-1: 波特率

$$\text{波特率} = F_{cy} / (16 * (BRG + 1))$$

从而, 可能的最大波特率是:

F_{cy} / 16 (若 BRG = 0),

则可能的最小波特率是:

F_{cy} / (16 * 65536)。

对于在 30 MIPS 下工作的 16 位波特率发生器, 能够达到的最小波特率是 28.5 bps。

dsPIC30F2011/2012/3012/3013

15.9 自动波特率支持

为了让系统确定接收字符的波特率，可选择将输入连接到所选择的捕捉输入通道（UART1 连接到 IC1，UART2 连接到 IC2）。为使能该模式，用户必须对输入捕捉模块进行设置，以检测启动位的上升沿和下降沿。

15.10 UART 在 CPU 休眠和空闲模式下的工作

15.10.1 UART 在 CPU 休眠模式下的工作

当器件进入休眠模式时，模块的所有时钟源都将关闭，保持在逻辑 0 状态。如果在发送进行期间进入休眠模式的话，发送将中止。并且 UxTX 引脚被驱动为逻辑 1。类似地，如果接收进行期间进入休眠模式，接收将中止。休眠模式不影响 UxSTA、UxMODE、发送和接收寄存器和缓冲器以及 UxBRG 寄存器。

器件进入休眠模式前，如果 WAKE 位（UxMODE<7>）置 1，那么 UxRX 引脚上的下降沿将产生接收中断。接收中断选择模式位（URXISEL）对该功能没有影响。如果允许接收中断，那么将把器件从休眠中唤醒。为了产生唤醒中断，UARTEN 位必须置 1。

15.10.2 UART 在 CPU 空闲模式下的工作

对于 UART，USIDL 位选择当器件进入空闲模式时，模块是停止还是继续工作。如果 USIDL = 0，模块将在空闲模式期间继续工作。如果 USIDL = 1，模块将在空闲模式下停止工作。

dsPIC30F2011/2012/3012/3013

表 15-1: dsPIC30F2011/2012/3012/3013 UART1 寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态	
U1MODE	020C	UARTEN	—	USIDL	—	—	ALTIO	—	—	WAKE	LPBACK	ABAUD	—	—	PDSEL1	PDSEL0	STSEL	0000 0000 0000 0000	
U1STA	020E	UTXISEL	—	—	—	UTXBRK	UTXEN	UTXBF	TRMT	URXISEL1	URXISEL0	ADDEN	RIDLE	PERR	FERR	OERR	URXDA	0000 0001 0001 0000	
U1TXREG	0210	—	—	—	—	—	—	—	UTX8	发送寄存器								0000 000u uuuu uuuu	
U1RXREG	0212	—	—	—	—	—	—	—	URX8	接收寄存器								0000 0000 0000 0000	
U1BRG	0214	波特率发生器预分频器																	0000 0000 0000 0000

图注: u = 未初始化的位

表 15-2: dsPIC30F3013 UART2 寄存器映射 (1)

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态	
U2MODE	0216	UARTEN	—	USIDL	—	—	ALTIO	—	—	WAKE	LPBACK	ABAUD	—	—	PDSEL1	PDSEL0	STSEL	0000 0000 0000 0000	
U2STA	0218	UTXISEL	—	—	—	UTXBRK	UTXEN	UTXBF	TRMT	URXISEL1	URXISEL0	ADDEN	RIDLE	PERR	FERR	OERR	URXDA	0000 0001 0001 0000	
U2TXREG	021A	—	—	—	—	—	—	—	UTX8	发送寄存器								0000 000u uuuu uuuu	
U2RXREG	021C	—	—	—	—	—	—	—	URX8	接收寄存器								0000 0000 0000 0000	
U2BRG	021E	波特率发生器预分频器																	0000 0000 0000 0000

图注: u = 未初始化的位

- 注 1: dsPIC30F2011/2012/3012 中没有 UART2。
 注 2: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

16.0 12 位模数转换器 (ADC) 模块

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

12 位模数转换器可将模拟输入信号转换为 12 位数字值。该模块基于逐次逼近寄存器 (Successive Approximation Register, SAR) 结构，可实现最大为 200 ksp/s 的采样速率。ADC 模块拥有最多 10 个模拟输入通道，这些模拟输入通过多路开关连接到 1 个采样 / 保持放大器。采样 / 保持电路的输出输入到转换器，经转换器转换后得到数字结果。可通过软件选择模拟参考电压为器件供电电压 (AVDD/AVSS) 或 (VREF+/VREF-) 引脚上的电压。ADC 具有一个独特的功能：当选择 RC 振荡器时，即使器件处于休眠模式，ADC 仍能工作。

ADC 模块具有 6 个 16 位寄存器：

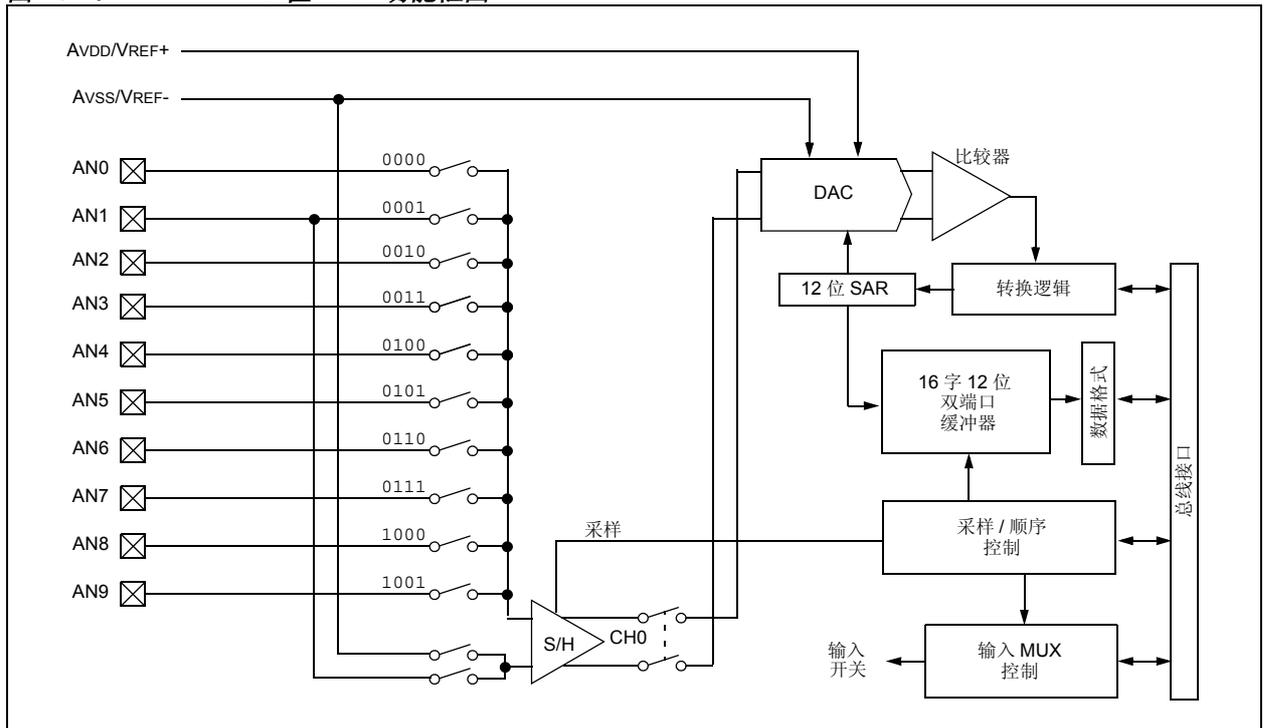
- A/D 控制寄存器 1 (ADCON1)
- A/D 控制寄存器 2 (ADCON2)
- A/D 控制寄存器 3 (ADCON3)
- A/D 输入选择寄存器 (ADCHS)
- A/D 端口配置寄存器 (ADPCFG)
- A/D 输入扫描选择寄存器 (ADCSSL)

ADCON1、ADCON2 和 ADCON3 寄存器控制 ADC 的工作。ADCHS 寄存器选择要转换的输入通道。ADPCFG 寄存器用于将端口引脚配置为模拟输入或数字 I/O。ADCSSL 寄存器用于选择要扫描的输入通道。

注：当 ADON = 1 时，不应应对 SSRC<2:0>、ASAM、SMPI<3:0>、BUFM 和 ALTS 位以及 ADCON3 和 ADCSSL 寄存器进行写入操作，否则将导致不确定的结果。

图 16-1 给出了 12 位 ADC 模块的框图。

图 16-1: 12 位 ADC 功能框图



dsPIC30F2011/2012/3012/3013

16.1 A/D 结果缓冲器

模块包含一块称为 ADCBUF0 至 ADCBUFF 的 16 字双口只读缓冲区，对 A/D 转换结果进行缓冲。RAM 为 12 位宽，但其存储的数据可为 4 种不同格式的 16 位数据。用户软件不能对 16 个 A/D 转换结果缓冲寄存器 ADCBUF0 至 ADCBUFF 的内容进行写入操作。

16.2 转换操作

当 ADC 模块配置完毕后，置 1 SAMP 位将启动采样操作。可编程位、定时器超时和外部事件等触发源将终止采集并启动转换。当 A/D 转换完成时，结果将被装入 ADCBUF0 至 ADCBUFF，且在 SMPI 位指定的采样数之后 DONE 位和 A/D 中断标志位将被置 1。如第 16.3 节“选择转换顺序”所述 ADC 模块可被配置为以不同的频率中断。

进行 A/D 转换时，应遵守以下步骤：

1. 配置 ADC 模块：
 - 配置模拟引脚、参考电压和数字 I/O
 - 选择 A/D 输入通道
 - 选择 A/D 转换时钟
 - 选择 A/D 转换触发源
 - 启动 ADC 模块
2. 配置 A/D 中断（如果需要）：
 - 清零 ADIF 位
 - 选择 A/D 中断优先级
3. 启动采样
4. 等待所需的采集时间
5. 触发采样结束，启动转换
6. 等待 A/D 转换完成，可通过以下方式实现：
 - 等待 A/D 中断
 - 等待 DONE 位被置 1
7. 读 A/D 结果缓冲器；清零 ADIF（如果需要）

16.3 选择转换顺序

几组控制位可用来对 A/D 将输入连接至采样/保持通道、转换通道、写入缓冲存储区和产生中断的过程进行选择控制。

该过程将由采样时钟来控制。

SMPI 位用于选择在中断发生前进行采集/转换的次数。该数值可为每次中断采样 1 至 16 次。

当置 1 时，BUFM 位将 16 字结果缓冲器分为两个 8 字缓冲器。每个中断事件将交替写入这两个 8 字缓冲器。

BUFM 位的使用取决于中断之后有多少时间将数据从缓冲器内移出。

如果处理器可在对一个通道进行采样和转换的时间内快速卸空一个满的缓冲器，则 BUFM 位可为 0 且每次中断可进行最多 16 次转换（对应于 16 个输入通道）。处理器在一次采样和转换的时间内移出 16 个转换结果。

如果在采样和转换时间内处理器不能完全卸空一个满的缓冲器，BUFM 位应为 1。例如，如果 $SMPI<3:0> (ADCON2<5:2>) = 0111$ ，则先将 8 个转换结果装入其中一个 8 字缓冲器，此后将产生中断。再将另外的 8 个转换结果装入另一个 8 字缓冲器。处理器将利用相邻中断之间的全部时间来移出 8 个转换结果。

ALTS 位用来在采样过程中轮换所选的输入。输入多路开关具有两组采样输入：MUX A 和 MUX B。如果 ALTS 位为 0，只选择 MUX A 输入进行采样。如果 ALTS 位为 1 且 $SMPI<3:0> = 0000$ ，在第一个采样/转换过程将选择 MUX A 输入通道，而在下一个采样/转换过程将选择 MUX B 输入通道。

CSCNA 位 ($ADCON2<10>$) 允许对多路开关输入 MUX A 组中选定数量的模拟输入进行顺序扫描。ADCSSL 寄存器选择要扫描的输入。如果 ADCSSL 寄存器中的某个位为 1，则将选择相应的输入。将在每次中断之后，始终按照输入编号从低至高的顺序对输入进行扫描。如果选择的输入数目大于每次中断进行的采样数，则编号高于采样数的输入将不会被使用。

dsPIC30F2011/2012/3012/3013

16.4 转换触发的编程设定

转换触发将终止数据采集并开始进行要求的转换。

SSRC<2:0> 位用于选择转换触发源。SSRC 位提供最多 4 个备用转换触发源。

当 SSRC<2:0> = 000 时，转换触发由软件进行控制。清零 SAMP 位将导致触发转换。

当 SSRC<2:0> = 111（自动启动模式）时，转换触发由 A/D 时钟进行控制。SAMC 位选择采样起始和转换起始之间的 A/D 时钟数。这将提供最快的多通道转换速率。SAMC 必须始终大于等于 1 个时钟周期。

其他触发源可能来自定时器模块或外部中断。

16.5 中止转换

转换过程中清零 ADON 位将中止当前的转换并停止采样过程，直到下一个采样触发为止。不会用部分完成的 A/D 采样转换来更新 ADCBUF。即，ADCBUF 仍然保持上一次转换完成后的值（即上一次写入该缓冲器的值）。

如果清零 ADON 位与自动启动同时发生，则清零 ADON 位具有更高的优先级，且不会启动新的转换。

A/D 转换中止后，在置 1 SAMP 位启动下一次采样之前需等待 2 个 TAD 的时间。

16.6 选择 ADC 转换时钟

ADC 转换需要 14 个 TAD。通过软件方式使用 6 位计数器可选择 ADC 转换的时钟源。TAD 存在 64 种可能的选择。

公式 16-1: ADC 转换时钟

$$TAD = T_{CY} * (0.5 * (ADCS<5:0> + 1))$$

通过置 1 ADRC 位可选择内部 RC 振荡器。

为使 A/D 转换正确，必须选择合适的 A/D 转换时钟（TAD）以确保最小 334 ns（当 VDD = 5V 时）的 TAD 时间。其他工作条件下的最小 TAD，请参见第 20.0 节“电气特性”。

例 16-1 中显示了 ADCS<5:0> 位的计算示例，其中假定器件工作速度为 30 MIPS。

例 16-1: ADC 转换时钟和采样速率计算

$$\begin{aligned} \text{最小 } TAD &= 334 \text{ ns} \\ T_{CY} &= 33 \text{ ns (30 MIPS)} \end{aligned}$$

$$\begin{aligned} ADCS<5:0> &= 2 \frac{TAD}{T_{CY}} - 1 \\ &= 2 \cdot \frac{334 \text{ ns}}{33.33 \text{ ns}} - 1 \\ &= 19.04 \end{aligned}$$

因此，
设置 ADCS<5:0> = 19

$$\begin{aligned} \text{实际 } TAD &= \frac{T_{CY}}{2} (ADCS<5:0> + 1) \\ &= \frac{33.33 \text{ ns}}{2} (19 + 1) \\ &= 334 \text{ ns} \end{aligned}$$

如果 SSRC<2:0> = 111 且 SAMC<4:0> = 00001

因为，

$$\begin{aligned} \text{采样时间} &= \text{采集时间} + \text{转换时间} \\ &= 1 TAD + 14 TAD \\ &= 15 \times 334 \text{ ns} \end{aligned}$$

因此，

$$\begin{aligned} \text{采样速率} &= \frac{1}{(15 \times 334 \text{ ns})} \\ &= \sim 200 \text{ kHz} \end{aligned}$$

dsPIC30F2011/2012/3012/3013

16.7 ADC 转换速度

dsPIC30F 的 12 位 ADC 规范允许最大 200 ksp/s 的采样速率。表 16-1 汇总了 dsPIC30F 12 位 ADC 的转换速度及其要求的工作条件。

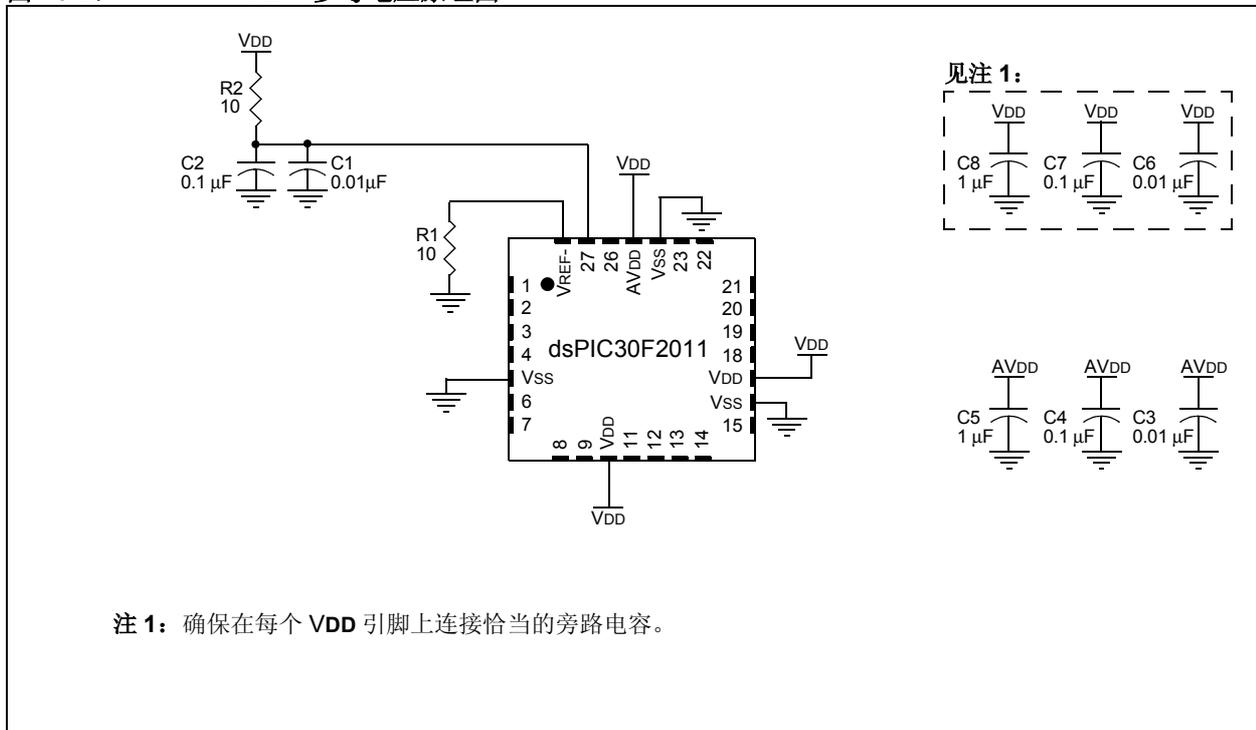
图 16-2 给出了转换速率高于 200 ksp/s 时的推荐电路。以 dsPIC30F2011 为例。

表 16-1: 12 位 ADC 扩展转换速率

dsPIC30F 12 位 ADC 转换速率						
速度	TAD 最小值	采样时间最小值	R _s 最大值	VDD	温度	通道配置
最大 200 ksp/s ⁽¹⁾	334 ns	1 TAD	2.5 kΩ	4.5V 至 5.5V	-40°C 至 +85°C	
最大 100 ksp/s	668 ns	1 TAD	2.5 kΩ	3.0V 至 5.5V	-40°C 至 +85°C	

注 1: 为确保正常工作, 必须使用外部 VREF- 和 VREF+ 引脚。推荐电路请参见图 16-2。

图 16-2: ADC 参考电压原理图



dsPIC30F2011/2012/3012/3013

以下配置指导给出了转换速率高于100 kSPS时要求的设置值。

16.7.1 200 KSPS 时的配置指南

为获得 200 kSPS 的转换速率，需要进行如下配置。

- 符合表 16-1 中提供的条件。
- 按照图 16-2 所示的推荐电路连接外部 VREF+ 和 VREF- 引脚。
- 设置 ADCON1 寄存器的 SSRC<2:0> = 111 使能自动转换选项。
- 将 ADCON1 寄存器的 ASAM 控制位置 1 使能自动采样。
- 写 ADCON2 寄存器的 SMPI<3:0> 控制位来设置两次中断之间所需的转换次数。
- 通过写 ADCON3 寄存器的 ADCS<5:0> 控制位来将 ADC 时钟周期配置为：

$$\frac{1}{(14 + 1) \times 200,000} = 334 \text{ ns}$$

- 通过写 SAMC<4:0> = 00001 来将采样时间配置为 1 TAD。

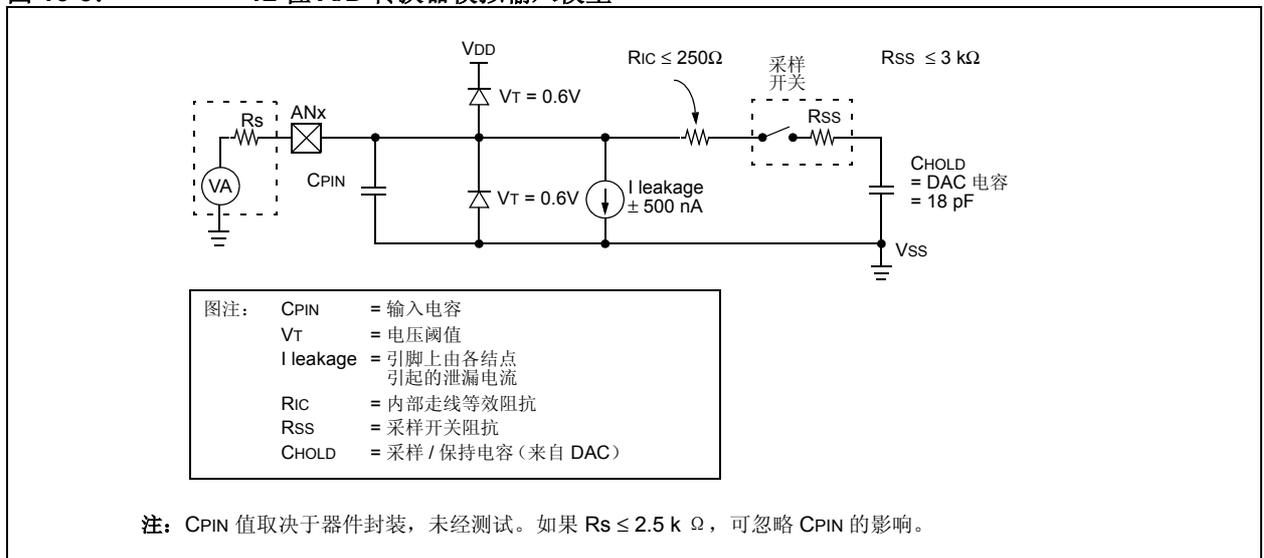
下图给出了 ADC 运行在 200 kSPS 时的时序图。按照上述指南选择的 TAD 允许转换速度达到 200 kSPS。例 16-1 给出了代码示例。

16.8 A/D 采集要求

图 16-3 给出了 12 位 ADC 的模拟输入模型。A/D 的总采样时间是内部放大器稳定时间和保持电容充电时间的函数。

为了使 ADC 达到规定的精度，必须让充电保持电容 (CHOLD) 充分充电至模拟输入引脚上的电平。信号源阻抗 (Rs)、内部走线等效阻抗 (Ric) 和内部采样开关阻抗 (Rss) 共同地直接影响电容 CHOLD 充电所需的时间。所以，模拟信号源的总阻抗必须足够小，以便在选择的采样时间内对保持电容充分充电。为了把引脚泄漏电流对 ADC 精度的影响降到最低，建议信号源阻抗 Rs 的最大值为 2.5 kΩ。选择 (改变) 了模拟输入通道后，采样工作必须在启动转换前完成。在每次采样操作后，内部保持电容将处于放电状态。

图 16-3: 12 位 A/D 转换器模拟输入模型



dsPIC30F2011/2012/3012/3013

16.9 模块掉电模式

模块具有 2 种内部功耗模式。

当 ADON 位为 1 时，模块处于工作模式，并处于完全供电和工作状态。

当 ADON 为 0 时，模块处于关断模式。电路的数字和模拟部分将被禁止以最大程度地降低电流消耗。

为从关断模式返回工作模式，用户必须等待 ADC 电路进入稳定状态。

16.10 CPU 休眠和空闲模式下的 A/D 操作

16.10.1 CPU 休眠模式下的 A/D 操作

当器件进入休眠模式时，模块的所有时钟源将被关闭且停留在逻辑 0 状态。

如果在转换过程中进入休眠模式，转换将中止。当器件退出休眠模式时，转换器将不会继续进行部分完成的转换。

器件进入或退出休眠模式将不会对寄存器内容造成影响。

如果设置 A/D 的时钟源为 RC (ADRC = 1)，则 ADC 模块可在休眠模式下进行工作。当选择 RC 时钟源时，ADC 在启动转换之前将等待一个指令周期。其间可执行

SLEEP 指令，这将消除转换过程中所有的数字开关噪声。当转换操作完成之后，CONV 位将清零且转换结果将被装入 ADCBUF 寄存器。

如果允许 A/D 中断，则器件将从休眠状态唤醒。如果 A/D 中断被禁止，ADC 模块将被关闭，尽管 ADON 位仍然保持置 1 状态。

16.10.2 CPU 空闲模式下的 A/D 操作

ADSIDL 位选择 ADC 模块在空闲模式下是停止工作还是继续工作。如果 ADSIDL = 0，当器件进入空闲模式时，该模块将继续工作。如果 ADSIDL = 1，该模块将停止工作。

16.11 复位的影响

器件复位强制所有寄存器为复位状态。这将迫使 ADC 模块关闭并中止任何正在进行的转换和采样过程。ADCBUF 寄存器中的值将不会被修改。上电复位后，A/D 结果寄存器将包含未知数据。

16.12 输出格式

A/D 结果为 12 位宽，数据缓冲器 RAM 也是 12 位宽。12 位数据可以四种不同格式之一读出。FORM<1:0> 位用于选择格式。每一种输出格式将数据转换为数据总线上的 16 位结果。

图 16-4: A/D 输出数据格式

RAM 内容:		d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00			
读至总线:																
有符号小数	$\overline{d11}$	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00	0	0	0	0
小数	d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00	0	0	0	0
有符号整数	$\overline{d11}$	$\overline{d11}$	$\overline{d11}$	$\overline{d11}$	$\overline{d11}$	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00
整数	0	0	0	0	d11	d10	d09	d08	d07	d06	d05	d04	d03	d02	d01	d00

dsPIC30F2011/2012/3012/3013

16.13 配置模拟端口引脚

ADPCFG 和 TRIS 寄存器用于控制 A/D 端口引脚的操作。当端口引脚作为模拟输入时，必须将其对应的 TRIS 位置 1（输入）。如果 TRIS 位被清零（输出），将对数字输出电平（VOH 或 VOL）进行转换。

A/D操作将不受CH0SA<3:0>/CH0SB<3:0>位以及TRIS位状态的影响。

当对 PORT 寄存器进行读操作时，所有配置为模拟输入通道的引脚将为零。

配置为数字输入的引脚将不会对模拟输入进行转换。任何定义为数字输入的引脚（包括 ANx 引脚）上的模拟电平可能导致输入缓冲器消耗的电流超过器件规范限定值。

16.14 连接注意事项

模拟输入与 VDD 和 VSS 之间连接有二极管作为 ESD 保护。这就要求模拟输入电压必须介于 VDD 和 VSS 之间。如果输入电压超出此范围 0.3V 以上（任一方向上），就会有一个二极管正偏，而且如果超过输入电流规范可能会损坏器件。

有时可外接 RC 滤波器来对输入信号进行抗混叠滤波。R 元件的选择要确保满足采样时间要求。任何通过高阻抗连接到模拟输入引脚上的外部元件（如电容和齐纳二极管等）在引脚上的泄漏电流都应极小。

dsPIC30F2011/2012/3012/3013

表 16-2: dsPIC30F2011/3012 的 A/D 转换器寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
ADCBUF0	0280	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 0	—	—	—	—	—	0000	0000
ADCBUF1	0282	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 1	—	—	—	—	—	0000	0000
ADCBUF2	0284	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 2	—	—	—	—	—	0000	0000
ADCBUF3	0286	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 3	—	—	—	—	—	0000	0000
ADCBUF4	0288	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 4	—	—	—	—	—	0000	0000
ADCBUF5	028A	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 5	—	—	—	—	—	0000	0000
ADCBUF6	028C	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 6	—	—	—	—	—	0000	0000
ADCBUF7	028E	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 7	—	—	—	—	—	0000	0000
ADCBUF8	0290	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 8	—	—	—	—	—	0000	0000
ADCBUF9	0292	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 9	—	—	—	—	—	0000	0000
ADCBUFA	0294	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 10	—	—	—	—	—	0000	0000
ADCBUFB	0296	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 11	—	—	—	—	—	0000	0000
ADCBUFC	0298	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 12	—	—	—	—	—	0000	0000
ADCBUFD	029A	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 13	—	—	—	—	—	0000	0000
ADCBUFE	029C	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 14	—	—	—	—	—	0000	0000
ADCBUFF	029E	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 15	—	—	—	—	—	0000	0000
ADCON1	02A0	ADON	—	ADSIDL	—	—	—	FORM<1:0>	—	BUFS	SSRC<2:0>	—	—	—	ASAM	SAMP	DONE	0000 0000 0000 0000
ADCON2	02A2	—	—	—	—	—	CSCNA	—	—	ADRC	—	—	SMP1<3:0>	—	—	BUFM	ALTS	0000 0000 0000 0000
ADCON3	02A4	—	—	—	—	—	SAMC<4:0>	—	—	—	—	—	—	ADCS<5:0>	—	—	—	0000 0000 0000 0000
ADCHS	02A6	—	—	CH0NB	—	—	CH0SB<3:0>	—	—	—	—	—	CH0NA	—	—	—	—	0000 0000 0000 0000
ADPCFG	02A8	—	—	—	—	—	—	—	PCFG7	PCFG6	PCFG5	PCFG4	PCFG3	PCFG2	PCFG1	PCFG0	—	0000 0000 0000 0000
ADCSL	02AA	—	—	—	—	—	—	—	—	CSSL7	CSSL6	CSSL5	CSSL4	CSSL3	CSSL2	CSSL1	CSSL0	0000 0000 0000 0000

图注: u = 未初始化的位

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

表 16-3: dsPIC30F2012/3013 的 A/D 转换器寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
ADCBUF0	0280	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 0	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF1	0282	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 1	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF2	0284	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 2	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF3	0286	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 3	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF4	0288	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 4	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF5	028A	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 5	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF6	028C	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 6	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF7	028E	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 7	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF8	0290	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 8	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUF9	0292	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 9	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUFA	0294	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 10	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUFB	0296	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 11	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUFC	0298	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 12	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUFD	029A	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 13	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUFE	029C	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 14	—	—	—	—	—	—	0000 0000 0000 0000
ADCBUFF	029E	—	—	—	—	—	—	—	—	—	ADC 数据缓冲器 15	—	—	—	—	—	—	0000 0000 0000 0000
ADCON1	02A0	ADON	—	ADSIDL	—	—	—	FORM<1:0>	—	BUFS	SSRC<2:0>	—	—	—	ASAM	SAMP	DONE	0000 0000 0000 0000
ADCON2	02A2	—	VCFG<2:0>	—	—	—	CSCNA	—	—	—	—	—	SMP1<3:0>	—	—	BUFM	ALTS	0000 0000 0000 0000
ADCON3	02A4	—	—	—	—	SAMC<4:0>	—	—	—	ADRC	—	—	—	ADCS<5:0>	—	—	—	0000 0000 0000 0000
ADCHS	02A6	—	—	—	CH0NB	—	—	CH0SB<3:0>	—	—	—	—	CH0NA	—	—	—	—	0000 0000 0000 0000
ADPCFG	02A8	—	—	—	—	—	—	PCFG9	PCFG8	PCFG7	PCFG6	PCFG5	PCFG4	PCFG3	PCFG2	PCFG1	PCFG0	0000 0000 0000 0000
ADCSSL	02AA	—	—	—	—	—	—	CSSL9	CSSL8	CSSL7	CSSL6	CSSL5	CSSL4	CSSL3	CSSL2	CSSL1	CSSL0	0000 0000 0000 0000

图注: u = 未初始化的位

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

17.0 系统集成

注：本数据手册总结了 dsPIC30 系列器件的功能，但是不应将其当作无所不包的参考手册使用。有关 CPU、外设、寄存器说明和通用器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。欲知有关指令集和编程的更多详细信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

本系列器件的下列功能，旨在最大限度地提高系统可靠性，通过减少外部元件的使用来降低成本，提供节能工作模式以及代码保护功能：

- 振荡器选择
- 复位
 - 上电复位 (POR)
 - 上电延时定时器 (PWRT)
 - 振荡器起振定时器 (OST)
 - 可编程欠压复位 (BOR)
- 看门狗定时器 (WDT)
- 低电压检测
- 节能模式 (休眠和空闲)
- 代码保护
- 器件 ID 存储单元
- 在线串行编程 (ICSP)

dsPIC30F 器件具备一个看门狗定时器，它可以通过配置位永久使能，或用软件进行控制。它依靠自身的 RC 振荡器运行，以便提升可靠性。两个定时器提供了上电时必须的延时：一个是振荡器起振定时器 (OST)，用来使芯片保持复位，直到晶体振荡器稳定为止；另一个是上电延时定时器 (PWRT)，仅在上电时提供延时，用来在电源稳定过程中使器件保持在复位状态。有了这两个片内定时器，大多数应用不再需要外部复位电路。

休眠模式旨在提供极低电流的掉电模式。用户可通过外部复位、看门狗定时器唤醒或中断将器件从休眠状态唤醒。某些振荡器也可用于此模式，使此模式适合多种应用要求。在空闲模式下，时钟源仍然处于工作状态，但 CPU 停止工作。RC 振荡器可降低系统成本，而 LP 晶体功能可降低系统功耗。

17.1 振荡器系统概述

dsPIC30F 振荡器系统包含以下模块和功能：

- 可选择多种外部和内部振荡器作为时钟源
- 片上 PLL 可提高内部工作频率
- 在各种时钟源之间进行切换的时钟切换机制
- 可编程时钟后分频器，可节省系统功耗
- 故障保护时钟监视器 (FSCM)，可检测时钟故障并采取故障保护措施
- 时钟控制寄存器 (OSCCON)
- 用于主振荡器选择的配置位

配置位用于决定上电复位 (POR) 和欠压复位 (BOR) 时的时钟源。此后，可在允许的时钟源间切换时钟源。OSCCON 寄存器控制时钟切换并包含与系统时钟相关的状态位。

表 17-1 总结了 dsPIC30F 的振荡器工作模式。图 17-1 给出了振荡器系统的简化框图。

dsPIC30F2011/2012/3012/3013

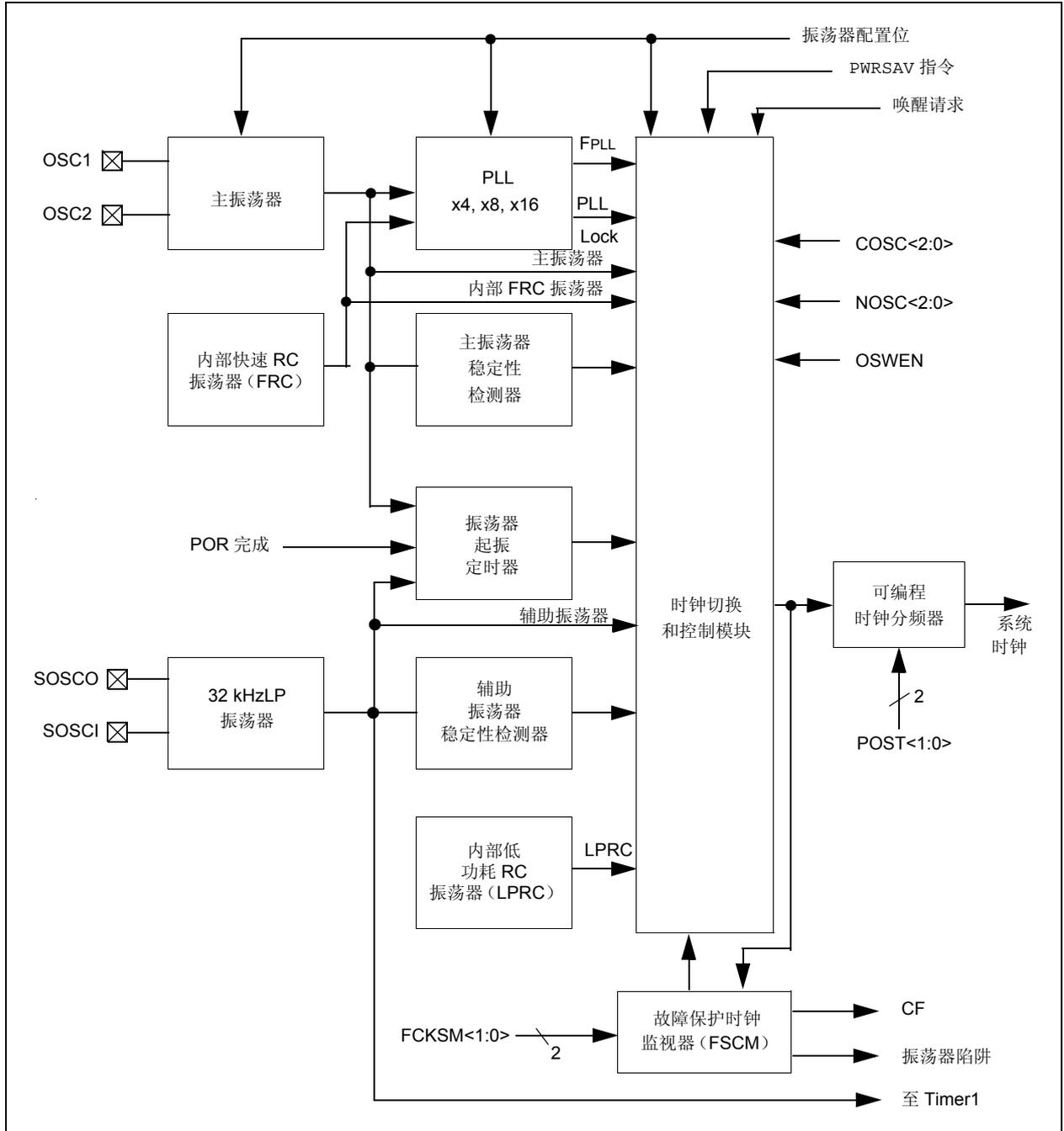
表 17-1: 振荡器工作模式

振荡器模式	说明
XTL	OSC1:OSC2 上的晶振频率为 200 kHz 至 4 MHz。
XT	OSC1:OSC2 上的晶振频率为 4 MHz 至 10 MHz。
XT w/PLL 4x	OSC1:OSC2 上的晶振频率为 4 MHz 至 10 MHz, 使能 4x PLL。
XT w/PLL 8x	OSC1:OSC2 上的晶振频率为 4 MHz 至 10 MHz, 使能 8x PLL。
XT w/PLL 16x	OSC1:OSC2 上的晶振频率为 4 MHz 至 7.5 MHz, 使能 16x PLL ⁽¹⁾ 。
LP	SOSCO:SOSCI ⁽²⁾ 上的晶振频率为 32 kHz。
HS	晶振频率为 10 MHz 至 25 MHz。
HS/2 w/PLL 4x	晶振频率为 10 MHz 至 20 MHz, 2 分频, 使能 4x PLL。
HS/2 w/PLL 8x	晶振频率为 10 MHz 至 20 MHz, 2 分频, 使能 8x PLL。
HS/2 w/PLL 16x	晶振频率为 10 MHz 至 15 MHz, 2 分频, 使能 16x PLL ⁽¹⁾ 。
HS/3 w/PLL 4x	晶振频率为 12 MHz 至 25 MHz, 3 分频, 使能 4x PLL。
HS/3 w/PLL 8x	晶振频率为 12 MHz 至 25 MHz, 3 分频, 使能 8x PLL。
HS/3 w/PLL 16x	晶振频率为 12 MHz 至 22.5 MHz, 3 分频, 使能 16x PLL ⁽¹⁾ 。
EC	外部时钟输入 (0 至 40 MHz)。
ECIO	外部时钟输入 (0 至 40 MHz), OSC2 引脚为 I/O。
EC w/PLL 4x	外部时钟输入 (4 至 10 MHz), OSC2 引脚为 I/O, 使能 4x PLL。
EC w/PLL 8x	外部时钟输入 (4 至 10 MHz), OSC2 引脚为 I/O, 使能 8x PLL。
EC w/PLL 16x	外部时钟输入 (4 至 7.5 MHz), OSC2 引脚为 I/O, 使能 16x PLL ⁽¹⁾ 。
ERC	外部 RC 振荡器, OSC2 引脚为 Fosc/4 输出引脚 ⁽³⁾ 。
ERCIO	外部 RC 振荡器, OSC2 引脚为 I/O ⁽³⁾ 。
FRC	7.37 MHz 内部 RC 振荡器。
FRC w/PLL 4x	7.37 MHz 内部 RC 振荡器, 使能 4x PLL。
FRC w/PLL 8x	7.37 MHz 内部 RC 振荡器, 使能 8x PLL。
FRC w/PLL 16x	7.37 MHz 内部 RC 振荡器, 使能 16x PLL。
LPRC	512 kHz 内部 RC 振荡器。

- 注 1: 必须满足 dsPIC30F 最大工作频率为 120 MHz 的要求。
 2: LP 振荡器可方便地为系统时钟或 Timer1 实时时钟所共用。
 3: 需要外部 R 和 C 元件。工作频率最高为 4 MHz。

dsPIC30F2011/2012/3012/3013

图 17-1: 振荡器系统框图



dsPIC30F2011/2012/3012/3013

17.2 振荡器配置

17.2.1 初始时钟源选择

当退出上电复位或欠压复位状态时，器件根据以下原则进行时钟源的选择：

- 通过 FOS<2:0> 配置位选择四个振荡器组中的一组，
- 通过 FPR<4:0> 配置位选择主振荡器组中的 15 个振荡器之一。

具体选择方法如表 17-2 所示。

17.2.2 振荡器起振定时器 (OST)

为了确保晶振（或陶瓷谐振器）已起振并达到稳定状态，振荡器中包含一个振荡器起振定时器。该定时器仅是一个 10 位计数器，在允许振荡器时钟应用于系统其他部分之前该计数器将计数 1024 个 T_{osc} 周期。超时周期称为 T_{OST}。

每当振荡器重启（即当 POR、BOR 和从休眠模式唤醒时）需进行 T_{OST} 时间的延时。振荡器起振定时器适用于 LP 振荡器和主振荡器的 XT、XTL 和 HS 模式（从休眠中唤醒、POR 和 BOR 时）。

表 17-2: 用于时钟选择的配置位值

振荡器模式	振荡器源	FOS<2:0>			FPR<4:0>					OSC2 功能
ECIO w/PLL 4x	PLL	1	1	1	0	1	1	0	1	I/O
ECIO w/PLL 8x	PLL	1	1	1	0	1	1	1	0	I/O
ECIO w/ PLL 16x	PLL	1	1	1	0	1	1	1	1	I/O
FRC w/PLL 4X	PLL	1	1	1	0	0	0	0	1	I/O
FRC w/PLL 8x	PLL	1	1	1	0	1	0	1	0	I/O
FRC w/PLL 16x	PLL	1	1	1	0	0	0	1	1	I/O
XT w/PLL 4x	PLL	1	1	1	0	0	1	0	1	OSC2
XT w/PLL 8x	PLL	1	1	1	0	0	1	1	0	OSC2
XT w/PLL 16x	PLL	1	1	1	0	0	1	1	1	OSC2
HS2 w/PLL 4x	PLL	1	1	1	1	0	0	0	1	OSC2
HS2 w/PLL 8x	PLL	1	1	1	1	0	0	1	0	OSC2
HS2 w/ PLL 16x	PLL	1	1	1	1	0	0	1	1	OSC2
HS3 w/PLL 4x	PLL	1	1	1	1	0	1	0	1	OSC2
HS3 w/PLL 8x	PLL	1	1	1	1	0	1	1	0	OSC2
HS3 w/PLL 16x	PLL	1	1	1	1	0	1	1	1	OSC2
ECIO	外部	0	1	1	0	1	1	0	0	I/O
XT	外部	0	1	1	0	0	1	0	0	OSC2
HS	外部	0	1	1	0	0	0	1	0	OSC2
EC	外部	0	1	1	0	1	0	1	1	CLKO
ERC	外部	0	1	1	0	1	0	0	1	CLKO
ERCIO	外部	0	1	1	0	1	0	0	0	I/O
XTL	外部	0	1	1	0	0	0	0	0	OSC2
LP	辅助	0	0	0	X	X	X	X	X	(注 1, 2)
FRC	内部 FRC	0	0	1	X	X	X	X	X	(注 1, 2)
LPRC	内部 LPRC	0	1	0	X	X	X	X	X	(注 1, 2)

注 1: 由主振荡器模式选择位 (FPR<4:0>) 决定 OSC2 引脚的功能。

注 2: 即使始终选择辅助振荡器或内部时钟源，OSC1 引脚仍不能用作 I/O 引脚。

dsPIC30F2011/2012/3012/3013

17.2.3 LP 振荡器控制

由以下两个元素控制 LP 振荡器的使能:

1. 当前振荡器组控制位 COSC<2:0>。
2. LPOSCEN 位 (OSCCON 寄存器)。

如果 LPOSCEN = 1, 则 LP 振荡器开启 (即使处于休眠模式)。在以下条件下, LP 振荡器将作为器件时钟:

- COSC<2:0> = 000 (选择 LP 作为主振荡器) 且
- LPOSCEN = 1

保持 LP 振荡器始终开启可快速切换至 32 KHz 系统时钟以实现低功耗运行。返回至更快速的主振荡器仍需要一个起振延时。

17.2.4 锁相环 (PLL)

PLL 可将主振荡器或快速 RC 振荡器产生的时钟信号进行倍频。PLL 的可选增益有 x4、x8 和 x16。表 17-3 总结了输入和输出频率范围。

表 17-3: PLL 频率范围

FIN	PLL 倍频	FOUT
4 MHz 至 10 MHz	x4	16 MHz-40 MHz
4 MHz 至 10 MHz	x8	32 MHz-80 MHz
4 MHz 至 7.5 MHz	x16	64 MHz-120 MHz

PLL 具有一个锁定输出, 当 PLL 进入相位锁定状态时, 锁定输出有效。如果锁相环锁定失败 (例如由噪声导致), 锁定信号将为无效。此信号的状态将通过 OSCCON 寄存器中的只读位 LOCK 反映。

17.2.5 快速 RC 振荡器 (FRC)

FRC 振荡器是一种快速 (标称值为 7.37 MHz \pm 2%) 的内部 RC 振荡器。该振荡器用于提供合理的器件工作速度而无需使用外部晶振、陶瓷振荡器或 RC 网络。FRC 振荡器可与 PLL 一同使用以获得更高的时钟频率。

一旦 OSCCON 寄存器中的当前振荡器选择位 (OSCCON<14:12>) 设置为 001, dsPIC30F 将使用 FRC 振荡器进行工作。

由 TUN<3:0> (OSCTUN <3:0>) 指定的四位位域允许用户调节内部快速 RC 振荡器 (标称值为 7.37 MHz)。用户可在厂商校准设定值的 -12% (840 kHz) 至 +10.5% (960 kHz) 范围内对 FRC 振荡器进行调节, 单步调节的幅度为 1.50%, 请参见表 17-4。

如果设置 OSCCON<14:12> 为 111, 且将 FPR<4:0> 设置为 00001、01010 或 00011, 则 PLL 倍频比将分别为 4、8 或 16。

注: 使用 16 倍频 PLL 时, 不能将 FRC 的频率调节为大于 7.5 MHz。

表 17-4: FRC 调节

TUN<3:0> 位	FRC 频率
0111	+ 10.5%
0110	+ 9.0%
0101	+ 7.5%
0100	+ 6.0%
0011	+ 4.5%
0010	+ 3.0%
0001	+ 1.5%
0000	中心频率 (振荡器运行于校准频率)
1111	- 1.5%
1110	- 3.0%
1101	- 4.5%
1100	- 6.0%
1011	- 7.5%
1010	- 9.0%
1001	- 10.5%
1000	- 12.0%

17.2.6 低功耗 RC 振荡器 (LPRC)

LPRC 振荡器是看门狗定时器 (WDT) 的组成部分, 其标称振荡频率 512 kHz。LPRC 振荡器是上电延时定时器 (PWRT) 电路、WDT 和时钟监视器电路的时钟源。它也可用于低功耗要求高但时序精度要求不高的应用场合作为低频时钟源。

由于 LPRC 振荡器是 PWRT 的时钟源, 因此上电复位时该振荡器总是被使能。PWRT 超时后, 如果以下任何一个条件为真, LPRC 振荡器将保持为开启状态:

- 已使能故障保护时钟监视器
- 已使能 WDT
- 已通过设置 OSCCON 寄存器中的 COSC<2:0> 控制位选择 LPRC 振荡器作为系统时钟

如果以上任何一个条件都不为真, 在 PWRT 超时之后 LPRC 将被关闭。

注 1: 由主振荡器模式选择位 (FPR<4:0>) 决定 OSC2 引脚的功能。
注 2: 即使始终选择辅助振荡器或内部时钟源, OSC1 引脚仍不能用作 I/O 引脚。

dsPIC30F2011/2012/3012/3013

17.2.7 故障保护时钟监视器

故障保护时钟监视器 (FSCM) 允许器件在即使振荡器发生故障的情况下仍能继续运行。可通过正确地配置 FOSC 器件配置寄存器中的 FCKSM 配置位 (时钟切换和监视器选择位) 使能 FSCM 功能。如果使能了 FSCM 功能, LPRC 内部振荡器将始终保持运行 (休眠模式除外), 并且不再受 SWDTE 的控制。

在发生振荡器故障时, FSCM 会产生时钟故障陷阱事件, 并将系统时钟切换至 FRC 振荡器。然后用户可选择尝试重启振荡器, 或执行受控关闭。用户可以把陷阱当作热复位来处理, 这只要把复位地址载入振荡器陷阱向量即可。这种情况下, 一旦识别到时钟故障, CF (时钟故障) 位 (OSCCON<3>) 也将置 1。

发生时钟故障时, WDT 不受影响, 且继续靠 LPRC 时钟运行。

从 POR、BOR 或休眠退出后, 如果振荡器起振时间非常慢的话, 则可能出现这样的情况, 在振荡器起振之前 PWRT 定时器就已超时。这种情况下, FSCM 将被激活, 且 FSCM 将启动一个时钟故障陷阱, FRC 振荡器选项将装入 COSC<2:0> 位。这实际上是关闭了先前正在试图起振的振荡器。

在时钟故障陷阱 ISR 中, 用户可以检测到这样的情况并重启振荡器。

检测到时钟故障时, FSCM 模块将按如下步骤将时钟切换至 FRC 振荡器:

1. 把 FRC 振荡器选择位的值载入 COSC 位 (OSCCON<14:12>)。
2. 将 CF 位 (OSCCON<3>) 置 1。
3. 清零 OSWEN 控制位 (OSCCON<0>)。

出于时钟切换的目的, 可将时钟源分为以下四组:

1. 主组 (带或不带 PLL)
2. 辅助组
3. 内部 FRC 组
4. 内部 LPRC 组

用户可在这些功能组之间进行切换, 但不能在同一个组内进行切换。如果选择了主振荡器组, 则组内的选择始终由 FPR<4:0> 配置位决定。

OSCCON 寄存器中包含与时钟切换相关的控制位和状态位。

- COSC<2:0>: 只读位, 始终反映当前有效的振荡器组。
- NOSC<2:0>: 控制位, 写此位表明选择了新的振荡器组。
 - POR 和 BOR 时, 将把配置位 FOS<2:0> 的值装入 COSC<2:0> 和 NOSC<2:0>。
- LOCK: LOCK 位, 表示 PLL 是否锁定。
- CF: 只读位, 表示是否检测到时钟故障。
- OSWEN: 控制位, 当启动时钟转换序列时, 由 0 变为 1。清零 OSWEN 控制位将中止正在进行的时钟转换 (用于挂起情形)。

如果配置位 FCKSM<1:0> = 1x, 则禁止时钟切换功能和故障保护时钟监视器功能。这是默认配置位设置。

如果禁止时钟切换, 则 FOS<2:0> 和 FPR<4:0> 位直接控制振荡器选择, COSC<2:0> 位不控制时钟选择。但是, 这些位将反映时钟源选择。

注: 使能故障保护时钟监视器时, 应用不应试图将时钟频率切换至低于 100 kHz。如果执行了这样的时钟切换, 则器件可能产生振荡器故障陷阱并切换至快速 RC 振荡器。

17.2.8 防止意外写入 OSCCON

由于 OSCCON 寄存器控制时钟切换和时钟分频, 因此有意地将其写入操作过程设计得较为困难。

要写入 OSCCON 低字节, 必须执行以下代码序列且不应在其中插入任何其他指令:

向 OSCCON 的低字节写入字节 “0x46”
向 OSCCON 的低字节写入字节 “0x57”

允许在一个指令周期内对 OSCCONL 进行字节写操作。写入期望值或使用位操作类指令。

要写入 OSCCON 高字节, 必须执行以下指令且不应在其中插入任何其他指令:

向 OSCCON 的高字节写入字节 “0x78”
向 OSCCON 的高字节写入字节 “0x9A”

允许在一个指令周期内对 OSCCONH 进行字节写操作。写入期望值或使用位操作指令。

dsPIC30F2011/2012/3012/3013

17.3 复位

dsPIC30F2011/2012/3012/3013 有以下几种复位方式:

- 上电复位 (POR)
- 正常工作时的 $\overline{\text{MCLR}}$ 复位
- 休眠时的 $\overline{\text{MCLR}}$ 复位
- 看门狗定时器 (WDT) 复位 (正常工作时)
- 可编程欠压复位 (BOR)
- RESET 指令
- 由陷阱锁定引起的复位 (TRAPR)
- 由非法操作码或由于将未初始化的W寄存器用作地址指针 (IOPUWR) 而导致的复位

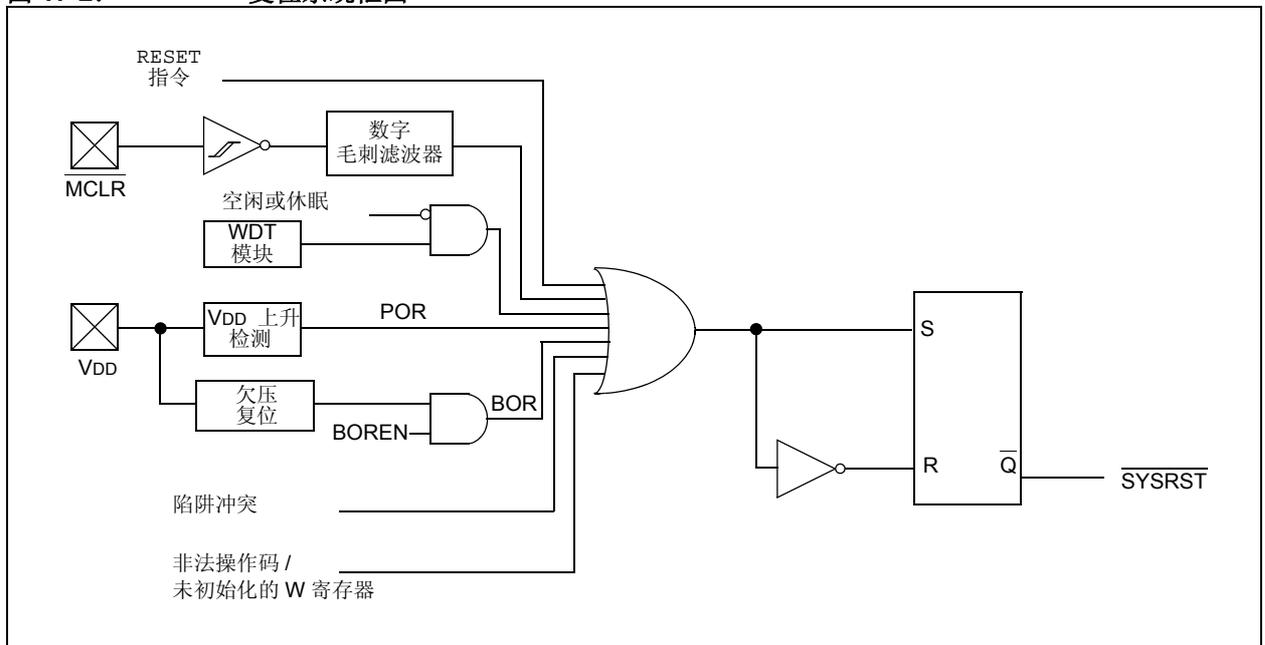
各种复位条件以不同的方式影响不同的寄存器。大多数寄存器不受 WDT 唤醒的影响, 因为这被视为是正常工作的继续。在不同的复位情况下, 将以不同的方式置 1 或清零 RCON 寄存器中的状态位, 如表 17-5 所示。在软件中使用这些位可确定复位的性质。

片上复位电路的框图, 如图 17-2 所示。

在 $\overline{\text{MCLR}}$ 复位路径上提供了一个 $\overline{\text{MCLR}}$ 噪声滤波器。该滤波器可检测并滤除小脉冲。

内部产生的复位不会将 $\overline{\text{MCLR}}$ 引脚驱动为低电平。

图 17-2: 复位系统框图



17.3.1 POR: 上电复位

当检测到 VDD 上升时, 上电事件会产生一个内部 POR 脉冲。复位脉冲将在 POR 电路阈值电压 (V_{POR}) 处产生, 标称阈值是 1.85V。器件电源电压特性曲线必须满足规定的起始电压和上升速率要求。POR 脉冲信号将复位 POR 定时器, 并使器件进入复位状态。POR 也可通过振荡器配置位选择相应的器件时钟源。

POR 电路将插入一个标称值为 10 μs 的小延时 T_{POR} , 并确保器件偏置电路稳定。另外, 还要施加用户选择的上电延时 (T_{PWRT})。 T_{PWRT} 参数由器件配置位设定, 可以为 0 ms (无延时)、4 ms、16 ms 或 64 ms。器件上电的总延时为 $T_{\text{POR}} + T_{\text{PWRT}}$ 。当这些延时超时时, $\overline{\text{SYSRST}}$ 将在 Q1 时钟的下一个上升沿反相, PC 将跳转至复位向量。

$\overline{\text{SYSRST}}$ 信号的时序如图 17-3 至图 17-5 所示。

dsPIC30F2011/2012/3012/3013

图 17-3: 上电过程中的延时时序 ($\overline{\text{MCLR}}$ 连接至 VDD)

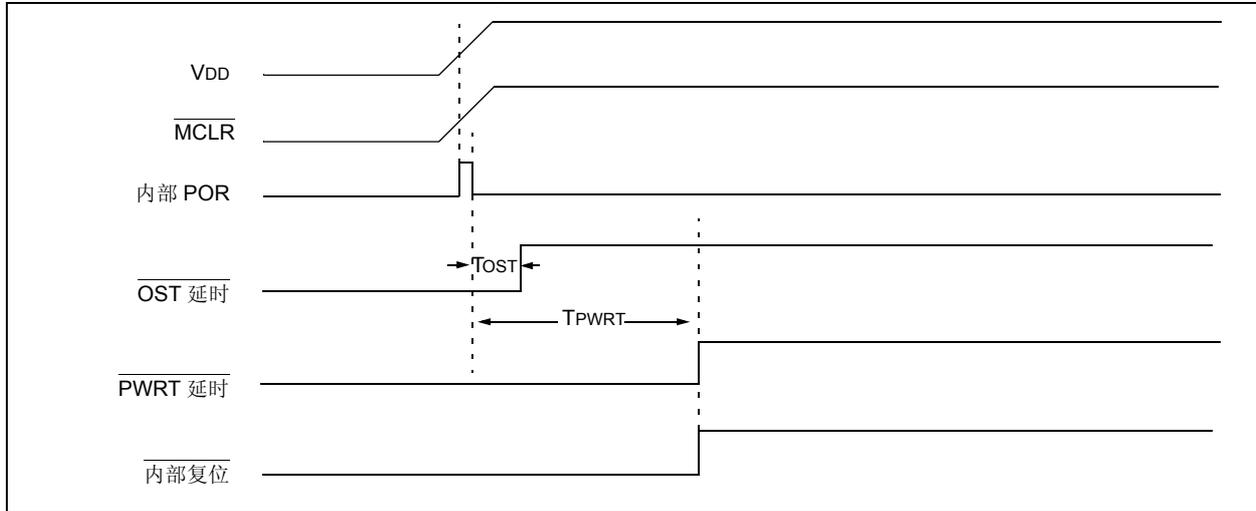


图 17-4: 上电过程中的延时时序 ($\overline{\text{MCLR}}$ 未连接至 VDD): 情形 1

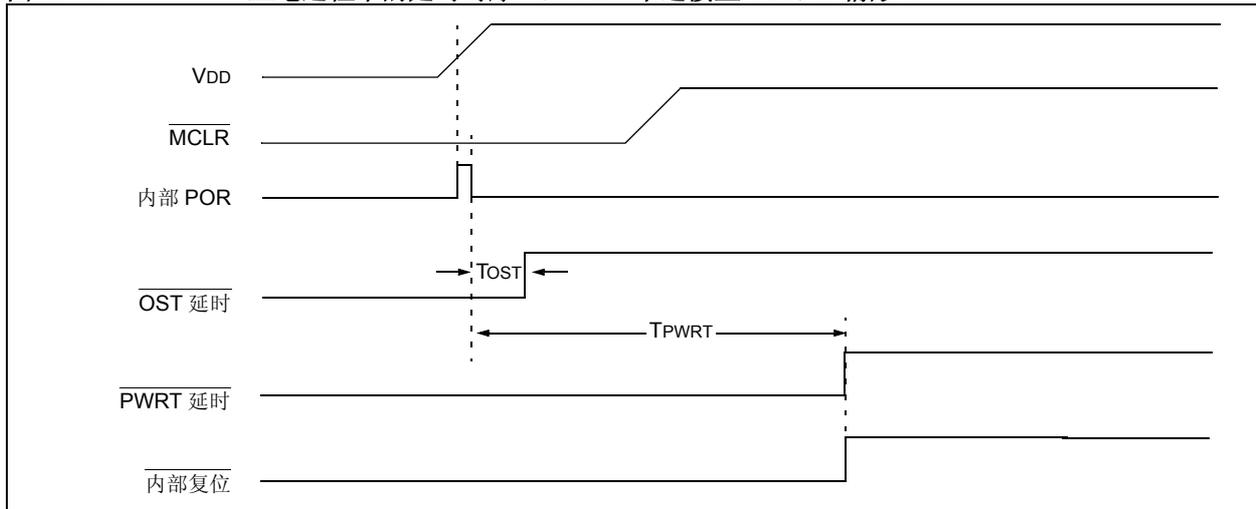
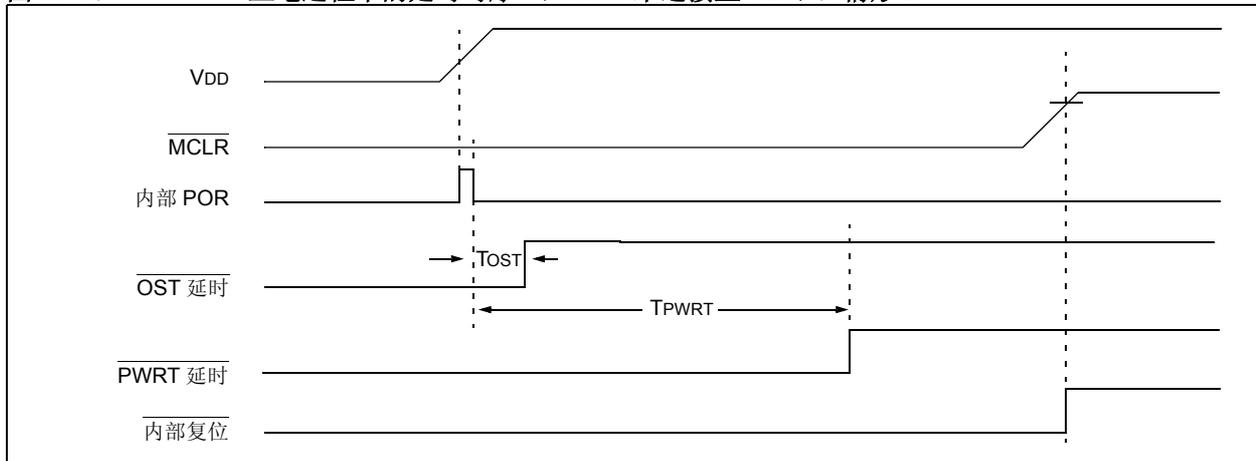


图 17-5: 上电过程中的延时时序 ($\overline{\text{MCLR}}$ 未连接至 VDD): 情形 2



dsPIC30F2011/2012/3012/3013

17.3.1.1 具有长晶振起振时间的 POR（使能 FSCM）

振荡器起振电路没有连接到 POR 电路。某些晶振电路（尤其是低频晶振）具有相对长的起振时间。因此，当 POR 定时器和 PWRT 超时后，可能出现以下情况中的一种或多种：

- 振荡电路还未开始振荡。
- 振荡器起振定时器尚未超时（如果使用了晶振）。
- PLL 还未锁定（如果使用了 PLL）。

如果使能了 FSCM 且满足以上条件之一，则将发生时钟故障陷阱。器件将自动切换至 FRC 振荡器，而用户可在陷阱 ISR 中切换至所需的晶振。

17.3.1.2 FSCM 和 PWRT 禁止时的工作

如果禁止了 FSCM 和上电延时定时器（PWRT），上电时器件将快速退出复位状态。如果时钟源为 FRC、LPRC、ERC 或 EC，则将立即激活。

如果禁止了 FSCM 且系统时钟尚未启动，则在系统时钟启动前器件将在复位向量处处于冻结状态。从用户的角度看，在系统时钟可用前，器件似乎处于复位状态。

17.3.2 BOR：可编程欠压复位

BOR（欠压复位）模块是基于内部参考电压电路的。BOR 模块的主要作用是在发生欠压条件时产生器件复位。欠压条件通常由 AC 电源线上的干扰信号（即，由于电源传输线路不良造成的 AC 周期波形部分丢失，或者由于接入大的感性负载时电流消耗过大造成电压下降）产生的。

BOR 模块允许选择以下电压跳变点之一（见表 20-11）：

- 2.6V-2.71V
- 4.1V-4.4V
- 4.58V-4.73V

注： 以上 BOR 电压跳变点为标称值，仅供设计参考。有关 BOR 电压范围的规定，请参阅具体器件数据手册中的“电气规范”章节。

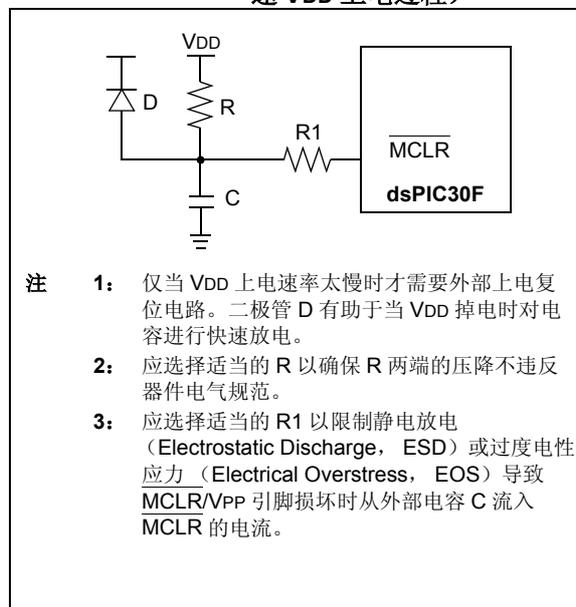
BOR 将产生复位器件的复位脉冲。BOR 将根据器件配置位值（FOS<2:0> 和 FPR<4:0>）选择时钟源。另外，如果选择了振荡器模式，则 BOR 将激活振荡器起振定

时器（OST）。系统时钟将保持到 OST 超时。如果使用了 PLL，则时钟将被保持到 LOCK 位（OSCCON<5>）置 1。

同时，在释放内部复位信号前，还要施加 POR 延时（TPOR）和 PWRT 延时（TPWRT）。如果 TPWRT = 0 且正在使用晶体振荡器，则施加 TFSCM = 100 μs 的标称延时。这种情况下的总延时为（TPOR + TFSCM）。

BOR 状态位（RCON<1>）将置 1，以表明已发生了 BOR。如果使能了 BOR 电路，则它在休眠或空闲模式下继续工作，当 VDD 降至低于 BOR 阈值电压以下时将复位器件。

图 17-6： 外部上电复位电路（用于慢速 VDD 上电过程）



注： 专用监控器件，如 MCP1XX 和 MCP8XX，也可用作外部上电复位电路。

dsPIC30F2011/2012/3012/3013

表 17-5 显示了 RCON 寄存器的复位条件。由于 RCON 寄存器中的控制位都是可读写的，此表中的信息表示在“条件”这一列中指定的操作之前，已对所有位进行了求反操作。

表 17-5: RCON 寄存器的初始化条件: 情形 1

条件	程序计数器	TRAPR	IOPUWR	EXTR	SWR	WDTO	空闲	休眠	POR	BOR
上电复位	0x000000	0	0	0	0	0	0	0	1	1
欠压复位	0x000000	0	0	0	0	0	0	0	0	1
正常工作时的 $\overline{\text{MCLR}}$ 复位	0x000000	0	0	1	0	0	0	0	0	0
正常工作时的软件复位	0x000000	0	0	0	1	0	0	0	0	0
休眠时的 $\overline{\text{MCLR}}$ 复位	0x000000	0	0	1	0	0	0	1	0	0
空闲时的 $\overline{\text{MCLR}}$ 复位	0x000000	0	0	1	0	0	1	0	0	0
WDT 超时复位	0x000000	0	0	0	0	1	0	0	0	0
WDT 唤醒	PC + 2	0	0	0	0	1	0	1	0	0
被中断从休眠状态唤醒	PC + 2 ⁽¹⁾	0	0	0	0	0	0	1	0	0
时钟故障陷阱	0x000004	0	0	0	0	0	0	0	0	0
陷阱复位	0x000000	1	0	0	0	0	0	0	0	0
非法操作陷阱	0x000000	0	1	0	0	0	0	0	0	0

图注: u = 未改变, x = 未知, - = 未实现位, 读为 0

注 1: 如果唤醒由允许的中断引起, PC 将装载相应的中断向量。

表 17-6 显示了 RCON 寄存器复位条件的第二个示例。在此情形中, 假定用户在条件列中所指定的操作前未置 1/ 清零特定位。

表 17-6: RCON 寄存器的初始化条件: 情形 2

条件	程序计数器	TRAPR	IOPUWR	EXTR	SWR	WDTO	IDLE	SLEEP	POR	BOR
上电复位	0x000000	0	0	0	0	0	0	0	1	1
欠压复位	0x000000	u	u	u	u	u	u	u	0	1
正常工作时的 $\overline{\text{MCLR}}$ 复位	0x000000	u	u	1	0	0	0	0	u	u
正常工作时的软件复位	0x000000	u	u	0	1	0	0	0	u	u
休眠时的 $\overline{\text{MCLR}}$ 复位	0x000000	u	u	1	u	0	0	1	u	u
空闲时的 $\overline{\text{MCLR}}$ 复位	0x000000	u	u	1	u	0	1	0	u	u
WDT 超时复位	0x000000	u	u	0	0	1	0	0	u	u
WDT 唤醒	PC + 2	u	u	u	u	1	u	1	u	u
被中断从休眠状态唤醒	PC + 2 ⁽¹⁾	u	u	u	u	u	u	1	u	u
时钟故障陷阱	0x000004	u	u	u	u	u	u	u	u	u
陷阱复位	0x000000	1	u	u	u	u	u	u	u	u
非法操作复位	0x000000	u	1	u	u	u	u	u	u	u

图注: u = 未改变, x = 未知, - = 未实现位, 读为 0

注 1: 如果唤醒由允许的中断引起, PC 将装载相应的中断向量。

dsPIC30F2011/2012/3012/3013

17.4 看门狗定时器 (WDT)

17.4.1 看门狗定时器的工作

看门狗定时器 (WDT) 的主要功能是发生软件故障时复位处理器。WDT 是独立运行的定时器，它使用片内 RC 振荡器，不需要外部元件。因此，即使主处理器时钟（例如，晶体振荡器）发生故障时，WDT 定时器也将继续工作。

17.4.2 使能和禁止 WDT

只能通过配置寄存器 FWDTE 中的配置位 (FWDTE) “使能”或“禁止”看门狗定时器。

设置 FWDTE = 1 将使能看门狗定时器。使能是在对器件进行编程时完成的。默认情况下，擦除芯片后，FWDTE 位 = 1。任何能够编程 dsPIC30F 器件的编程器均可对此位及其他配置位进行编程。

如果使能了 WDT，它将递增，直到溢出或“超时”为止。WDT 超时将强制器件复位（休眠期间除外）。要防止 WDT 超时，用户必须使用 CLRWDTE 指令清零看门狗定时器。

如果休眠期间 WDT 超时，器件将唤醒。RCON 寄存器中的 WDT0 位将清零，以表明 WDT 超时导致唤醒。

设置 FWDTE = 0 可使用户软件通过 SWDTE (RCON<5>) 控制位使能/禁止看门狗定时器。

17.5 低电压检测

低电压检测 (LVD) 模块用于检测器件的 V_{DD} 何时降至低于阈值电压 VLVD，该电压由 LVDL<3:0> 位 (RCON<11:8>) 确定，因此是用户可编程的。内部电压参考电路要求一段标称稳定时间，而 BGST 位 (RCON<13>) 表明参考电压何时稳定。

在一些器件中，可在 LVDIN 引脚外部施加 LVD 阈值电压。

通过将 LVDEN 位 (RCON<12>) 置 1 可使能 LVD 模块。

17.6 节能模式

通过执行一条特殊的 PWRSAV 指令可进入两种节能模式：休眠和空闲。

PWRSAV 指令的格式如下：

PWRSAV <parameter>，其中 “parameter” 定义是空闲还是休眠模式。

17.6.1 休眠模式

在休眠模式中，CPU 和外设的时钟关闭。如果在使用片上振荡器，它也将被关闭。

休眠期间，由于没有时钟要监视，所以故障保护时钟监视器不工作。但是，如果 WDT 在休眠中正常工作，则 LPRC 时钟仍然有效。

如果使能了欠压保护电路和低电压检测电路，则它们在休眠期间正常工作。

发生以下任一事件时，处理器就会从休眠中唤醒：

- 任何中断，如果被单独允许且满足所需的优先级
- 任何复位 (POR、BOR 和 MCLR)
- WDT 超时

从休眠模式唤醒时，处理器将使用在进入休眠模式之前处于工作状态的时钟源重新开始工作。时钟切换使能时，COSC<2:0> 位将确定唤醒时要使用的振荡器源。如果禁止了时钟切换，则仅有一个系统时钟。

注： 如果发生了 POR 或 BOR，则振荡器的选择将基于 FOS<2:0> 和 FPR<4:0> 配置位。

如果时钟源是振荡器，则器件的时钟将一直关闭，直到 OST 超时为止（这表明振荡器已经稳定）。如果使用了 PLL，则系统时钟关闭，直到 LOCK = 1 为止（这表明 PLL 已经稳定）。两种情况下，都要加上 TPOR、TLOCK 和 TPWRT 延时。

如果使用了 EC、FRC、LPRC 或 ERC 振荡器，那么要加上 TPOR (~ 10 μs) 延时。这是从休眠中唤醒时的最小可能延时。

另外，如果 LP 振荡器在休眠时有效，且 LP 是唤醒时使用的振荡器，则起振延时将等于 TPOR。不会有 PWRT 延时和 OST 定时器延时。为了使从休眠中唤醒的起振延时最小，在进入休眠之前，应该选择这些快速唤醒选项之一。

dsPIC30F2011/2012/3012/3013

任何中断，如果被单独允许（通过相应的 IE 位）并且优先级占先的话，将唤醒处理器。处理器将处理中断并转移至 ISR。唤醒时 RCON 寄存器中的 SLEEP 状态位置 1。

注： 尽管加入各种不同的延迟时间（TPOR、TLOCK 和 TPWRT），在延时结束时晶振（和 PLL）可能并未处于工作状态（例如，对于低频晶振）。在这种情况下，如果 FSCM 被使能，则器件将这这种情况作为时钟故障并处理时钟故障陷阱，FRC 振荡器将被使能而用户必须重新使能晶振。如果未使能 FSCM，则器件将只是简单地暂停代码执行直到时钟稳定为止，且在振荡器时钟启动前保持休眠状态。

所有复位将使处理器从休眠模式中唤醒。除 POR 之外的任何复位，将置 1 SLEEP 状态位。POR 时，SLEEP 状态位被清零。

如果使能了看门狗定时器，则处理器将在 WDT 超时后从休眠模式中唤醒。SLEEP 和 WDTO 状态位均被置 1。

17.6.2 空闲模式

在空闲模式中，CPU 的时钟被关闭，而外设继续运行。与休眠模式不同，时钟源保持工作状态。

对于一些外设而言，每个模块中有一个与外设对应的控制位，控制外设空闲期间是否工作。

如果使能了时钟故障检测，则 LPRC 故障保护时钟保持工作状态。

发生以下事件之一时，处理器将从空闲状态唤醒：

- 任何中断，已单独允许（IE 位为 1）且满足所需的优先级
- 任何复位（POR、BOR 和 $\overline{\text{MCLR}}$ ）
- WDT 超时

从空闲模式唤醒时，时钟再次为 CPU 使用，且立即从 PWRSAV 指令之后的下一条指令开始执行指令。

任何中断，如果已允许（使用相应的 IE 位）并且优先级占先的话，将唤醒处理器。处理器将处理中断并转移至 ISR。唤醒时 RCON 寄存器中的 IDLE 状态位置 1。

除 POR 之外的任何复位，都将把 IDLE 状态位置 1。POR 时，IDLE 状态位被清零。

如果已使能了看门狗定时器，则处理器将在 WDT 超时后从空闲模式中唤醒。IDLE 和 WDTO 状态位均被置 1。

与从休眠状态唤醒不同，从空闲状态唤醒时不存在延时。

17.7 器件配置寄存器

各器件配置寄存器中的配置位指定某些器件模式，且可由器件编程器或使用器件的在线串行编程（ICSP™）功能进行编程。虽然各器件配置寄存器都是 24 位寄存器，但各寄存器只有低 16 位可用于保存配置数据。有四个器件配置寄存器可供用户使用。

1. FOSC (0xF8000)：振荡器配置寄存器
2. FWDT (0xF8002)：看门狗定时器配置寄存器
3. FBORPOR (0xF8004)：BOR 和 POR 配置寄存器
4. FGS (0xF800A)：通用代码段配置寄存器

如果在器件编程器中选择了器件，配置位的位置将被自动设置。可在源代码（取决于所使用的语言工具）中或通过编程界面指定配置位的期望状态。在对器件编程后，应用软件可使用表读指令读配置位的值。更多信息，请参见器件编程规范。

注： 如果已编程了代码保护配置控制位（FGS<GCP> 和 FGS<GWRP>），则只能在电压 $V_{DD} \geq 4.5V$ 时才可擦除整个代码保护的器件。

dsPIC30F2011/2012/3012/3013

17.8 外设模块禁止寄存器

外设模块禁止 (Peripheral Module Disable, PMD) 寄存器通过停止所有提供给模块的时钟源来提供一种禁止外设模块的方法。当通过相应的 PMD 控制位禁止外设时, 外设就进入了功耗最低的状态。与外设相关的控制寄存器和状态寄存器也被禁止, 因此写入这些寄存器不会有影响, 且读取值无效。

只有在 PMD 寄存器中的相应位被清零且特定的 dsPIC DSC 器件支持外设时, 才会使能外设模块。如果外设包含在器件中, 那么在默认情况下, 它在 PMD 寄存器中是使能的。

注: 如果 PMD 位置 1, 那么相应的模块将在 1 个指令周期的延时后被禁止。类似地, 如果 PMD 位清零, 那么相应的模块将在 1 个指令周期的延时后被使能 (假设已将模块控制寄存器配置为使能模块的工作)。

注: 在 dsPIC30F2011、dsPIC30F3012 和 dsPIC30F2012 器件中, U2MD 位是可读写的, 且在置 1 时读为 1。

17.9 在线调试器

当选择 MPLAB[®] ICD2 作为调试器时, 使能在线调试功能。与 MPLAB IDE 一起使用时, 在线调试功能允许简单的调试功能。当使能该功能时, 某些资源就不能用于一般用途了。这些资源包括数据 RAM 的前 80 个字节和两个 I/O 引脚。

用户可使用 MPLAB IDE 中的配置选项选择四对调试 I/O 引脚其中之一。这些引脚对分别为 EMUD/EMUC、EMUD1/EMUC1、EMUD2/EMUC2 和 EMUD3/EMUC3。

无论选取哪对调试引脚, 选取的 EMUD 引脚都是仿真 / 调试数据线, 而 EMUC 引脚则是仿真 / 调试时钟线。这些引脚将与 Microchip 的 MPLAB ICD 2 模块接口。MPLAB ICD 2 使用所选的调试 I/O 引脚发送命令、接收响应, 以及发送和接收数据。要使用器件的在线调试器功能, 应用设计必须实现至 MCLR、VDD、VSS、PGC、PGD 和所选的 EMUDx/EMUCx 引脚对的 ICSP 连接。

这样便产生了两种可能:

1. 如果选择 EMUD/EMUC 作为调试 I/O 引脚对, 则仅需要一个 5 引脚的接口, 因为在所有 dsPIC30F 器件中, EMUD 和 EMUC 引脚功能都与 PGD 和 PGC 引脚功能复用。
2. 如果选择 EMUD1/EMUC1、EMUD2/EMUC2 或 EMUD3/EMUC3 作为调试 I/O 引脚对, 则需要一个 7 引脚的接口, 因为 EMUDx/EMUCx (x=1、2或3) 引脚功能不与 PGD 和 PGC 引脚功能复用。

dsPIC30F2011/2012/3012/3013

表 17-7: 系统集成寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	复位状态
RCON	0740	TRAPR	IOPUWR	BGST	LVDEN		LVDL<3:0>		SWDTEN	EXTR	SWR	LOCK	WDTO	SLEEP	IDLE	BOR	POR	(注 1)
OSCCON	0742						NOSC<2:0>			POST<1:0>				CF		LPOSCEN	OSWEN	(注 2)
OSCTUN	0744													TUN3	TUN2	TUN1	TUN0	(注 2)
PMD1	0770					T1MD				I2CMD	U2MD ⁽³⁾	U1MD		SPI1MD		ADCMD		
PMD2	0772							IC2MD	IC1MD							OC2MD	OC1MD	

注 1: 复位状态由复位类型决定。

注 2: 复位状态由配置位决定。

注 3: 仅在 dsPIC30F3013 上可用。

表 17-8: 器件配置寄存器映射

寄存器名称	地址	Bit 23-16	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0		
FOSC	F80000			FCKSM<1:0>					FOS<2:0>							FPR<4:0>				
FWD	F80002		FWDTEN										FWPSA<1:0>			FWPSB<3:0>				
FBORPOR	F80004		MCLREN					保留 (1)	保留 (1)	保留 (1)	BOREN							FPWRT<1:0>		
FGS	F8000A																		GCP	GWRP

注: 有关寄存器位域的描述, 请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

注 1: 总是读为 1。

dsPIC30F2011/2012/3012/3013

18.0 指令集汇总

注：本数据手册总结了 dsPIC30F 系列器件的功能，但是不应把本手册当作无所不包的参考手册来使用。有关 CPU、外设、寄存器说明和一般器件功能的更多信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。有关器件指令集和编程的更多信息，请参见《dsPIC30F/33F 程序员参考手册》(DS70157B_CN)。

dsPIC30F 指令集的众多增强性能扩展了以往的 PIC[®] MCU 指令集，同时可以方便地从 PIC MCU 指令集移植到 dsPIC30F 指令集。

大部分指令的长度为一个程序存储字 (24 位)。只有三条指令需要两个程序存储单元。

每一条单字指令长 24 位，分为一个指定指令类型的 8 位操作码和进一步指定指令操作的一个或多个操作数。

指令集是高度正交的，分为五个基本类别：

- 针对字或字节的操作
- 针对位的操作
- 立即数操作
- DSP 操作
- 控制操作

表 18-1 给出了在说明指令时使用的通用符号。

表 18-2 是 dsPIC30F 指令集汇总，还给出了每条指令影响的状态标志位。

大多数针对字或字节的 W 寄存器指令 (包括桶形移位指令) 有三个操作数：

- 第一个源操作数通常是寄存器 Wb，不带任何地址修改量
- 第二个源操作数通常是寄存器 Ws，带或不带地址修改量
- 运算结果的目的寄存器，通常是寄存器 Wd，带或不带地址修改量

不过，针对字或字节的文件寄存器指令只有两个操作数：

- 文件寄存器由 f 值指定
- 目的寄存器可以是文件寄存器 f 或 W0 寄存器 (用 WREG 表示)

大多数位操作类指令 (包括简单的循环 / 移位指令) 有两个操作数：

- W 寄存器 (带或不带地址修改量) 或文件寄存器 (由 Ws 或 f 的值指定)
- W 寄存器或文件寄存器中的位 (由一个立即数指定，或者由 Wb 寄存器的内容间接指定)

涉及数据传送的立即数指令，可以使用下列操作数：

- 要被装入到 W 寄存器或文件寄存器中的立即数 (由 k 值指定)
- 要装入立即数的 W 寄存器或文件寄存器 (由 Wb 或 f 指定)

然而，涉及算术或逻辑操作的立即数指令，使用如下的操作数：

- 第一个源操作数是寄存器 Wb，不带任何地址修改量
- 第二个源操作数是立即数
- 操作结果的目的寄存器 (仅在与第一个源操作数不同时) 通常是寄存器 Wd (带或不带地址修改量)

MAC 类 DSP 指令可使用下列操作数：

- 要使用的累加器 (A 或 B) (必须的操作数)
- 要用作第二个操作数的 W 寄存器
- X 和 Y 地址空间预取操作
- X 和 Y 地址空间预取目的寄存器
- 累加器回写目的寄存器

与乘法无关的其他 DSP 指令使用的操作数可能包括：

- 要使用的累加器 (必须)
- 源操作数或目的操作数 (分别由 Wso 或 Wdo 指定)，带或不带地址修改量
- 移位位数，由 W 寄存器 Wn 或立即数指定

控制指令可以使用下列操作数：

- 程序存储地址
- 表读和表写指令的模式

dsPIC30F2011/2012/3012/3013

除了某些双字指令外，所有指令都是单字指令；双字指令之所以是双字长的（48位），是因为要用48位来提供所需信息。在第二个字中，8个MSb全为0。如果指令自身把第二个字当作一条指令来执行的话，它将作为一条NOP指令来执行。

除非条件测试结果为“真”或者指令执行的结果改变了程序计数器的值，否则执行大部分单字指令都只需要一个指令周期。对于上述两种特殊情况，执行指令需要两个指令周期，第二个指令周期执行一条NOP指令。值得注意的是：BRA（无条件/计算转移）、间接CALL/GOTO、所有表读和表写以及RETURN/RETFIE指令都是

单字指令，但是却需要两个或三个指令周期来执行。对于那些涉及跳过后续指令的某些指令，如果执行了跳过，则需要两个到三个指令周期，具体取决于被跳过的指令是单字指令还是双字指令。此外，双字传送指令需要两个指令周期。双字指令执行需两个指令周期。

注： 欲知有关指令集的更多详细信息，请参见程序员参考手册。

表 18-1: 操作码说明中使用的符号

字段	说明
#text	表示由“text”定义的立即数
(text)	表示“text的内容”
[text]	表示“地址为text的单元”
{ }	可选的位域或操作
<n:m>	寄存器位域
.b	字节模式选择
.d	双字模式选择
.S	影子寄存器选择
.w	字模式选择（默认情况）
Acc	累加器A或累加器B
AWB	累加器回写目的地址寄存器 $\in \{W13, [W13]+2\}$
bit4	4位选择字段（用于字寻址指令） $\in \{0..15\}$
C, DC, N, OV, Z	MCU状态位：进位、半进位、负、溢出和全零标志位
Expr	绝对地址、标号或表达式（由链接器解析）
f	文件寄存器地址 $\in \{0x0000..0x1FFF\}$
lit1	1位无符号立即数 $\in \{0,1\}$
lit4	4位无符号立即数 $\in \{0..15\}$
lit5	5位无符号立即数 $\in \{0..31\}$
lit8	8位无符号立即数 $\in \{0..255\}$
lit10	10位无符号立即数，对于字节模式， $\in \{0..255\}$ ；对于字模式， $\in \{0:1023\}$
lit14	14位无符号立即数 $\in \{0..16384\}$
lit16	16位无符号立即数 $\in \{0..65535\}$
lit23	23位无符号立即数 $\in \{0..8388608\}$ ；LSb必须为0
无	不需要内容，可为空白
OA, OB, SA, SB	DSP状态位：ACCA溢出、ACCB溢出、ACCA饱和和ACCB饱和
PC	程序计数器
Slit10	10位有符号立即数 $\in \{-512..511\}$
Slit16	16位有符号立即数 $\in \{-32768..32767\}$
Slit6	6位有符号立即数 $\in \{-16..16\}$

dsPIC30F2011/2012/3012/3013

表 18-1: 操作码说明中使用的符号 (续)

字段	说明
Wb	基准 W 寄存器 $\in \{W0..W15\}$
Wd	目的 W 寄存器 $\in \{Wd, [Wd], [Wd++] , [Wd--], [++Wd], [--Wd]\}$
Wdo	目的 W 寄存器 $\in \{Wnd, [Wnd], [Wnd++] , [Wnd--], [++Wnd], [--Wnd], [Wnd+Wb]\}$
Wm,Wn	被除数 / 除数工作寄存器对 (直接寻址)
Wm*Wm	平方指令中的被乘数和乘数工作寄存器对 $\in \{W4 * W4, W5 * W5, W6 * W6, W7 * W7\}$
Wm*Wn	DSP 指令中的被乘数和乘数工作寄存器对 $\in \{W4 * W5, W4 * W6, W4 * W7, W5 * W6, W5 * W7, W6 * W7\}$
Wn	16 个工作寄存器之一 $\in \{W0..W15\}$
Wnd	16 个目的工作寄存器之一 $\in \{W0..W15\}$
Wns	16 个源工作寄存器之一 $\in \{W0..W15\}$
WREG	W0 (文件寄存器指令中使用的工作寄存器)
Ws	源 W 寄存器 $\in \{Ws, [Ws], [Ws++] , [Ws--], [++Ws], [--Ws]\}$
Wso	源 W 寄存器 $\in \{Wns, [Wns], [Wns++] , [Wns--], [++Wns], [--Wns], [Wns+Wb]\}$
Wx	DSP 指令中用于 X 数据空间预取操作的地址寄存器 $\in \{[W8] += 6, [W8] += 4, [W8] += 2, [W8], [W8] - 6, [W8] - 4, [W8] - 2, [W9] += 6, [W9] += 4, [W9] += 2, [W9], [W9] - 6, [W9] - 4, [W9] - 2, [W9 + W12], \text{无}\}$
Wxd	DSP 指令中用于 X 数据空间预取操作的目的寄存器 $\in \{W4..W7\}$
Wy	DSP 指令中用于 Y 数据空间预取操作的地址寄存器 $\in \{[W10] += 6, [W10] += 4, [W10] += 2, [W10], [W10] - 6, [W10] - 4, [W10] - 2, [W11] += 6, [W11] += 4, [W11] += 2, [W11], [W11] - 6, [W11] - 4, [W11] - 2, [W11 + W12], \text{无}\}$
Wyd	DSP 指令中用于 Y 数据空间预取操作的目的寄存器 $\in \{W4..W7\}$

dsPIC30F2011/2012/3012/3013

表 18-2: 指令集汇总

基本指令编号	汇编助记符	汇编语法	说明	指令字数	周期数	受影响的状态标志位
1	ADD	ADD Acc	累加器相加	1	1	OA,OB,SA,SB
		ADD f	$f = f + WREG$	1	1	C,DC,N,OV,Z
		ADD f, WREG	$WREG = f + WREG$	1	1	C,DC,N,OV,Z
		ADD #lit10, Wn	$Wd = lit10 + Wd$	1	1	C,DC,N,OV,Z
		ADD Wb, Ws, Wd	$Wd = Wb + Ws$	1	1	C,DC,N,OV,Z
		ADD Wb, #lit5, Wd	$Wd = Wb + lit5$	1	1	C,DC,N,OV,Z
		ADD Wso, #Slit4, Acc	将 16 位有符号立即数加到累加器	1	1	OA,OB,SA,SB
2	ADDC	ADDC f	$f = f + WREG + (C)$	1	1	C,DC,N,OV,Z
		ADDC f, WREG	$WREG = f + WREG + (C)$	1	1	C,DC,N,OV,Z
		ADDC #lit10, Wn	$Wd = lit10 + Wd + (C)$	1	1	C,DC,N,OV,Z
		ADDC Wb, Ws, Wd	$Wd = Wb + Ws + (C)$	1	1	C,DC,N,OV,Z
		ADDC Wb, #lit5, Wd	$Wd = Wb + lit5 + (C)$	1	1	C,DC,N,OV,Z
3	AND	AND f	$f = f .AND. WREG$	1	1	N,Z
		AND f, WREG	$WREG = f .AND. WREG$	1	1	N,Z
		AND #lit10, Wn	$Wd = lit10 .AND. Wd$	1	1	N,Z
		AND Wb, Ws, Wd	$Wd = Wb .AND. Ws$	1	1	N,Z
		AND Wb, #lit5, Wd	$Wd = Wb .AND. lit5$	1	1	N,Z
4	ASR	ASR f	f = 算术右移 f	1	1	C,N,OV,Z
		ASR f, WREG	WREG = 算术右移 f	1	1	C,N,OV,Z
		ASR Ws, Wd	Wd = 算术右移 Ws	1	1	C,N,OV,Z
		ASR Wb, Wns, Wnd	Wnd = 将 Wb 算术右移 Wns 位	1	1	N,Z
		ASR Wb, #lit5, Wnd	Wnd = 将 Wb 算术右移 lit5 位	1	1	N,Z
5	BCLR	BCLR f, #bit4	将 f 中的指定位清零	1	1	无
		BCLR Ws, #bit4	将 Ws 中的指定位清零	1	1	无
6	BRA	BRA C, Expr	如果进位位为 1 则转移	1	1 (2)	无
		BRA GE, Expr	如果有符号大于或等于则转移	1	1 (2)	无
		BRA GEU, Expr	如果无符号大于或等于则转移	1	1 (2)	无
		BRA GT, Expr	如果有符号大于则转移	1	1 (2)	无
		BRA GTU, Expr	如果无符号大于则转移	1	1 (2)	无
		BRA LE, Expr	如果有符号小于或等于则转移	1	1 (2)	无
		BRA LEU, Expr	如果无符号小于或等于则转移	1	1 (2)	无
		BRA LT, Expr	如果有符号小于则转移	1	1 (2)	无
		BRA LTU, Expr	如果无符号小于则转移	1	1 (2)	无
		BRA N, Expr	如果为负则转移	1	1 (2)	无
		BRA NC, Expr	如果进位位为 0 则转移	1	1 (2)	无
		BRA NN, Expr	如果非负则转移	1	1 (2)	无
		BRA NOV, Expr	如果未溢出则转移	1	1 (2)	无
		BRA NZ, Expr	如果非零则转移	1	1 (2)	无
		BRA OA, Expr	如果累加器 A 溢出则转移	1	1 (2)	无
		BRA OB, Expr	如果累加器 B 溢出则转移	1	1 (2)	无
		BRA OV, Expr	如果溢出则转移	1	1 (2)	无
		BRA SA, Expr	如果累加器 A 饱和则转移	1	1 (2)	无
		BRA SB, Expr	如果累加器 B 饱和则转移	1	1 (2)	无
		BRA Expr	无条件转移	1	2	无
BRA Z, Expr	如果为零则转移	1	1 (2)	无		
BRA Wn	计算转移	1	2	无		
7	BSET	BSET f, #bit4	将 f 中的指定位置 1	1	1	无
		BSET Ws, #bit4	将 Ws 中的指定位置 1	1	1	无
8	BSW	BSW.C Ws, Wb	将 C 位内容写入 Ws<Wb>	1	1	无
		BSW.Z Ws, Wb	将 Z 位内容写入 Ws<Wb>	1	1	无

dsPIC30F2011/2012/3012/3013

表 18-2: 指令集汇总 (续)

基本指令编号	汇编助记符	汇编语法	说明	指令字数	周期数	受影响的状态标志位
9	BTG	BTG f, #bit4	将 f 中的指定位翻转	1	1	无
		BTG Ws, #bit4	将 Ws 中的指定位翻转	1	1	无
10	BTSC	BTSC f, #bit4	对 f 中的指定位进行测试, 如果为零则跳过	1	1 (2 或 3)	无
		BTSC Ws, #bit4	对 Ws 中的指定位进行测试, 如果为零则跳过	1	1 (2 或 3)	无
11	BTSS	BTSS f, #bit4	对 f 中的指定位进行测试, 如果为 1 则跳过	1	1 (2 或 3)	无
		BTSS Ws, #bit4	对 Ws 中的指定位进行测试, 如果为 1 则跳过	1	1 (2 或 3)	无
12	BTST	BTST f, #bit4	对 f 中的指定位进行测试	1	1	Z
		BTST.C Ws, #bit4	对 Ws 中的指定位进行测试, 并将其值存储到 C	1	1	C
		BTST.Z Ws, #bit4	对 Ws 中的指定位进行测试, 并将其反码存储到 Z	1	1	Z
		BTST.C Ws, Wb	对 Ws<Wb> 位进行测试, 并将其值存储到 C	1	1	C
		BTST.Z Ws, Wb	对 Ws<Wb> 位进行测试, 并将其反码存储到 Z	1	1	Z
13	BTSTS	BTSTS f, #bit4	对 f 中的指定位进行测试, 并将 f 中的该位置 1	1	1	Z
		BTSTS.C Ws, #bit4	对 Ws 中的指定位进行测试, 并将其值存储到 C, 然后将 Ws 中的该位置 1	1	1	C
		BTSTS.Z Ws, #bit4	对 Ws 中的指定位进行测试, 并将其反码存储到 Z, 然后将 Ws 中的该位置 1	1	1	Z
14	CALL	CALL lit23	调用子程序	2	2	无
		CALL Wn	间接调用子程序	1	2	无
15	CLR	CLR f	f = 0x0000	1	1	无
		CLR WREG	WREG = 0x0000	1	1	无
		CLR Ws	Ws = 0x0000	1	1	无
		CLR Acc, Wx, Wxd, Wy, Wyd, AWB	将累加器清零	1	1	OA, OB, SA, SB
16	CLRWDT	CLRWDT	将看门狗定时器清零	1	1	WDTO, Sleep
17	COM	COM f	f = \bar{f}	1	1	N, Z
		COM f, WREG	WREG = \bar{f}	1	1	N, Z
		COM Ws, Wd	Wd = Ws	1	1	N, Z
18	CP	CP f	比较 f 和 WREG	1	1	C, DC, N, OV, Z
		CP Wb, #lit5	比较 Wb 和 lit5	1	1	C, DC, N, OV, Z
		CP Wb, Ws	比较 Wb 和 Ws(Wb - Ws)	1	1	C, DC, N, OV, Z
19	CP0	CP0 f	比较 f 和 0x0000	1	1	C, DC, N, OV, Z
		CP0 Ws	比较 Ws 和 0x0000	1	1	C, DC, N, OV, Z
20	CPB	CPB f	带借位比较 f 和 WREG	1	1	C, DC, N, OV, Z
		CPB Wb, #lit5	带借位比较 Wb 和 lit5	1	1	C, DC, N, OV, Z
		CPB Wb, Ws	带借位比较 Wb 和 Ws(Wb - Ws - \bar{C})	1	1	C, DC, N, OV, Z
21	CPSEQ	CPSEQ Wb, Wn	比较 Wb 和 Wn, 如果相等则跳过	1	1 (2 或 3)	无
22	CPSGT	CPSGT Wb, Wn	比较 Wb 和 Wn, 如果大于则跳过	1	1 (2 或 3)	无
23	CPSLT	CPSLT Wb, Wn	比较 Wb 和 Wn, 如果小于则跳过	1	1 (2 或 3)	无
24	CPSNE	CPSNE Wb, Wn	比较 Wb 和 Wn, 如果不相等则跳过	1	1 (2 或 3)	无
25	DAW	DAW Wn	Wn = 十进制调整 Wn	1	1	C
26	DEC	DEC f	f = f - 1	1	1	C, DC, N, OV, Z
		DEC f, WREG	WREG = f - 1	1	1	C, DC, N, OV, Z
		DEC Ws, Wd	Wd = Ws - 1	1	1	C, DC, N, OV, Z
27	DEC2	DEC2 f	f = f - 2	1	1	C, DC, N, OV, Z
		DEC2 f, WREG	WREG = f - 2	1	1	C, DC, N, OV, Z
		DEC2 Ws, Wd	Wd = Ws - 2	1	1	C, DC, N, OV, Z
28	DISI	DISI #lit14	在 lit14 个指令周期内禁止中断	1	1	无

dsPIC30F2011/2012/3012/3013

表 18-2: 指令集汇总 (续)

基本指令编号	汇编助记符	汇编语法	说明	指令字数	周期数	受影响的状态标志位
29	DIV	DIV.S Wm, Wn	有符号 16/16 位整数除法	1	18	N,Z,C,OV
		DIV.SD Wm, Wn	有符号 32/16 位整数除法	1	18	N,Z,C,OV
		DIV.U Wm, Wn	无符号 16/16 位整数除法	1	18	N,Z,C,OV
		DIV.UD Wm, Wn	无符号 32/16 位整数除法	1	18	N,Z,C,OV
30	DIVF	DIVF Wm, Wn	有符号 16/16 位小数除法	1	18	N,Z,C,OV
31	DO	DO #lit14, Expr	执行 Do 循环代码到 PC + Expr, 执行次数为 lit14+1 次	2	2	无
		DO Wn, Expr	执行 Do 循环代码到 PC + Expr, 执行次数为 (Wn)+1 次	2	2	无
32	ED	ED Wm*Wm, Acc, Wx, Wy, Wxd	欧几里德距离 (无累加)	1	1	OA,OB,OAB,SA,SB,SAB
33	EDAC	EDAC Wm*Wm, Acc, Wx, Wy, Wxd	欧几里德距离的内容	1	1	OA,OB,OAB,SA,SB,SAB
34	EXCH	EXCH Wns, Wnd	交换 Wns 和 Wnd 的内容	1	1	无
35	FBCL	FBCL Ws, Wnd	从左边 (MSb) 查找第一个位变化	1	1	C
36	FF1L	FF1L Ws, Wnd	从左边 (MSb) 查找第一个 1	1	1	C
37	FF1R	FF1R Ws, Wnd	从右边 (MSb) 查找第一个 1	1	1	C
38	GOTO	GOTO Expr	转移到地址	2	2	无
		GOTO Wn	间接转移到地址	1	2	无
39	INC	INC f	$f = f + 1$	1	1	C,DC,N,OV,Z
		INC f, WREG	$WREG = f + 1$	1	1	C,DC,N,OV,Z
		INC Ws, Wd	$Wd = Ws + 1$	1	1	C,DC,N,OV,Z
40	INC2	INC2 f	$f = f + 2$	1	1	C,DC,N,OV,Z
		INC2 f, WREG	$WREG = f + 2$	1	1	C,DC,N,OV,Z
		INC2 Ws, Wd	$Wd = Ws + 2$	1	1	C,DC,N,OV,Z
41	IOR	IOR f	$f = f .IOR.WREG$	1	1	N,Z
		IOR f, WREG	$WREG = f .IOR.WREG$	1	1	N,Z
		IOR #lit10, Wn	$Wd = lit10 .IOR.Wd$	1	1	N,Z
		IOR Wb, Ws, Wd	$Wd = Wb .IOR.Ws$	1	1	N,Z
		IOR Wb, #lit5, Wd	$Wd = Wb .IOR.lit5$	1	1	N,Z
42	LAC	LAC Wso, #Slit4, Acc	装载累加器	1	1	OA,OB,OAB,SA,SB,SAB
43	LNK	LNK #lit14	分配堆栈帧	1	1	无
44	LSR	LSR f	$f =$ 逻辑右移 f	1	1	C,N,OV,Z
		LSR f, WREG	$WREG =$ 逻辑右移 f	1	1	C,N,OV,Z
		LSR Ws, Wd	$Wd =$ 逻辑右移 Ws	1	1	C,N,OV,Z
		LSR Wb, Wns, Wnd	$Wnd =$ 将 Wb 逻辑右移 Wns 位	1	1	N,Z
		LSR Wb, #lit5, Wnd	$Wnd =$ 将 Wb 逻辑右移 $lit5$ 位	1	1	N,Z
45	MAC	MAC Wm*Wn, Acc, Wx, Wxd, Wy, Wyd, AWB	相乘并累加	1	1	OA,OB,OAB,SA,SB,SAB
		MAC Wm*Wm, Acc, Wx, Wxd, Wy, Wyd	平方并累加	1	1	OA,OB,OAB,SA,SB,SAB
46	MOV	MOV f, Wn	将 f 中的内容送入 Wn	1	1	无
		MOV f	将 f 中的内容送入目的寄存器	1	1	N,Z
		MOV f, WREG	将 f 中的内容送入 WREG	1	1	N,Z
		MOV #lit16, Wn	将 16 位立即数送入 Wn	1	1	无
		MOV.b #lit8, Wn	将 8 位立即数送入 Wn	1	1	无
		MOV Wn, f	将 Wn 中的内容送入 f	1	1	无
		MOV Wso, Wdo	将 Ws 中的内容送入 Wd	1	1	无
		MOV WREG, f	将 WREG 中的内容送入 f	1	1	N,Z
		MOV.D Wns, Wd	将 $W(ns):W(ns + 1)$ 中的双字内容送入 Wd	1	2	无
		MOV.D Ws, Wnd	将 Ws 中的双字内容送入 $W(nd + 1):W(nd)$	1	2	无
47	MOVSAC	MOVSAC Acc, Wx, Wxd, Wy, Wyd, AWB	预取操作数并保存累加器	1	1	无

dsPIC30F2011/2012/3012/3013

表 18-2: 指令集汇总 (续)

基本指令编号	汇编助记符	汇编语法	说明	指令字数	周期数	受影响的状态标志位
48	MPY	MPY Wm*Wn, Acc, Wx, Wxd, Wy, Wyd	Wm 与 Wn 相乘, 结果存入累加器	1	1	OA,OB,OAB,SA,SB,SAB
		MPY Wm*Wm, Acc, Wx, Wxd, Wy, Wyd	Wm 平方, 结果存入累加器	1	1	OA,OB,OAB,SA,SB,SAB
49	MPY.N	MPY.N Wm*Wn, Acc, Wx, Wxd, Wy, Wyd	Wm 与 Wn 相乘并取反, 结果存入累加器	1	1	无
50	MSC	MSC Wm*Wm, Acc, Wx, Wxd, Wy, Wyd, AWB	相乘再从累加器中减去	1	1	OA,OB,OAB,SA,SB,SAB
51	MUL	MUL.SS Wb, Ws, Wnd	{Wnd+1, Wnd} = signed(Wb) * signed(Ws)	1	1	无
		MUL.SU Wb, Ws, Wnd	{Wnd+1, Wnd} = signed(Wb) * unsigned(Ws)	1	1	无
		MUL.US Wb, Ws, Wnd	{Wnd+1, Wnd} = unsigned(Wb) * signed(Ws)	1	1	无
		MUL.UU Wb, Ws, Wnd	{Wnd+1, Wnd} = unsigned(Wb) * unsigned(Ws)	1	1	无
		MUL.SU Wb, #lit5, Wnd	{Wnd+1, Wnd} = signed(Wb) * unsigned(lit5)	1	1	无
		MUL.UU Wb, #lit5, Wnd	{Wnd+1, Wnd} = unsigned(Wb) * unsigned(lit5)	1	1	无
		MUL f	W3:W2 = f * WREG	1	1	无
52	NEG	NEG Acc	将累加器内容求补	1	1	OA,OB,OAB,SA,SB,SAB
		NEG f	$f = \bar{f} + 1$	1	1	C,DC,N,OV,Z
		NEG f, WREG	WREG = $\bar{f} + 1$	1	1	C,DC,N,OV,Z
		NEG Ws, Wd	$Wd = \overline{Ws} + 1$	1	1	C,DC,N,OV,Z
53	NOP	NOP	空操作	1	1	无
		NOPR	空操作	1	1	无
54	POP	POP f	将栈顶 (TOS) 的内容弹出到 f	1	1	无
		POP Wdo	将栈顶 (TOS) 的内容弹出到 Wdo	1	1	无
		POP.D Wnd	将栈顶 (TOS) 的内容弹出到 W(nd):W(nd+1)	1	2	无
		POP.S	将影子寄存器的内容弹出到主寄存器	1	1	复位
55	PUSH	PUSH f	将 f 的内容压入栈顶 (TOS)	1	1	无
		PUSH Wso	将 Wso 的内容压入栈顶 (TOS)	1	1	无
		PUSH.D Wns	将 W(ns):W(ns + 1) 中的双字压入栈顶 (TOS)	1	2	无
		PUSH.S	将主寄存器中的双字内容压入影子寄存器	1	1	无
56	PWRSVAV	PWRSVAV #lit1	进入休眠或空闲模式	1	1	WDTO,Sleep
57	RCALL	RCALL Expr	相对调用	1	2	无
		RCALL Wn	计算调用	1	2	无
58	REPEAT	REPEAT #lit14	将下一条指令重复执行 lit14 + 1 次	1	1	无
		REPEAT Wn	将下一条指令重复执行 (Wn) + 1 次	1	1	无
59	RESET	RESET	软件器件复位	1	1	无
60	RETFIE	RETFIE	从中断返回	1	3 (2)	无
61	RETLW	RETLW #lit10, Wn	返回并将立即数存入 Wn	1	3 (2)	无
62	RETURN	RETURN	从子程序返回	1	3 (2)	无
63	RLC	RLC f	f = 对 f 执行带进位的循环左移	1	1	C,N,Z
		RLC f, WREG	WREG = 对 f 执行带进位的循环左移	1	1	C,N,Z
		RLC Ws, Wd	Wd = 对 Ws 执行带进位的循环左移	1	1	C,N,Z
64	RLNC	RLNC f	f = 循环左移 f (不带进位)	1	1	N,Z
		RLNC f, WREG	WREG = 循环左移 f (不带进位)	1	1	N,Z
		RLNC Ws, Wd	Wd = 循环左移 Ws (不带进位)	1	1	N,Z
65	RRC	RRC f	f = 对 f 执行带进位的循环右移	1	1	C,N,Z
		RRC f, WREG	WREG = 对 f 执行带进位的循环右移	1	1	C,N,Z
		RRC Ws, Wd	Wd = 对 Ws 执行带进位的循环右移	1	1	C,N,Z

dsPIC30F2011/2012/3012/3013

表 18-2: 指令集汇总 (续)

基本指令编号	汇编助记符	汇编语法	说明	指令字数	周期数	受影响的状态标志位
66	RRNC	RRNC f	f = 循环右移 f (不带进位)	1	1	N,Z
		RRNC f, WREG	WREG = 循环右移 f (不带进位)	1	1	N,Z
		RRNC Ws, Wd	Wd = 循环右移 Ws (不带进位)	1	1	N,Z
67	SAC	SAC Acc, #Slit4, Wdo	保存累加器内容	1	1	无
		SAC.R Acc, #Slit4, Wdo	保存舍入后的累加器内容	1	1	无
68	SE	SE Ws, Wnd	Wnd = 对 Ws 进行符号扩展	1	1	C,N,Z
69	SETM	SETM f	f = 0xFFFF	1	1	无
		SETM WREG	WREG = 0xFFFF	1	1	无
		SETM Ws	Ws = 0xFFFF	1	1	无
70	SFTAC	SFTAC Acc, Wn	对累加器算术移位 (Wn) 次	1	1	OA,OB,OAB,SA,SB,SAB
		SFTAC Acc, #Slit6	对累加器算术移位 Slit6 次	1	1	OA,OB,OAB,SA,SB,SAB
71	SL	SL f	f = 左移 f	1	1	C,N,OV,Z
		SL f, WREG	WREG = 左移 f	1	1	C,N,OV,Z
		SL Ws, Wd	Wd = 左移 Ws	1	1	C,N,OV,Z
		SL Wb, Wns, Wnd	Wnd = 将 Wb 左移 Wns 位	1	1	N,Z
		SL Wb, #lit5, Wnd	Wnd = 将 Wb 左移 lit5 位	1	1	N,Z
72	SUB	SUB Acc	从累加器减去	1	1	OA,OB,OAB,SA,SB,SAB
		SUB f	f = f - WREG	1	1	C,DC,N,OV,Z
		SUB f, WREG	WREG = f - WREG	1	1	C,DC,N,OV,Z
		SUB #lit10, Wn	Wn = Wn - lit10	1	1	C,DC,N,OV,Z
		SUB Wb, Ws, Wd	Wd = Wb - Ws	1	1	C,DC,N,OV,Z
		SUB Wb, #lit5, Wd	Wd = Wb - lit5	1	1	C,DC,N,OV,Z
73	SUBB	SUBB f	f = f - WREG - (\bar{C})	1	1	C,DC,N,OV,Z
		SUBB f, WREG	WREG = f - WREG - (\bar{C})	1	1	C,DC,N,OV,Z
		SUBB #lit10, Wn	Wn = Wn - lit10 - (\bar{C})	1	1	C,DC,N,OV,Z
		SUBB Wb, Ws, Wd	Wd = Wb - Ws - (\bar{C})	1	1	C,DC,N,OV,Z
		SUBB Wb, #lit5, Wd	Wd = Wb - lit5 - (\bar{C})	1	1	C,DC,N,OV,Z
74	SUBR	SUBR f	f = WREG - f	1	1	C,DC,N,OV,Z
		SUBR f, WREG	WREG = WREG - f	1	1	C,DC,N,OV,Z
		SUBR Wb, Ws, Wd	Wd = Ws - Wb	1	1	C,DC,N,OV,Z
		SUBR Wb, #lit5, Wd	Wd = lit5 - Wb	1	1	C,DC,N,OV,Z
75	SUBBR	SUBBR f	f = WREG - f - (\bar{C})	1	1	C,DC,N,OV,Z
		SUBBR f, WREG	WREG = WREG - f - (\bar{C})	1	1	C,DC,N,OV,Z
		SUBBR Wb, Ws, Wd	Wd = Ws - Wb - (\bar{C})	1	1	C,DC,N,OV,Z
		SUBBR Wb, #lit5, Wd	Wd = lit5 - Wb - (\bar{C})	1	1	C,DC,N,OV,Z
76	SWAP	SWAP.b Wn	Wn = 半字节交换 Wn 内容	1	1	无
		SWAP Wn	Wn = 将 Wn 的两个字节相交换	1	1	无
77	TBLRDH	TBLRDH Ws, Wd	将程序存储单元的 <23:16> 读入 Wd<7:0>	1	2	无
78	TBLRDL	TBLRDL Ws, Wd	将程序存储单元的 <15:0> 读入 Wd	1	2	无
79	TBLWTH	TBLWTH Ws, Wd	将 Ws<7:0> 写入程序存储单元的 <23:16>	1	2	无
80	TBLWTL	TBLWTL Ws, Wd	将 Ws 写入程序存储单元的 <15:0>	1	2	无
81	ULNK	ULNK	释放堆栈帧	1	1	无
82	XOR	XOR f	f = f .XOR.WREG	1	1	N,Z
		XOR f, WREG	WREG = f .XOR.WREG	1	1	N,Z
		XOR #lit10, Wn	Wd = lit10 .XOR.Wd	1	1	N,Z
		XOR Wb, Ws, Wd	Wd = Wb .XOR.Ws	1	1	N,Z
		XOR Wb, #lit5, Wd	Wd = Wb .XOR.lit5	1	1	N,Z
83	ZE	ZE Ws, Wnd	Wnd = 对 Ws 进行零扩展	1	1	C,Z,N

dsPIC30F2011/2012/3012/3013

19.0 开发支持

一系列硬件及软件开发工具对 PIC® 单片机提供支持：

- 集成开发环境
 - MPLAB® IDE 软件
- 汇编器 / 编译器 / 链接器
 - MPASM™ 汇编器
 - MPLAB C18 和 MPLAB C30 C 编译器
 - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
 - MPLAB ASM30 汇编器 / 链接器 / 库
- 模拟器
 - MPLAB SIM 软件模拟器
- 仿真器
 - MPLAB ICE 2000 在线仿真器
 - MPLAB REAL ICE™ 在线仿真器
- 在线调试器
 - MPLAB ICD 2
- 器件编程器
 - PICSTART® Plus 开发编程器
 - MPLAB PM3 器件编程器
 - PICKit™ 2 开发编程器
- 低成本演示和开发板及评估工具包

19.1 MPLAB 集成开发环境软件

MPLAB IDE 软件为 8/16 位单片机市场提供了前所未有的易于使用的软件开发平台。MPLAB IDE 是基于 Windows® 操作系统的应用软件，包括：

- 一个包含所有调试工具的图形界面
 - 模拟器
 - 编程器（单独销售）
 - 仿真器（单独销售）
 - 在线调试器（单独销售）
- 具有彩色上下文代码显示的全功能编辑器
- 多项目管理器
- 内容可直接编辑的可定制式数据窗口
- 高级源代码调试
- 可视化器件初始化程序，便于进行寄存器的初始化
- 鼠标停留在变量上进行查看的功能
- 通过拖放把变量从源代码窗口拉到观察窗口
- 丰富的在线帮助
- 集成了可选的第三方工具，如 HI-TECH 软件 C 编译器和 IAR C 编译器

MPLAB IDE 可以让您：

- 编辑源文件（汇编语言或 C 语言）
- 点击一次即可完成汇编（或编译）并将代码下载到 PIC MCU 仿真器和模拟器工具中（自动更新所有项目信息）
- 可使用如下各项进行调试：
 - 源文件（汇编语言或 C 语言）
 - 混合汇编语言和 C 语言
 - 机器码

MPLAB IDE 在单个开发范例中支持使用多种调试工具，包括从成本效益高的模拟器到低成本的在线调试器，再到全功能的仿真器。这样缩短了用户升级到更加灵活而功能更强大的工具时的学习时间。

dsPIC30F2011/2012/3012/3013

19.2 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于所有的 PIC MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特征：

- 集成在 MPLAB IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

19.3 MPLAB C18 和 MPLAB C30 C 编译器

MPLAB C18 和 MPLAB C30 代码开发系统是完全的 ANSI C 编译器，分别适用于 Microchip 的 PIC18 和 PIC24 系列单片机及 dsPIC30F 和 dsPIC33 系列数字信号控制器。这些编译器可提供其他编译器并不具备的强大的集成功能和出众的代码优化能力，且使用方便。

为便于源代码调试，编译器提供了针对 MPLAB IDE 调试器的优化符号信息。

19.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器包含了由 MPASM 汇编器、MPLAB C18 C 编译器产生的可重定位目标。通过使用链接器脚本中的指令，它还可链接预编译库中的可重定位目标。

MPLIB 目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用中。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特征：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

19.5 MPLAB ASM30 汇编器、链接器和库管理器

MPLAB ASM30 汇编器为 dsPIC30F 器件提供转换自符号汇编语言的可重定位机器码。MPLAB C30 C 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，与其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特征：

- 支持整个 dsPIC30F 指令集
- 支持定点数据和浮点数据
- 命令行界面
- 丰富的指令集
- 灵活的宏语言
- MPLAB IDE 兼容性

19.6 MPLAB SIM 软件模拟器

MPLAB SIM 软件模拟器在指令级对 PIC MCU 和 dsPIC® DSC 进行模拟，使得用户可以在 PC 主机的环境下进行代码开发。对于任何给定的指令，用户均可对数据区进行检查或修改，并通过各种触发机制来产生激励。可以将各寄存器的情况记录在文件中，以便进行进一步地运行时分析。跟踪缓冲器和逻辑分析器的显示使模拟器还能记录和跟踪程序的执行、I/O 的动作、大部分的外设及内部寄存器的状况。

MPLAB SIM 软件模拟器完全支持使用 MPLAB C18 和 MPLAB C30 C 编译器以及 MPASM 和 MPLAB ASM30 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

dsPIC30F2011/2012/3012/3013

19.7 MPLAB ICE 2000 高性能在线仿真器

MPLAB ICE 2000 在线仿真器旨在为产品开发工程师提供一整套用于 PIC 单片机的设计工具。MPLAB ICE 2000 在线仿真器的软件控制由 MPLAB 集成开发环境平台提供，它允许在单一环境下进行编辑、编译、下载以及源代码调试。

MPLAB ICE 2000 是全功能仿真器系统，它具有增强的跟踪、触发和数据监控功能。处理器模块可插拔，使系统可轻松进行重新配置以适应各种不同处理器的仿真需要。MPLAB ICE 2000 在线仿真器的架构允许对其进行扩展以支持新的 PIC 单片机。

MPLAB ICE 2000 在线仿真器系统设计为一款实时仿真系统，该仿真系统具备通常只有昂贵的开发工具中才有的高级功能。选择 PC 平台和 Microsoft® Windows® 32 位操作系统可使这些功能在一个简单而统一的应用中得到很好的利用。

19.8 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件而推出的新一代高速仿真器。结合 MPLAB 集成开发环境 (IDE) 所具有的易于使用且功能强大的图形用户界面，该仿真器可对 PIC® 闪存 MCU 和 dsPIC® DSC 进行调试和编程。IDE 是随每个工具包一起提供的。

MPLAB REAL ICE 探针通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与常用 MPLAB ICD 2 系统兼容的连接器 (RJ11) 或新型抗噪声、高速低压差分信号 (LVDS) 互连电缆 (CAT5) 与目标板相连。

可通过 MPLAB IDE 下载将来版本的固件，对 MPLAB REAL ICE 进行现场升级。在即将推出的 MPLAB IDE 版本中，会支持许多新器件，还将增加一些新特性，如软件断点和汇编代码跟踪等。在同类仿真器中，MPLAB REAL ICE 的优势十分明显：低成本、高速仿真、实时变量监视、跟踪分析、复杂断点、耐用的探针接口及较长（长达 3 米）的互连电缆。

19.9 MPLAB ICD 2 在线调试器

Microchip 的在线调试器 MPLAB ICD 2 是一款功能强大而成本低廉的运行时开发工具，通过 RS-232 或高速 USB 接口与 PC 主机相连。该工具基于闪存 PIC MCU，可用于开发本系列及其他 PIC MCU 和 dsPIC DSC。MPLAB ICD 2 使用了闪存器件中内建的在线调试功能。该功能结合 Microchip 的在线串行编程 (In-Circuit Serial Programming™, ICSP™) 协议，可在 MPLAB 集成开发环境的图形用户界面上提供成本效益很高的在线闪存调试。这使设计人员可通过设置断点、单步运行以及对变量、CPU 状态以及外设寄存器进行监视的方法实现源代码的开发和调试。其全速运行特性可对硬件和应用进行实时测试。MPLAB ICD 2 还可用作某些 PIC 器件的开发编程器。

19.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款通用的、符合 CE 规范的器件编程器，其可编程电压设置在 VDDMIN 和 VDDMAX 之间时可靠性最高。它有一个用来显示菜单和错误信息的大 LCD 显示器 (128 x 64)，以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP™ 电缆。在单机模式下，MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC 器件进行读取、验证和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。MPLAB PM3 具备高速通信能力以及优化算法，可对存储器很大的器件进行快速编程，它还采用 SD/MMC 卡用作文件存储及数据安全应用。

dsPIC30F2011/2012/3012/3013

19.11 PICSTART Plus 开发编程器

PICSTART Plus 开发编程器是一款易于使用而成本低廉的原型编程器。它通过 COM (RS-232) 端口与 PC 相连。MPLAB 集成开发环境软件使得该编程器的使用简便、高效。PICSTART Plus 开发编程器支持采用 DIP 封装的大部分 PIC 器件，其引脚数最多可达 40 个。引脚数更多的器件，如 PIC16C92X 和 PIC17C76X，可通过连接一个转接插槽来获得支持。PICSTART Plus 开发编程器符合 CE 规范。

19.12 PICKit 2 开发编程器

PICKit™ 2 开发编程器是一个低成本编程器；对于某些选定闪存器件，它也是一个调试器，通过其易于使用的接口可对众多 Microchip 的低档、中档和 PIC18F 系列闪存单片机进行编程。PICKit 2 入门工具包中包含一个有实验布线区的开发板、十二堂系列课程、软件和 HI-TECH 的 PICC™ Lite C 编译器，有助于用户快速掌握 PIC® 单片机的使用。这一工具包为使用 Microchip 功能强大的中档闪存系列单片机进行编程、评估和应用开发，提供了所需的一切。

19.13 演示、开发和评估板

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于测试和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、RS-232 接口、LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、PowerSmart 电池管理、SEEVAL® 评估系统、 $\Sigma\text{-}\Delta$ ADC、流速传感器，等等。

有关演示、开发和评估工具包的完整列表，请查阅 Microchip 公司网页 (www.microchip.com)。

dsPIC30F2011/2012/3012/3013

20.0 电气特性

本章将对 dsPIC30F 电气特性进行概括介绍。其余信息将在该文档的后续版本中给出。

有关 dsPIC30F 架构和内核的详细信息，请参见《dsPIC30F 系列参考手册》(DS70046E_CN)。

下面列出了 dsPIC30F 系列器件的绝对最大额定值。器件长时间工作在最大额定值条件下可能会影响其可靠性。我们不建议使器件在或超过本规范指定的最大额定值条件下运行。

绝对最大额定值 (†)

环境温度.....	-40°C 至 +125°C
存储温度.....	-65°C 至 +150°C
任一引脚相对于 V _{SS} 的电压 (除 V _{DD} 和 $\overline{\text{MCLR}}$ 外) (注 1).....	-0.3V 至 (V _{DD} + 0.3V)
V _{DD} 引脚相对于 V _{SS} 的电压.....	-0.3V 至 +5.5V
$\overline{\text{MCLR}}$ 引脚相对于 V _{SS} 的电压.....	0V 至 +13.25V
V _{SS} 引脚的最大电流.....	300 mA
V _{DD} 引脚的最大电流 (注 2).....	250 mA
输入箝位电流, I _{IK} (V _I < 0 或 V _I > V _{DD}).....	± 20 mA
输出箝位电流, I _{OK} (V _O < 0 或 V _O > V _{DD}).....	± 20 mA
任一 I/O 引脚最大输出灌电流.....	25 mA
任一 I/O 引脚最大输出拉电流.....	25 mA
全部端口总的灌电流.....	200 mA
全部端口总的拉电流 (注 2).....	200 mA

注 1: $\overline{\text{MCLR}}$ /V_{PP} 引脚上的尖峰电压低于 V_{SS}, 导致感应电流超过 80 mA 时, 可能引起锁死。因此, 当把一个“低”电平加到 $\overline{\text{MCLR}}$ /V_{PP} 引脚上时, 应串联一个 50-100Ω 的电阻, 而不要将这个引脚直接接到 V_{SS}。

2: 允许的最大电流由器件最大功耗决定, 有关 P_DMAX 的信息, 请参见表 20-2。

†注: 如果器件工作条件超过上述“绝对最大额定值”, 可能引起器件永久性损坏。这仅是极限参数, 我们不建议器件工作在极限值甚至超过上述极限值。器件长时间工作在极限条件下可能会影响其可靠性。

注: 指定了所有外设的电气特性。有关特定器件的具体外设, 请参见相应系列的对照表。

20.1 DC 特性

表 20-1: 工作 MIPS 与电压

V _{DD} 范围	温度范围	最大 MIPS	
		dsPIC30FXXX-30I	dsPIC30FXXX-20E
4.5-5.5V	-40°C 至 85°C	30	—
4.5-5.5V	-40°C 至 125°C	—	20
3.0-3.6V	-40°C 至 85°C	20	—
3.0-3.6V	-40°C 至 125°C	—	15
2.5-3.0V	-40°C 至 85°C	10	—

dsPIC30F2011/2012/3012/3013

表 20-2: 热工作条件

额定值	符号	最小值	典型值	最大值	单位
dsPIC30F201x-30I dsPIC30F301x-30I					
工作结温范围	T _J	-40		+125	°C
工作环境温度范围	T _A	-40		+85	°C
dsPIC30F201x-20E dsPIC30F301x-20E					
工作结温范围	T _J	-40		+150	°C
工作环境温度范围	T _A	-40		+125	°C
功耗: 内部芯片功耗: $P_{INT} = V_{DD} \times (I_{DD} - \sum I_{OH})$	PD	P _{INT} + P _{I/O}			W
I/O 引脚功耗: $P_{I/O} = \sum (\{ V_{DD} - V_{OH} \} \times I_{OH}) + \sum (V_{OL} \times I_{OL})$					
最大允许功耗	PD _{MAX}	(T _J - T _A) / θ _{JA}			W

表 20-3: 热封装特性

特性	符号	典型值	最大值	单位	注
封装热阻, 18 引脚 PDIP (P)	θ _{JA}	44	—	°C/W	1
封装热阻, 18 引脚 SOIC (SO)	θ _{JA}	57	—	°C/W	1
封装热阻, 28 引脚 SPDIP (SP)	θ _{JA}	42	—	°C/W	1
封装热阻, 28 引脚 (SOIC)	θ _{JA}	49	—	°C/W	1
封装热阻, 44 引脚 QFN	θ _{JA}	28	—	°C/W	1

注 1: 通过封装模拟获得结点与环境的热阻值 θ_{JA}。

表 20-4: DC 温度和电压规范

DC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ T _A ≤ +85°C 扩展级: -40°C ≤ T _A ≤ +125°C					
参数编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件
工作电压⁽²⁾							
DC10	V _{DD}	电源电压	2.5	—	5.5	V	工业级温度
DC11	V _{DD}	电源电压	3.0	—	5.5	V	扩展级温度
DC12	V _{DR}	RAM 数据保持电压 ⁽³⁾	—	1.5	—	V	
DC16	V _{POR}	确保内部上电复位信号的 V _{DD} 起始电压	—	V _{SS}	—	V	
DC17	S _{VDD}	确保内部上电复位信号的 V _{DD} 上升率	0.05			V/ms	0-5V/0.1 s 0-3V/60 ms

注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

2: 这些参数为特性值, 但生产时未经测试。

3: 这是在不丢失 RAM 数据的前提下, V_{DD} 的下限值。

dsPIC30F2011/2012/3012/3013

表 20-5: DC 特性: 工作电流 (IDD)

DC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度				
				工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		
参数编号	典型值 ⁽¹⁾	最大值	单位	条件		
工作电流 (IDD) ⁽²⁾						
DC31a	1.6	3.0	mA	25°C	3.3V	0.128 MIPS LPRC (512 kHz)
DC31b	1.6	3.0	mA	85°C		
DC31c	1.6	3.0	mA	125°C		
DC31e	3.6	6.0	mA	25°C	5V	
DC31f	3.3	6.0	mA	85°C		
DC31g	3.2	6.0	mA	125°C		
DC30a	3.0	5.0	mA	25°C	3.3V	(1.8 MIPS) FRC (7.37 MHz)
DC30b	3.0	5.0	mA	85°C		
DC30c	3.1	5.0	mA	125°C		
DC30e	6.0	9.0	mA	25°C	5V	
DC30f	5.8	9.0	mA	85°C		
DC30g	5.7	9.0	mA	125°C		
DC23a	9.0	15.0	mA	25°C	3.3V	4 MIPS
DC23b	10.0	15.0	mA	85°C		
DC23c	10.0	15.0	mA	125°C		
DC23e	16.0	24.0	mA	25°C	5V	
DC23f	16.0	24.0	mA	85°C		
DC23g	16.0	24.0	mA	125°C		
DC24a	22.0	33.0	mA	25°C	3.3V	10 MIPS
DC24b	22.0	33.0	mA	85°C		
DC24c	22.0	33.0	mA	125°C		
DC24e	37.0	56.0	mA	25°C	5V	
DC24f	37.0	56.0	mA	85°C		
DC24g	37.0	56.0	mA	125°C		
DC27a	41.0	60.0	mA	25°C	3.3V	20 MIPS
DC27b	40.0	60.0	mA	85°C		
DC27d	68.0	90.0	mA	25°C		
DC27e	67.0	90.0	mA	85°C	5V	
DC27f	66.0	90.0	mA	125°C		
DC29a	96.0	140.0	mA	25°C		
DC29b	94.0	140.0	mA	85°C		

- 注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
- 2: 供电电流主要受工作电压和频率的影响。其他因素如 I/O 引脚负载和开关频率、振荡器类型、内部代码执行模式以及温度也对电流消耗有影响。所有 IDD 测量的测试条件为: OSC1 使用满幅的外部方波进行驱动。所有 I/O 引脚配置为输入且被拉到 VDD。MCLR = VDD, WDT、FSCM、LVD 以及 BOR 均被禁止。CPU、SRAM、程序存储器和数据存储器处于工作状态。外设模块均不工作。

dsPIC30F2011/2012/3012/3013

表 20-6: DC 特性: 空闲电流 (I_{IDLE})

DC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度			
				工业级: -40°C ≤ T _A ≤ +85°C 扩展级: -40°C ≤ T _A ≤ +125°C	
参数编号	典型值 ⁽¹⁾	最大值	单位	条件	
空闲电流 (I _{IDLE}) ⁽²⁾					
DC51a	1.3	2.5	mA	25°C	3.3V 0.128 MIPS LPRC (512 kHz)
DC51b	1.3	2.5	mA	85°C	
DC51c	1.2	2.5	mA	125°C	
DC51e	3.2	5.0	mA	25°C	
DC51f	2.9	5.0	mA	85°C	
DC51g	2.8	5.0	mA	125°C	
DC50a	3.0	5.0	mA	25°C	5V (1.8 MIPS) FRC (7.37 MHz)
DC50b	3.0	5.0	mA	85°C	
DC50c	3.0	5.0	mA	125°C	
DC50e	6.0	9.0	mA	25°C	
DC50f	5.8	9.0	mA	85°C	
DC50g	5.7	9.0	mA	125°C	
DC43a	5.2	8.0	mA	25°C	3.3V 4 MIPS
DC43b	5.3	8.0	mA	85°C	
DC43c	5.4	8.0	mA	125°C	
DC43e	9.7	15.0	mA	25°C	
DC43f	9.6	15.0	mA	85°C	
DC43g	9.5	15.0	mA	125°C	
DC44a	11.0	17.0	mA	25°C	5V 10 MIPS
DC44b	11.0	17.0	mA	85°C	
DC44c	11.0	17.0	mA	125°C	
DC44e	19.0	29.0	mA	25°C	
DC44f	19.0	29.0	mA	85°C	
DC44g	20.0	30.0	mA	125°C	
DC47a	20.0	35.0	mA	25°C	3.3V 20 MIPS
DC47b	21.0	35.0	mA	85°C	
DC47d	35.0	50.0	mA	25°C	
DC47e	36.0	50.0	mA	85°C	
DC47f	36.0	50.0	mA	125°C	
DC49a	51.0	70.0	mA	25°C	
DC49b	51.0	70.0	mA	85°C	

- 注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
- 注 2: 基本 I_{IDLE} 电流的测量是在内核不工作、时钟工作而所有外设模块关闭的条件下进行的。

dsPIC30F2011/2012/3012/3013

表 20-7: DC 特性: 掉电电流 (IPD)

DC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度		
			工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$		
参数编号	典型值 ⁽¹⁾	最大值	单位	条件	
掉电电流 (IPD) ⁽²⁾					
DC60a	0.3	—	μA	25°C	3.3V 基本掉电电流 ⁽³⁾
DC60b	1.3	30.0	μA	85°C	
DC60c	16.0	60.0	μA	125°C	
DC60e	0.5	—	μA	25°C	
DC60f	3.7	45.0	μA	85°C	
DC60g	25.0	90.0	μA	125°C	
DC61a	6.0	9.0	μA	25°C	
DC61b	6.0	9.0	μA	85°C	
DC61c	6.0	9.0	μA	125°C	
DC61e	13.0	20.0	μA	25°C	
DC61f	12.0	20.0	μA	85°C	
DC61g	12.0	20.0	μA	125°C	
DC62a	4.0	10.0	μA	25°C	3.3V Timer1, 带 32 kHz 晶振: $\Delta I_{\text{T132}}^{(3)}$
DC62b	5.0	10.0	μA	85°C	
DC62c	4.0	10.0	μA	125°C	
DC62e	4.0	15.0	μA	25°C	
DC62f	6.0	15.0	μA	85°C	
DC62g	5.0	15.0	μA	125°C	
DC63a	33.0	53.0	μA	25°C	
DC63b	35.0	53.0	μA	85°C	
DC63c	19.0	53.0	μA	125°C	
DC63e	38.0	62.0	μA	25°C	
DC63f	41.0	62.0	μA	85°C	
DC63g	41.0	62.0	μA	125°C	
DC66a	21.0	40.0	μA	25°C	3.3V 低电压检测: $\Delta I_{\text{LVD}}^{(3)}$
DC66b	26.0	40.0	μA	85°C	
DC66c	27.0	40.0	μA	125°C	
DC66e	25.0	44.0	μA	25°C	
DC66f	27.0	44.0	μA	85°C	
DC66g	29.0	44.0	μA	125°C	

- 注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
- 2: 基本 IPD 电流是在关闭所有外设和时钟的条件下测得的。所有 I/O 引脚都配置为输入且被拉至高电平。LVD、BOR 和 WDT 等都关闭。
- 3: Δ 电流为模块使能时额外消耗的电流。掉电时外设模块的电流消耗是这一电流与基本 IPD 电流之和。

dsPIC30F2011/2012/3012/3013

表 20-8: DC 特性: I/O 引脚输入规范

DC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件
D110	V _{IL}	输入低电平电压 ⁽²⁾ I/O 引脚: 带施密特触发缓冲器	V _{SS}	—	0.2 V _{DD}	V	禁止 SM 总线 禁止 SM 总线
D115		MCLR	V _{SS}	—	0.2 V _{DD}	V	
D116		OSC1 (处于 XT、HS 和 LP 模式)	V _{SS}	—	0.2 V _{DD}	V	
D117		OSC1 (处于 RC 模式) ⁽³⁾	V _{SS}	—	0.3 V _{DD}	V	
D118		SDA 和 SCL	V _{SS}	—	0.3 V _{DD}	V	
D119		SDA 和 SCL	V _{SS}	—	0.2 V _{DD}	V	
D120	V _{IH}	输入高电平电压 ⁽²⁾ I/O 引脚: 带施密特触发缓冲器	0.8 V _{DD}	—	V _{DD}	V	禁止 SM 总线 禁止 SM 总线
D125		MCLR	0.8 V _{DD}	—	V _{DD}	V	
D126		OSC1 (处于 XT、HS 和 LP 模式)	0.7 V _{DD}	—	V _{DD}	V	
D127		OSC1 (处于 RC 模式) ⁽³⁾	0.9 V _{DD}	—	V _{DD}	V	
D128		SDA 和 SCL	0.7 V _{DD}	—	V _{DD}	V	
D129		SDA 和 SCL	0.8 V _{DD}	—	V _{DD}	V	
D130	I _{CNPU}	CNxx 上拉电流 ⁽²⁾	50	250	400	μA	V _{DD} = 5V, V _{PIN} = V _{SS}
D150	I _{IL}	输入泄露电流 ⁽²⁾⁽⁴⁾⁽⁵⁾ I/O 端口	—	0.01	±1	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , 引脚处于高阻态
D151		模拟输入引脚	—	0.50	—	μA	V _S ≤ V _{PIN} ≤ V _{DD} , 引脚处于高阻态
D155		MCLR	—	0.05	±5	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD}
D156		OSC1	—	0.05	±5	μA	V _{SS} ≤ V _{PIN} ≤ V _{DD} , XT、HS 和 LP 振荡模式

- 注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
- 2: 这些参数为特性值, 但生产时未经测试。
- 3: 在 RC 振荡器配置中, OSC1/CLKI 引脚为施密特触发器输入。不建议在 RC 模式下使用外部时钟驱动 dsPIC30F 器件。
- 4: MCLR 引脚上的泄露电流主要取决于所加电平。表中给定的电平表示正常工作条件。在不同输入电压条件下可能测得更高的泄露电流。
- 5: 负电流定义为引脚的拉电流。

dsPIC30F2011/2012/3012/3013

表 20-9: DC 特性: I/O 引脚输出规范

DC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件	
DO10	VOL	输出低电平电压 ⁽²⁾	—	—	0.6	V	IOL = 8.5 mA, VDD = 5V	
		I/O 端口			TBD			V
DO16		OSC2/CLKO	—	—	0.6	V	IOL = 1.6 mA, VDD = 5V	
		(RC 或 EC 振荡模式)			TBD			V
DO20	VOH	输出高电平电压 ⁽²⁾	VDD - 0.7	—	—	V	IOH = -3.0 mA, VDD = 5V	
		I/O 端口						TBD
DO26		OSC2/CLKO	VDD - 0.7	—	—	V	IOH = -1.3 mA, VDD = 5V	
		(RC 或 EC 振荡模式)						TBD
DO50	Cosc2	输出引脚的容性负载规范 ⁽²⁾	—	—	15	pF	在 XTL、XT、HS 和 LP 模式下, 使用外部时钟驱动 OSC1 时。	
DO56	CIO	所有 I/O 引脚和 OSC2	—	—	50	pF		RC 或 EC 振荡模式
DO58	CB	SCL 和 SDA	—	—	400	pF		在 I ² C 模式下

- 注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
- 2: 这些参数为特性值, 但生产时未经测试。

dsPIC30F2011/2012/3012/3013

图 20-1: 低电压检测特性

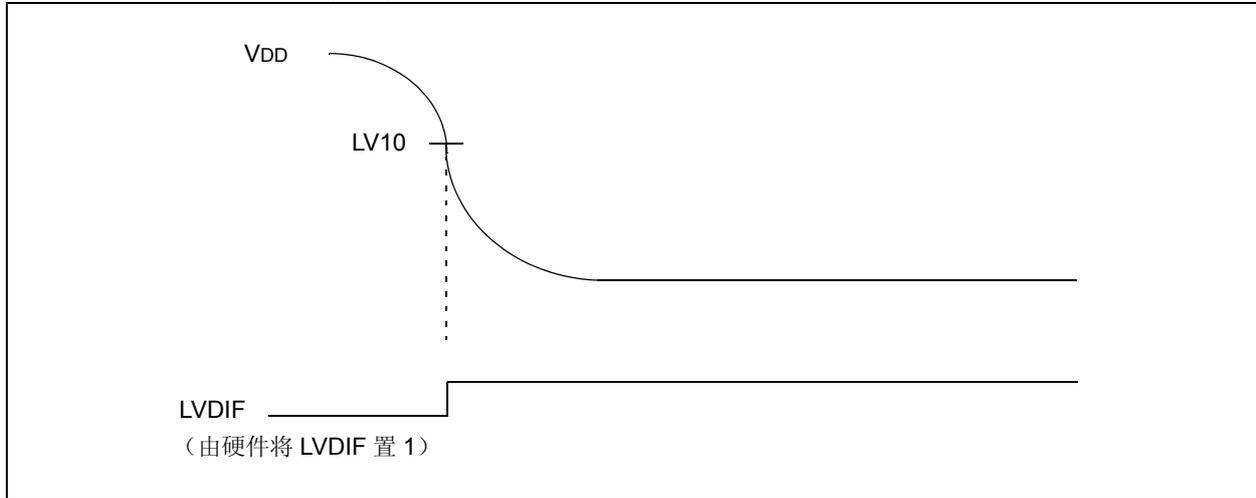


表 20-10: 电气特性: LVDL

DC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$						
参数编号	符号	特性 (1)	最小值	典型值	最大值	单位	条件	
LV10	VPLVD	当 VDD 从高电平翻转至低电平时的 LVDL 电压	LVDL = 0000 ⁽²⁾	—	—	—	V	
		LVDL = 0001 ⁽²⁾	—	—	—	V		
		LVDL = 0010 ⁽²⁾	—	—	—	V		
		LVDL = 0011 ⁽²⁾	—	—	—	V		
		LVDL = 0100	2.50	—	2.65	V		
		LVDL = 0101	2.70	—	2.86	V		
		LVDL = 0110	2.80	—	2.97	V		
		LVDL = 0111	3.00	—	3.18	V		
		LVDL = 1000	3.30	—	3.50	V		
		LVDL = 1001	3.50	—	3.71	V		
		LVDL = 1010	3.60	—	3.82	V		
		LVDL = 1011	3.80	—	4.03	V		
		LVDL = 1100	4.00	—	4.24	V		
		LVDL = 1101	4.20	—	4.45	V		
LVDL = 1110	4.50	—	4.77	V				
LV15	VLVDIN	外部 LVD 输入引脚门限电压	LVDL = 1111	—	—	—	V	

注 1: 这些参数为特性值, 但生产时未经测试。

注 2: 这些值不在可用工作电压范围内。

dsPIC30F2011/2012/3012/3013

图 20-2: 欠压复位特性

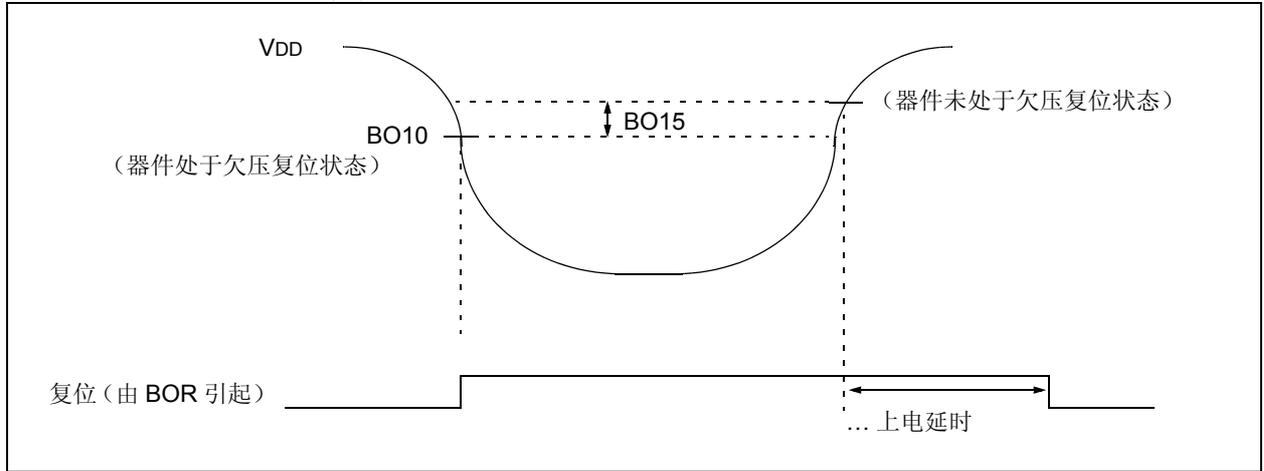


表 20-11: 电气特性: BOR

DC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$						
参数编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件	
BO10	VBOR	当 VDD 从高电平翻转至低电平时的 BOR 电压 ⁽²⁾	BORV = 11 ⁽³⁾	—	—	—	V	不在工作电压范围内
			BORV = 10	2.6	—	2.71	V	
			BORV = 01	4.1	—	4.4	V	
			BORV = 00	4.58	—	4.73	V	
BO15	VBHYS		—	5	—	mV		

注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25 °C 的条件下给出的。这些参数仅供设计参考, 未经测试。

注 2: 这些参数为特性值, 但生产时未经测试。

注 3: 11 值不在可用工作电压范围内。

dsPIC30F2011/2012/3012/3013

表 20-12: DC 特性: 程序存储器和 EEPROM 存储器

DC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性	最小值	典型值 ⁽¹⁾	最大值	单位	条件
数据 EEPROM 存储器⁽²⁾							
D120	ED	字节耐擦写能力	100K	1M	—	E/W	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D121	VDRW	读 / 写操作时的 VDD	V _{MIN}	—	5.5	V	使用 EECON 读 / 写 V _{MIN} = 最小工作电压
D122	TDEW	擦 / 写周期时间	—	2	—	ms	
D123	TRETD	特性保持时间	40	100	—	年	假定未违反其他规范
D124	IDEW	编程时的 I _{DD}	—	10	30	mA	行擦除
闪存程序存储器⁽²⁾							
D130	EP	单元耐擦写能力	10K	100K	—	E/W	$-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$
D131	VPR	读操作时的 VDD	V _{MIN}	—	5.5	V	V _{MIN} = 最小工作电压
D132	VEB	批量擦除时的 VDD	4.5	—	5.5	V	
D133	VPEW	擦 / 写操作时的 VDD	3.0	—	5.5	V	
D134	TPEW	擦 / 写周期时间	—	2	—	ms	
D135	TRETD	特性保持时间	40	100	—	年	假定未违反其他规范
D136	TEB	ICSP™ 块擦除时间	—	4	—	ms	
D137	IPEW	编程时的 I _{DD}	—	10	30	mA	行擦除
D138	IEB	编程时的 I _{DD}	—	10	30	mA	批量擦除

注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。

注 2: 这些参数为特性值, 但生产时未经测试。

dsPIC30F2011/2012/3012/3013

20.2 AC 特性和时序参数

本节包含的信息说明了 dsPIC30F 系列器件的 AC 特性和时序参数。

表 20-13: 温度和电压规范—AC

AC 特性	标准工作条件: 2.5V 至 5.5V (除非另外声明)	
	工作温度	工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$
	工作电压 V_{DD} 范围如第 20.0 节“电气特性”所示。	

图 20-3: 器件时序规范的负载条件

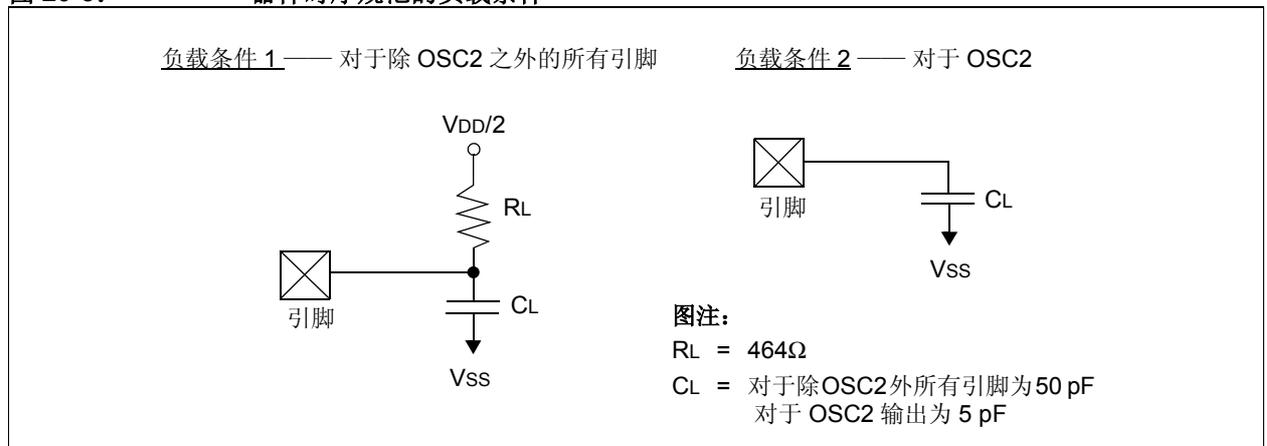
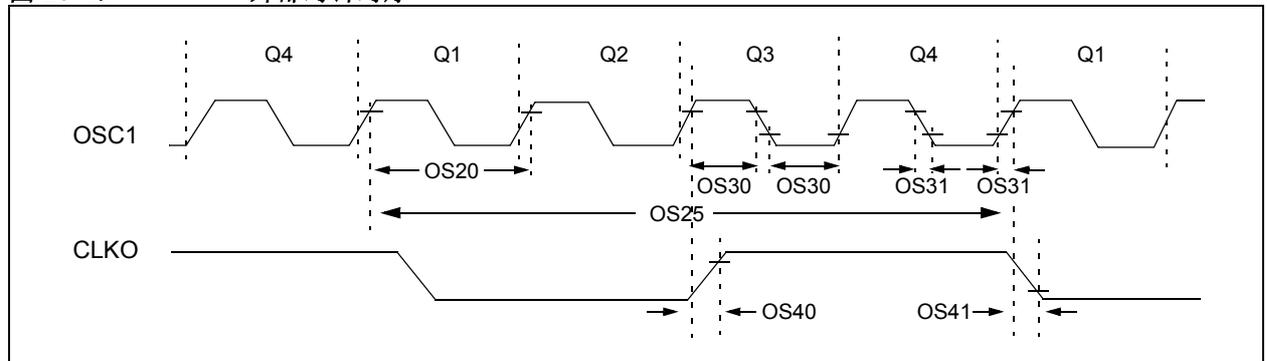


图 20-4: 外部时钟时序



dsPIC30F2011/2012/3012/3013

表 20-14: 外部时钟时序要求

AC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
OS10	Fosc	外部 CLKI 频率 (2) (外部时钟仅允许运行于 EC 模式)	DC	—	40	MHz	EC
			4	—	10	MHz	带 4x PLL 的 EC
			4	—	10	MHz	带 8x PLL 的 EC
			4	—	7.5	MHz	带 16x PLL 的 EC
OS10	Fosc	振荡器频率 (2)	DC	—	4	MHz	RC
			0.4	—	4	MHz	XTL
			4	—	10	MHz	XT
			4	—	10	MHz	带 4x PLL 的 XT
			4	—	10	MHz	带 8x PLL 的 XT
			4	—	7.5	MHz	带 16x PLL 的 XT
			10	—	25	MHz	HS
			10	—	20	MHz	带 4x PLL 的 HS/2
			10	—	20	MHz	带 8x PLL 的 HS/2
			10	—	15	MHz	带 16x PLL 的 HS/2
			12	—	25	MHz	带 4x PLL 的 HS/3
			12	—	25	MHz	带 8x PLL 的 HS/3
			12	—	22.5	MHz	带 16x PLL 的 HS/3
			31	—	33	kHz	LP
			—	7.37	—	MHz	内部 FRC
			—	7.37	—	MHz	带 4x PLL 的内部 FRC
—	7.37	—	MHz	带 8x PLL 的内部 FRC			
—	7.37	—	MHz	带 16x PLL 的内部 FRC			
—	512	—	kHz	内部 LPRC			
OS20	Tosc	$Tosc = 1/Fosc$	—	—	—	—	关于 Fosc 的值, 见参数 OS10。
OS25	Tcy	指令周期时间 (2)(3)	33	—	DC	ns	见表 20-17
OS30	TosL, TosH	外部时钟输入 (OSC1) 高电平或低电平时间 (2)	.45 x Tosc	—	—	ns	EC
OS31	TosR, TosF	外部时钟输入 (OSC1) 上升或下降时间 (2)	—	—	20	ns	EC
OS40	TckR	CLKO 上升时间 (2)(4)	—	—	—	ns	见参数 DO31
OS41	TckF	CLKO 下降时间 (2)(4)	—	—	—	ns	见参数 DO32

注 1: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

2: 这些参数为特性值, 但生产时未经测试。

3: 指令周期 (Tcy) 等于输入振荡器时基周期的 4 倍。所有规定值均基于标准运行条件下, 器件执行代码时对应特定振荡器类型的特征数据。超过规定值可导致振荡器运行不稳定, 并 / 或使电流消耗超过预期。所有器件在测试“最小”值时, 均在 OSC1/CLKI 引脚接入了外部时钟。当使用外部时钟输入时, 所有器件的“最大”周期时间极限为“DC”(无时钟)。

4: 测量在 EC 或 ERC 模式下进行。在 OSC2 引脚上测量 CLKO 信号。CLKO 在 Q1-Q2 周期 (1/2 Tcy) 中为低电平, 在 Q3-Q4 周期 (1/2 Tcy) 中为高电平。

dsPIC30F2011/2012/3012/3013

表 20-15: PLL 时钟时序规范 (VDD = 2.5 至 5.5 V)

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ TA ≤ +85°C 扩展级: -40°C ≤ TA ≤ +125°C					
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
OS50	FPLLI	PLL 输入频率范围 (2)	4	—	10	MHz	带 4x PLL 的 EC
			4	—	10	MHz	带 8x PLL 的 EC
			4	—	7.5(4)	MHz	带 16x PLL 的 EC
			4	—	10	MHz	带 4x PLL 的 XT
			4	—	10	MHz	带 8x PLL 的 XT
			4	—	7.5(4)	MHz	带 16x PLL 的 XT
			5(3)	—	10	MHz	带 4x PLL 的 HS/2
			5(3)	—	10	MHz	带 8x PLL 的 HS/2
			5(3)	—	7.5(4)	MHz	带 16x PLL 的 HS/2
			4	—	8.33(3)	MHz	带 4x PLL 的 HS/3
			4	—	8.33(3)	MHz	带 8x PLL 的 HS/3
			4	—	7.5(4)	MHz	带 16x PLL 的 HS/3
			OS51	FSYS	片上 PLL 输出 (2)	16	—
OS52	TLOC	PLL 启动时间 (锁定时间)	—	20	50	μs	

- 注 1: 这些参数为特性值, 但生产时未经测试。
 注 2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
 注 3: 受振荡器频率范围的限制。
 注 4: 受器件工作频率范围的限制。

表 20-16: PLL 抖动

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ TA ≤ +85°C 扩展级: -40°C ≤ TA ≤ +125°C					
参数编号	特性	最小值	典型值 (1)	最大值	单位	条件	
OS61	x4 PLL	—	0.251	0.413	%	-40°C ≤ TA ≤ +85°C	VDD = 3.0 至 3.6V
		—	0.251	0.413	%	-40°C ≤ TA ≤ +125°C	VDD = 3.0 至 3.6V
		—	0.256	0.47	%	-40°C ≤ TA ≤ +85°C	VDD = 4.5 至 5.5V
		—	0.256	0.47	%	-40°C ≤ TA ≤ +125°C	VDD = 4.5 至 5.5V
	x8 PLL	—	0.355	0.584	%	-40°C ≤ TA ≤ +85°C	VDD = 3.0 至 3.6V
		—	0.355	0.584	%	-40°C ≤ TA ≤ +125°C	VDD = 3.0 至 3.6V
		—	0.362	0.664	%	-40°C ≤ TA ≤ +85°C	VDD = 4.5 至 5.5V
		—	0.362	0.664	%	-40°C ≤ TA ≤ +125°C	VDD = 4.5 至 5.5V
	x16 PLL	—	0.67	0.92	%	-40°C ≤ TA ≤ +85°C	VDD = 3.0 至 3.6V
		—	0.632	0.956	%	-40°C ≤ TA ≤ +85°C	VDD = 4.5 至 5.5V
		—	0.632	0.956	%	-40°C ≤ TA ≤ +125°C	VDD = 4.5 至 5.5V
		—	0.632	0.956	%	-40°C ≤ TA ≤ +125°C	VDD = 4.5 至 5.5V

- 注 1: 这些参数为特性值, 但生产时未经测试。

dsPIC30F2011/2012/3012/3013

表 20-17: 内部时钟时序示例

时钟 振荡器 模式	Fosc (MHz) (1)	Tcy (μs) (2)	MIPS ⁽³⁾ 无 PLL	MIPS ⁽³⁾ PLL x4	MIPS ⁽³⁾ PLL x8	MIPS ⁽³⁾ PLL x16
EC	0.200	20.0	0.05	—	—	—
	4	1.0	1.0	4.0	8.0	16.0
	10	0.4	2.5	10.0	20.0	—
	25	0.16	6.25	—	—	—
XT	4	1.0	1.0	4.0	8.0	16.0
	10	0.4	2.5	10.0	20.0	—

- 注 1: 假设: 振荡器后分频器分频比为 1。
2: 指令执行周期时间: $T_{cy} = 1/\text{MIPS}$ 。
3: 指令执行频率: $\text{MIPS} = (\text{Fosc} * \text{PLLx})/4$ (因为每个指令周期有 4 个 Q 时钟)。

dsPIC30F2011/2012/3012/3013

表 20-18: AC 特性: 内部 RC 精度⁽²⁾

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$					
参数编号	特性	最小值	典型值	最大值	单位	条件	
内部 FRC 抖动 @ FRC 频率 = 7.37 MHz⁽¹⁾							
OS62	FRC	—	± 0.04	± 0.16	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$	VDD = 3.0-3.6V
		—	± 0.07	± 0.23	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$	VDD = 4.5-5.5V
	带 4x PLL 的 FRC	—	± 0.31	± 0.62	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$	VDD = 3.0-3.6V
		—	± 0.34	± 0.77	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$	VDD = 4.5-5.5V
	带 8x PLL 的 FRC	—	± 0.44	± 0.87	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$	VDD = 3.0-3.6V
		—	± 0.48	± 1.08	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$	VDD = 4.5-5.5V
带 16x PLL 的 FRC	—	± 0.71	± 1.23	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$	VDD = 4.5-5.5V	
内部 FRC 精度 @ FRC 频率 = 7.37 MHz⁽¹⁾							
OS63	FRC	—	—	± 1.50	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$	VDD = 3.0-5.5V
内部 FRC 漂移 @ FRC 频率 = 7.37 MHz⁽¹⁾							
OS64		-0.7	—	0.5	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$	VDD = 3.0-3.6V
		-0.7	—	0.7	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$	VDD = 3.0-3.6V
		-0.7	—	0.5	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$	VDD = 4.5-5.5V
		-0.7	—	0.7	%	$-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$	VDD = 4.5-5.5V

注 1: 在 $7.372 \text{ MHz} \pm 2\%$ 、 25°C 和 5V 条件下进行频率校准。TUN (OSCCON<3:0>) 位可用来补偿温度漂移。

注 2: FRC 总的偏差可通过将抖动、精度和漂移百分比的绝对值相加来计算。

表 20-19: 内部 RC 精度

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$					
参数编号	特性	最小值	典型值	最大值	单位	条件	
LPRC @ 频率 = 512 kHz⁽¹⁾							
OS65		-35	—	+35	%	—	

注 1: LPRC 频率将随 VDD 的变化而变化。

dsPIC30F2011/2012/3012/3013

图 20-5: CLKO 和 I/O 时序特性

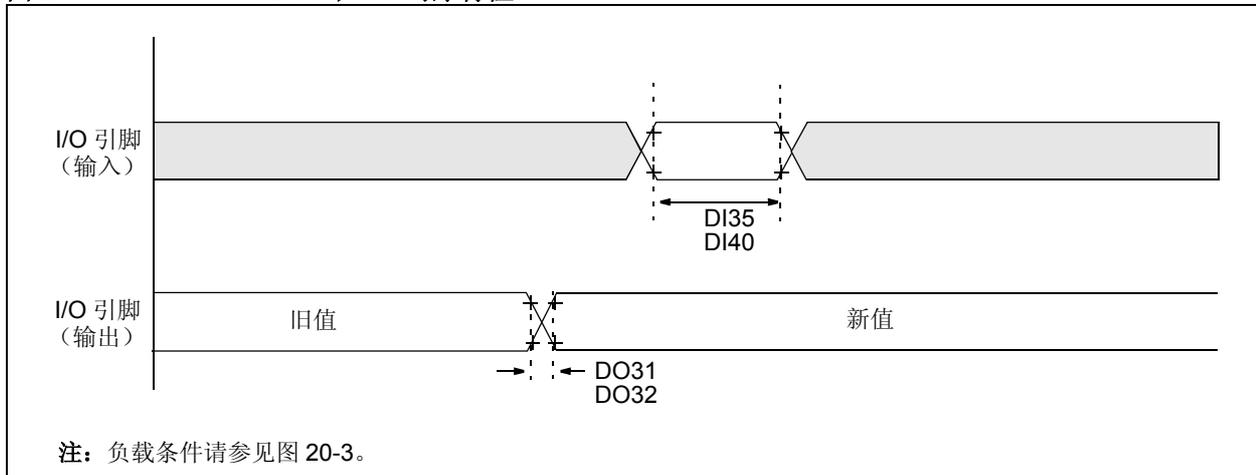


表 20-20: CLKO 和 I/O 时序要求

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq \text{TA} \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq \text{TA} \leq +125^{\circ}\text{C}$					
参数编号	符号	特性 (1)(2)(3)	最小值	典型值 (4)	最大值	单位	条件
DO31	TioR	端口输出上升时间	—	7	20	ns	—
DO32	TioF	端口输出下降时间	—	7	20	ns	—
DI35	TiNP	INTx 引脚高电平或低电平时间 (输出)	20	—	—	ns	—
DI40	TRBP	CNx 高电平或低电平时间 (输入)	$2 T_{CY}$	—	—	ns	—

- 注 1: 这些参数为异步事件, 与任何内部时钟边沿无关。
 注 2: 测量是在 RC 模式和 EC 模式下进行的, 其中 CLKO 输出为 $4 \times T_{osc}$ 。
 注 3: 这些参数为特性值, 但生产时未经测试。
 注 4: 除非另外声明, 否则“典型值”列中的数据都是在 5V、 25°C 的条件下给出的。

dsPIC30F2011/2012/3012/3013

图 20-6: 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序特性

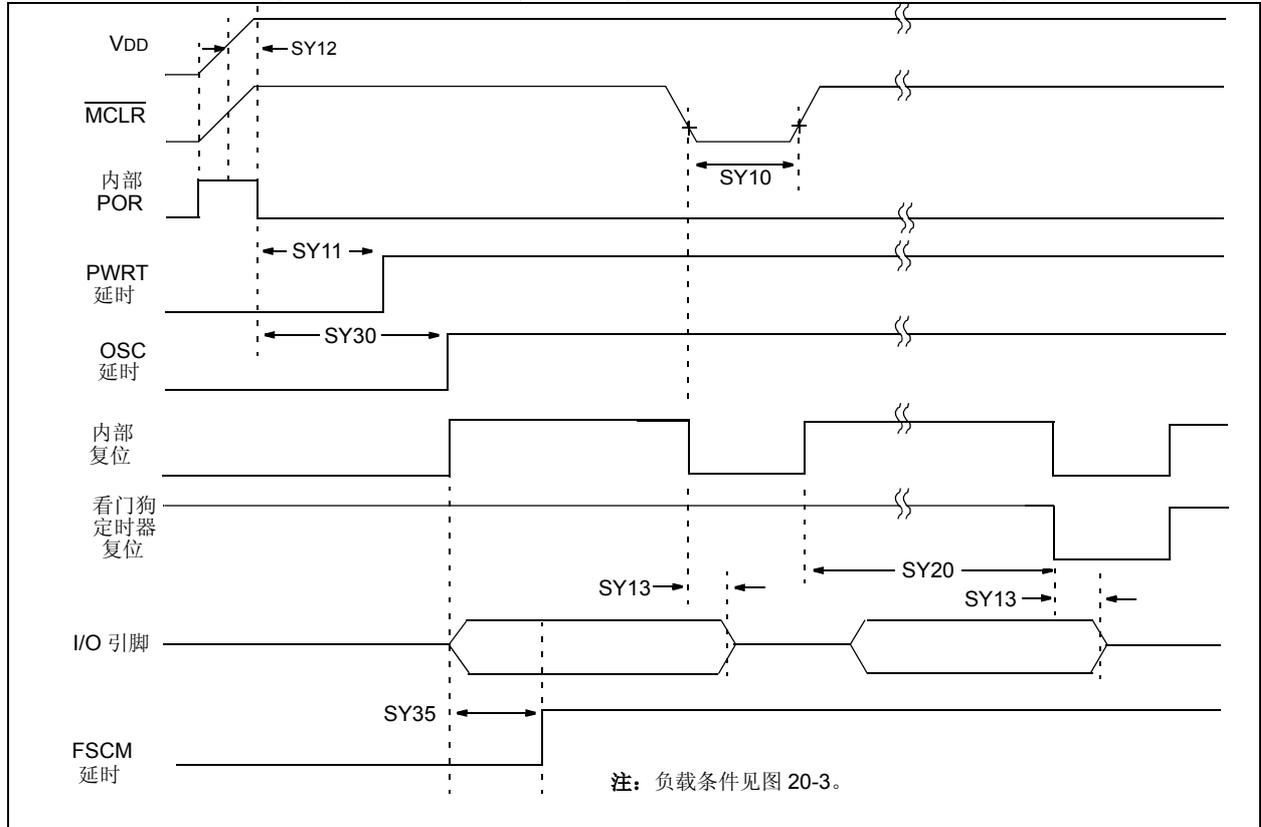


表 20-21: 复位、看门狗定时器、振荡器起振定时器、上电延时定时器和欠压复位时序要求

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ TA ≤ +85°C 扩展级: -40°C ≤ TA ≤ +125°C					
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SY10	TmCL	MCLR 脉冲宽度 (低电平)	2	—	—	μs	-40°C 至 +85°C
SY11	TPWRT	上电延时定时器周期	3 12 50	4 16 64	6 22 90	ms	-40°C 至 +85°C 用户可编程
SY12	TPOR	上电复位延时	3	10	30	μs	-40°C 至 +85°C
SY13	TIOZ	自 MCLR 低电平或看门狗定时器复位起 I/O 处于高阻态的时间	—	0.8	1.0	μs	
SY20	TWDT1 TWDT2	看门狗定时器超时周期 (无预分频器)	1.4	2.1	2.8	ms	VDD = 5V, -40°C 至 +85°C VDD = 3V, -40°C 至 +85°C
SY25	TBOR	欠压复位脉冲宽度 (3)	100	—	—	μs	VDD ≤ VBOR (D034)
SY30	TOST	振荡器起振定时器周期	—	1024 TOSC	—	—	TOSC = OSC1 周期
SY35	TFSCM	故障保护时钟监视器延时	—	500	900	μs	-40°C 至 +85°C

注 1: 这些参数为特性值, 但生产时未经测试。

2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。

3: 有关 BOR 的信息, 请参见图 20-2 和表 20-11。

dsPIC30F2011/2012/3012/3013

图 20-7: 带隙启动时间特性

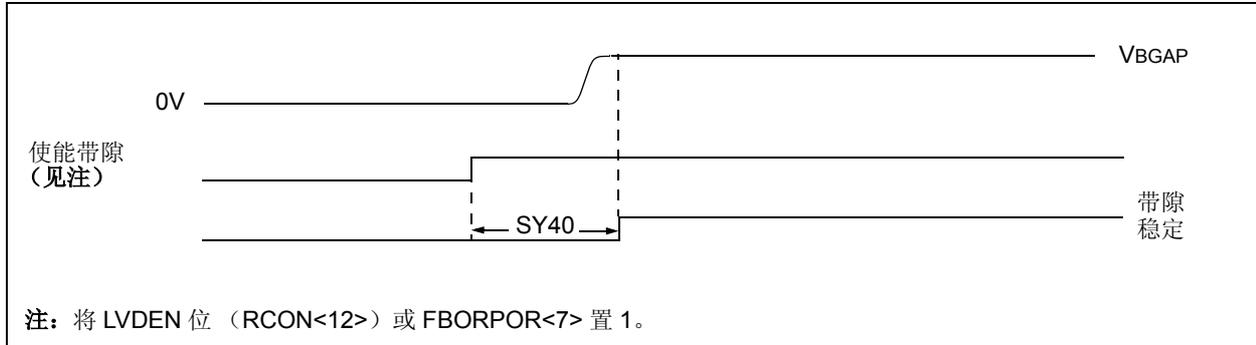


表 20-22: 带隙启动时间要求

AC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_a \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_a \leq +125^{\circ}\text{C}$				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SY40	TBGAP	带隙启动时间	—	40	65	μs	定义为带隙功能使能和带隙参考电压稳定之间的时间。 RCON<13> 位

- 注 1: 这些参数为特性值, 但生产时未经测试。
 注 2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。

dsPIC30F2011/2012/3012/3013

图 20-8: A 类、B 类和 C 类定时器外部时钟时序特性

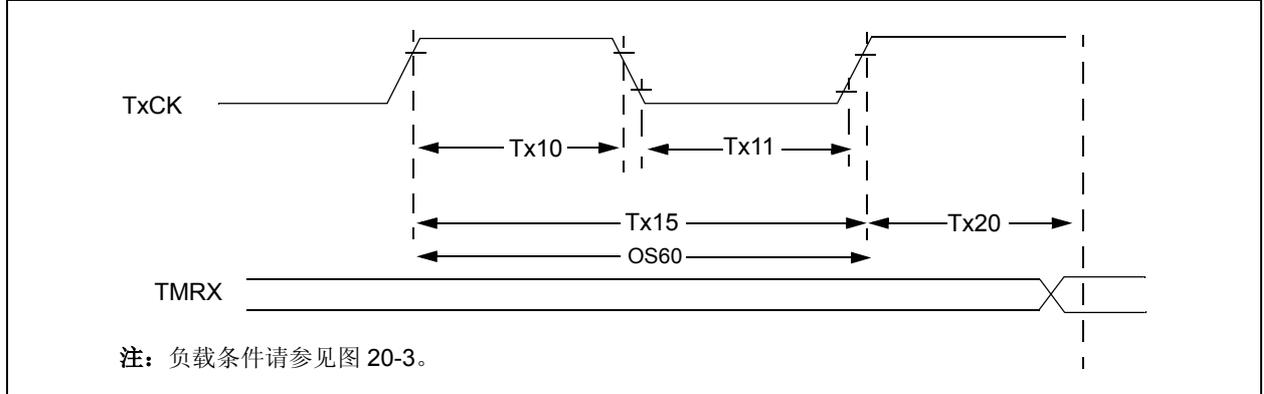


表 20-23: A 类定时器 (TIMER1) 外部时钟时序要求

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$						
参数编号	符号	特性		最小值	典型值	最大值	单位	条件
TA10	T _{TxH}	TxCK 高电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	也必须满足参数 TA15
			同步, 带预分频器	10	—	—	ns	
			异步	10	—	—	ns	
TA11	T _{TxL}	TxCK 低电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	也必须满足参数 TA15
			同步, 带预分频器	10	—	—	ns	
			异步	10	—	—	ns	
TA15	T _{TxP}	TxCK 输入周期	同步, 无预分频器	$T_{CY} + 10$	—	—	ns	N = 预分频值 (1, 8, 64, 256)
			同步, 带预分频器	取 20 ns 或 $(T_{CY} + 40)/N$ 中的较大值	—	—	—	
			异步	20	—	—	ns	
OS60	F _{t1}	SOSC1/T1CK 振荡器输入频率范围 (通过置 1 TCS 位 (T1CON 的 bit 1) 使能振荡器)		DC	—	50	kHz	
TA20	T _{CKEXTMRL}	从外部 TxCK 时钟边沿至定时器递增之间的延时		$0.5 T_{CY}$	—	$1.5 T_{CY}$	—	

注: Timer1 属于 A 类定时器。

dsPIC30F2011/2012/3012/3013

表 20-24: B 类定时器 (TIMER2 和 TIMER4) 外部时钟时序要求

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$						
参数编号	符号	特性		最小值	典型值	最大值	单位	条件
TB10	TtxH	TxCK 高电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	也必须满足参数 TB15
			同步, 带预分频器	10	—	—	ns	
TB11	TtxL	TxCK 低电平时间	同步, 无预分频器	$0.5 T_{CY} + 20$	—	—	ns	也必须满足参数 TB15
			同步, 带预分频器	10	—	—	ns	
TB15	TtxP	TxCK 输入周期	同步, 无预分频器	$T_{CY} + 10$	—	—	ns	N = 预分频值 (1, 8, 64, 256)
			同步, 带预分频器	取 20 ns 或 ($T_{CY} + 40$)/N 中的较大值				
TB20	TCKEXTMRL	从外部 TxCK 时钟边沿至定时器递增之间的延时		$0.5 T_{CY}$	—	$1.5 T_{CY}$	—	

注: Timer2 和 Timer4 属于 B 类定时器。

表 20-25: C 类定时器 (TIMER3 和 TIMER5) 外部时钟时序要求

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$						
参数编号	符号	特性		最小值	典型值	最大值	单位	条件
TC10	TtxH	TxCK 高电平时间	同步	$0.5 T_{CY} + 20$	—	—	ns	也必须满足参数 TC15
TC11	TtxL	TxCK 低电平时间	同步	$0.5 T_{CY} + 20$	—	—	ns	也必须满足参数 TC15
TC15	TtxP	TxCK 输入周期	同步, 无预分频器	$T_{CY} + 10$	—	—	ns	N = 预分频值 (1, 8, 64, 256)
			同步, 带预分频器	取 20 ns 或 ($T_{CY} + 40$)/N 中的较大值				
TC20	TCKEXTMRL	从外部 TxCK 时钟边沿至定时器递增之间的延时		$0.5 T_{CY}$	—	$1.5 T_{CY}$	—	

注: Timer3 和 Timer5 属于 C 类定时器。

dsPIC30F2011/2012/3012/3013

图 20-9: 输入捕捉 (CAPx) 时序特性

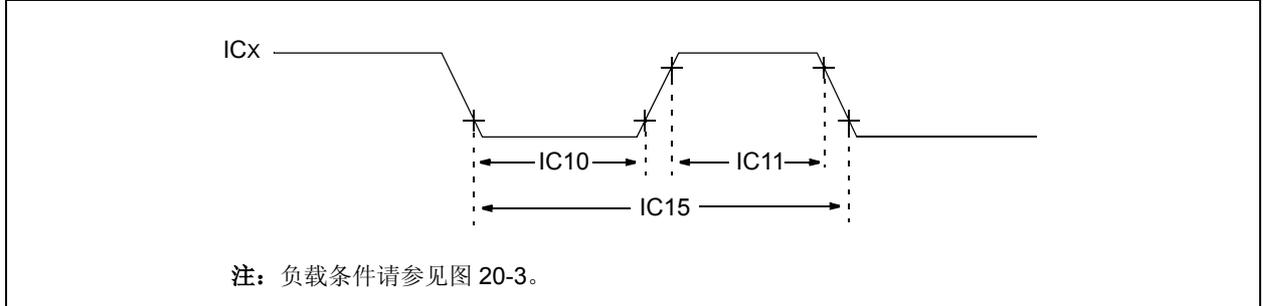


表 20-26: 输入捕捉时序要求

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性 (1)		最小值	最大值	单位	条件
IC10	TccL	ICx 输入低电平时间	无预分频器	$0.5 T_{CY} + 20$	—	ns	
			带预分频器	10	—	ns	
IC11	TccH	ICx 输入高电平时间	无预分频器	$0.5 T_{CY} + 20$	—	ns	
			带预分频器	10	—	ns	
IC15	TccP	ICx 输入周期		$(2 T_{CY} + 40)/N$	—	ns	N = 预分频值 (1, 4, 16)

注 1: 这些参数为特性值, 但生产时未经测试。

dsPIC30F2011/2012/3012/3013

图 20-10: 输出比较模块 (OCx) 时序特性

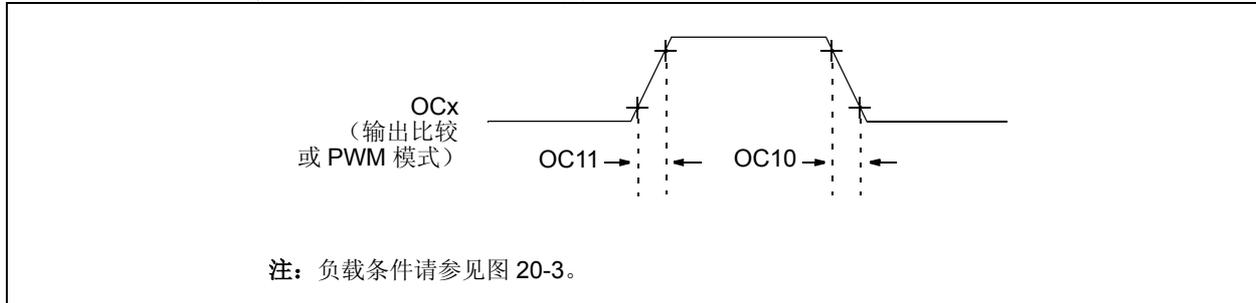


表 20-27: 输出比较模块时序要求

AC 特性			标准工作条件: 2.5V 至 5.5V				
			工作温度				
			工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$				
			扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
OC10	TccF	OCx 输出下降时间	—	—	—	ns	见参数 DO32
OC11	TccR	OCx 输出上升时间	—	—	—	ns	见参数 DO31

注 1: 这些参数为特性值, 但生产时未经测试。

注 2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

dsPIC30F2011/2012/3012/3013

图 20-11: 输出比较 /PWM 模块时序特性

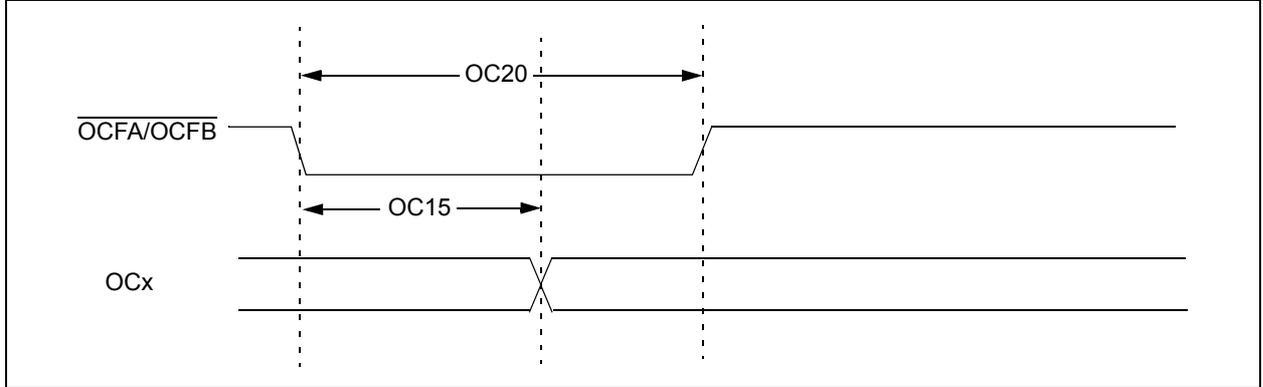


表 20-28: 简单输出比较 /PWM 模式时序要求

AC 特性				标准工作条件: 2.5V 至 5.5V			
				工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$			
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
OC15	TFD	故障输入至 PWM I/O 发生变化的时间	—	—	50	ns	OC15
OC20	TFLT	故障输入脉冲宽度	50	—	—	ns	OC20

注 1: 这些参数为特性值, 但生产时未经测试。

注 2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

dsPIC30F2011/2012/3012/3013

图 20-12: SPI 模块主模式 (CKE = 0) 时序特性

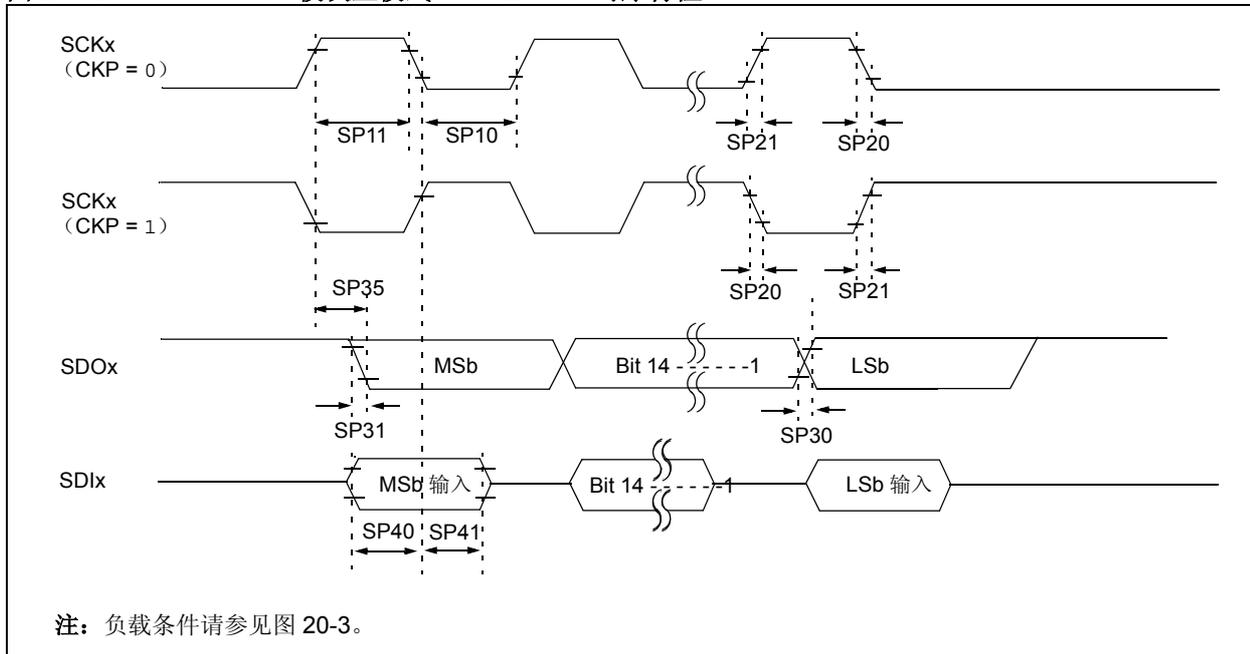


表 20-29: SPI 主模式 (CKE = 0) 时序要求

AC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ TA ≤ +85°C 扩展级: -40°C ≤ TA ≤ +125°C				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP10	TscL	SCKx 输出低电平时间 (3)	T _{CY} /2	—	—	ns	—
SP11	TscH	SCKx 输出高电平时间 (3)	T _{CY} /2	—	—	ns	—
SP20	TscF	SCKx 输出下降时间 (4)	—	—	—	ns	见参数 DO32
SP21	TscR	SCKx 输出上升时间 (4)	—	—	—	ns	见参数 DO31
SP30	TdoF	SDOx 数据输出下降时间 (4)	—	—	—	ns	见参数 DO32
SP31	TdoR	SDOx 数据输出上升时间 (4)	—	—	—	ns	见参数 DO31
SP35	Tsch2doV, TscL2doV	SCKx 边沿后的 SDOx 数据输出有效时间	—	—	30	ns	—
SP40	TdiV2scH, TdiV2scL	SDIx 数据输入到 SCKx 边沿的建立时间	20	—	—	ns	—
SP41	Tsch2diL, TscL2diL	SDIx 数据输入到 SCKx 边沿的保持时间	20	—	—	ns	—

- 注 1: 这些参数为特性值, 但生产时未经测试。
 注 2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
 注 3: SCK 的最小时钟周期为 100 ns。因此, 主模式下产生的时钟不应违反此规范。
 注 4: 假定所有 SPI 引脚上的负载均为 50 pF。

dsPIC30F2011/2012/3012/3013

图 20-13: SPI 模块主模式 (CKE = 1) 时序特性

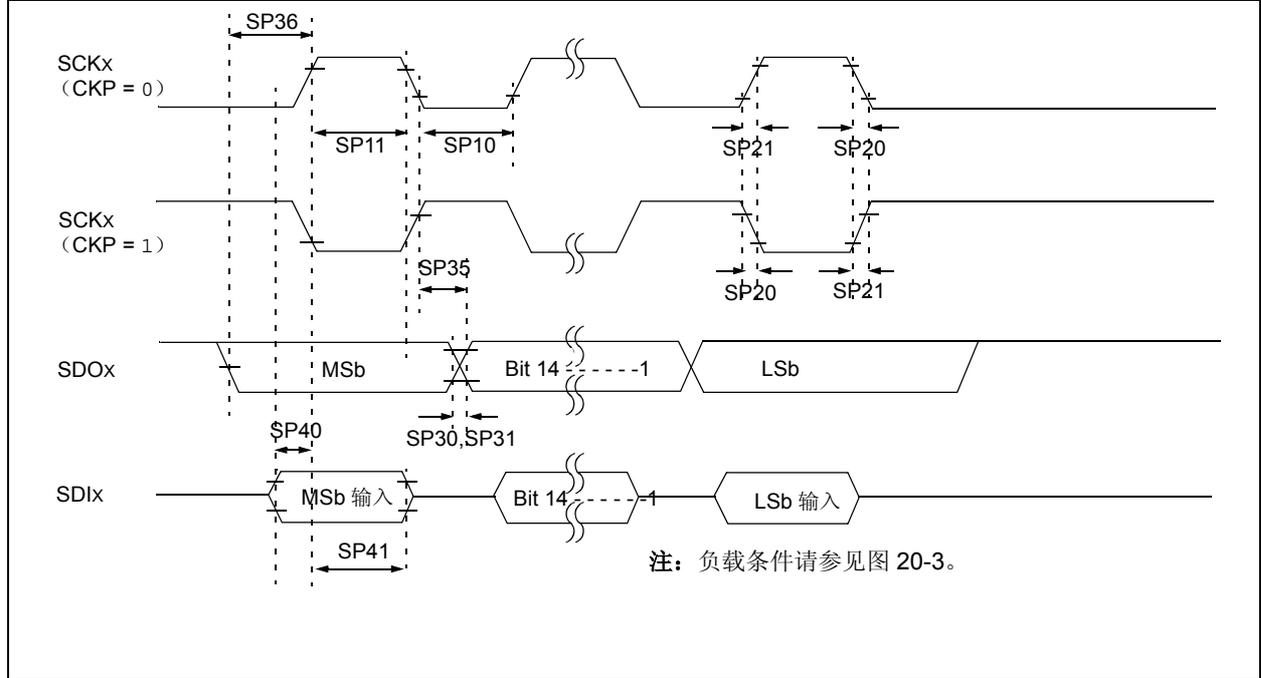


表 20-30: SPI 模块主模式 (CKE = 1) 时序要求

AC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP10	TscL	SCKx 输出低电平时间 (3)	$T_{CY}/2$	—	—	ns	—
SP11	TscH	SCKx 输出高电平时间 (3)	$T_{CY}/2$	—	—	ns	—
SP20	TscF	SCKx 输出下降时间 (4)	—	—	—	ns	见参数 DO32
SP21	TscR	SCKx 输出上升时间 (4)	—	—	—	ns	见参数 DO31
SP30	TdoF	SDOx 数据输出下降时间 (4)	—	—	—	ns	见参数 DO32
SP31	TdoR	SDOx 数据输出上升时间 (4)	—	—	—	ns	见参数 DO31
SP35	Tsch2doV, TscL2doV	SCKx 边沿后的 SDOx 数据输出有效的时间	—	—	30	ns	—
SP36	TdoV2sc, TdoV2scL	SDOx 数据输出建立到第一个 SCKx 边沿的时间	30	—	—	ns	—
SP40	TdiV2sch, TdiV2scL	SDIx 数据输入到 SCKx 边沿的建立时间	20	—	—	ns	—
SP41	Tsch2diL, TscL2diL	SDIx 数据输入到 SCKx 边沿的保持时间	20	—	—	ns	—

- 注 1: 这些参数为特性值, 但生产时未经测试。
 2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
 3: SCK 的最小时钟周期为 100 ns。因此, 主模式下产生的时钟不应违反此规范。
 4: 假定所有 SPI 引脚上的负载均为 50 pF。

dsPIC30F2011/2012/3012/3013

图 20-14: SPI 模块从模式 (CKE = 0) 时序特性

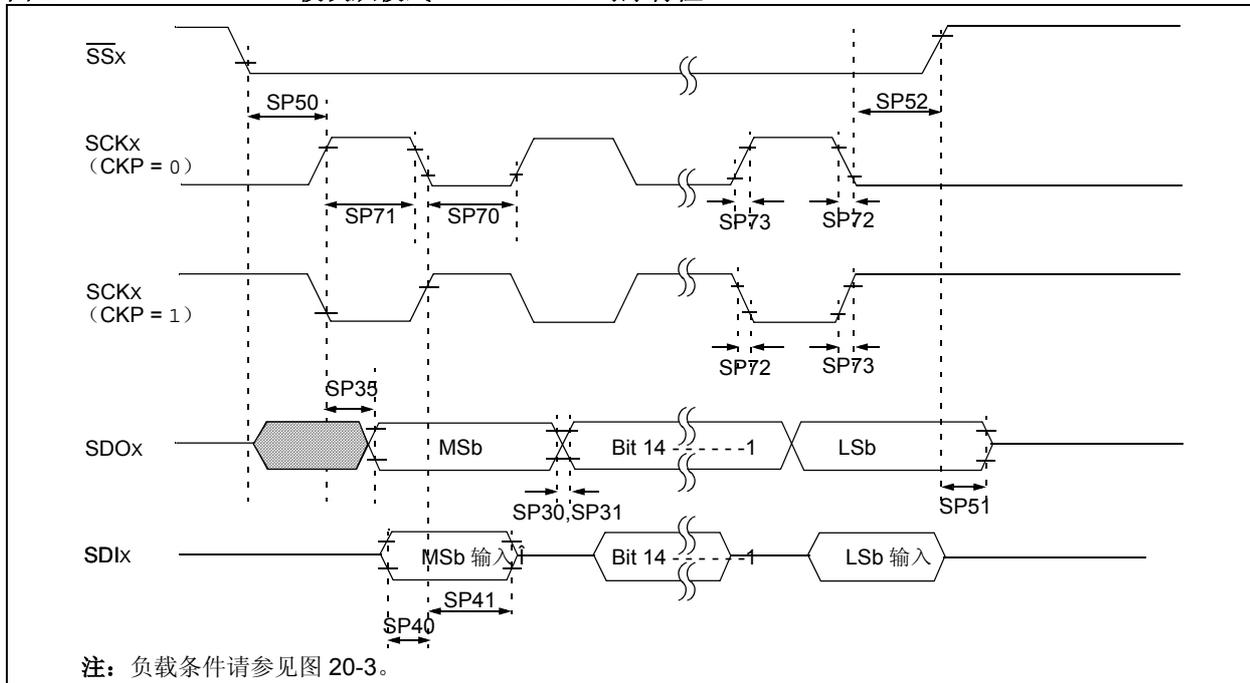


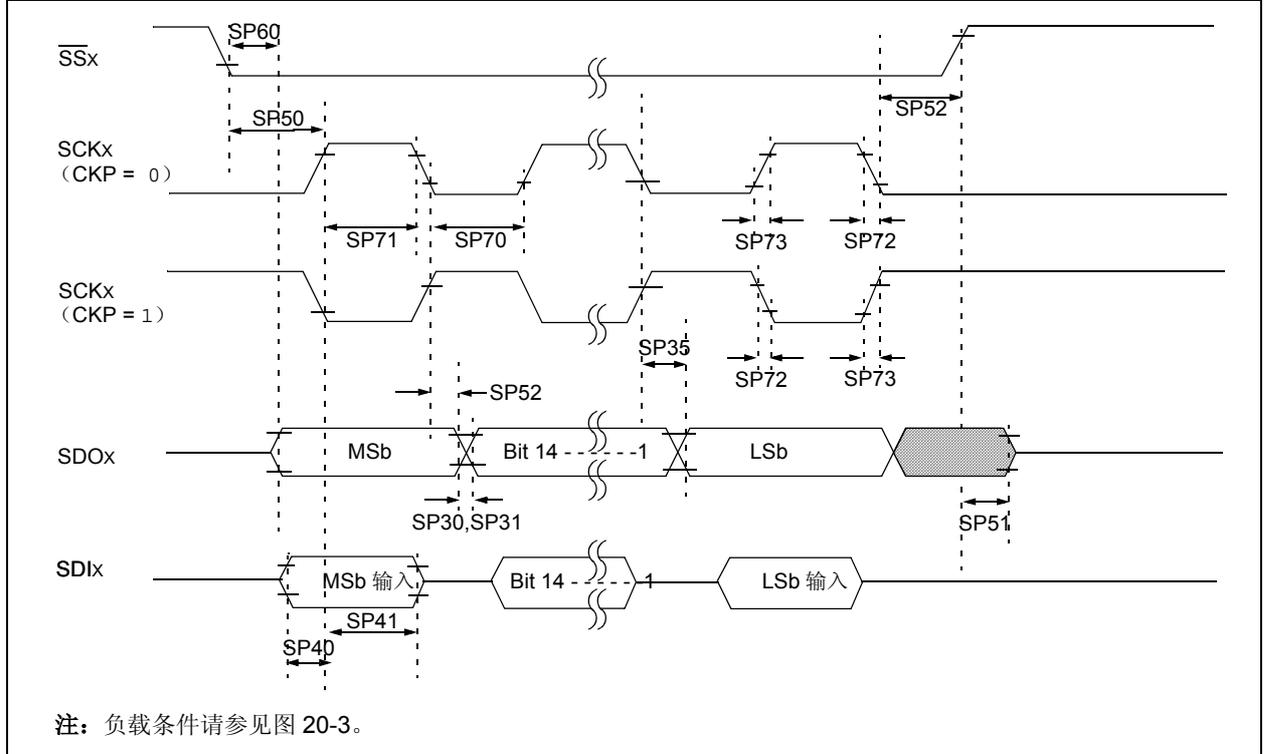
表 20-31: SPI 模块从模式 (CKE = 0) 时序要求

AC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ TA ≤ +85°C 扩展级: -40°C ≤ TA ≤ +85°C				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	TscL	SCKx 输入低电平时间	30	—	—	ns	—
SP71	Tsch	SCKx 输入高电平时间	30	—	—	ns	—
SP72	TscF	SCKx 输入下降时间 (3)	—	10	25	ns	—
SP73	TscR	SCKx 输入上升时间 (3)	—	10	25	ns	—
SP30	TdoF	SDOx 数据输出下降时间 (3)	—	—	—	ns	见参数 DO32
SP31	TdoR	SDOx 数据输出上升时间 (3)	—	—	—	ns	见参数 DO31
SP35	Tsch2doV, TscL2doV	SCKx 边沿后 SDOx 数据输出有效的 时间	—	—	30	ns	—
SP40	TdiV2sch, TdiV2scl	SDIx 数据输入到 SCKx 边沿的 建立时间	20	—	—	ns	—
SP41	Tsch2diL, TscL2diL	SDIx 数据输入到 SCKx 边沿的 保持时间	20	—	—	ns	—
SP50	TssL2sch, TssL2scl	SSx↓ 至 SCKx↑ 或 SCKx↓ 输入 时间	120	—	—	ns	—
SP51	TssH2doZ	SSx↑ 至 SDOx 输出高阻态的时 间 (3)	10	—	50	ns	—
SP52	Tsch2ssH, TscL2ssH	SCK 边沿后出现 SSx 边沿的时 间	1.5 Tcy +40	—	—	ns	—

- 注 1: 这些参数为特性值, 但生产时未经测试。
 注 2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
 注 3: 假定所有 SPI 引脚上的负载均为 50 pF。

dsPIC30F2011/2012/3012/3013

图 20-15: SPI 模块从模式 (CKE = 1) 时序特性



dsPIC30F2011/2012/3012/3013

表 20-32: SPI 模块从模式 (CKE = 1) 时序要求

AC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	TscL	SCKx 输入低电平时间	30	—	—	ns	—
SP71	Tsch	SCKx 输入高电平时间	30	—	—	ns	—
SP72	TscF	SCKx 输入下降时间 (3)	—	10	25	ns	—
SP73	TscR	SCKx 输入上升时间 (3)	—	10	25	ns	—
SP30	TdoF	SDOx 数据输出下降时间 (3)	—	—	—	ns	见参数 DO32
SP31	TdoR	SDOx 数据输出上升时间 (3)	—	—	—	ns	见参数 DO31
SP35	Tsch2doV, TscL2doV	SCKx 边沿后 SDOx 数据输出有效的 时间	—	—	30	ns	—
SP40	TdiV2scH, TdiV2scL	SDIx 数据输入到 SCKx 边沿的 建立时间	20	—	—	ns	—
SP41	Tsch2diL, TscL2diL	SDIx 数据输入到 SCKx 边沿的 保持时间	20	—	—	ns	—
SP50	TssL2scH, TssL2scL	$\overline{\text{SS}}_x\downarrow$ 至 SCKx \downarrow 或 SCKx \uparrow 输入 的时间	120	—	—	ns	—
SP51	TssH2doZ	$\overline{\text{SS}}_x\uparrow$ 到 SDOx 输出高阻态的时间 (4)	10	—	50	ns	—
SP52	Tsch2ssH, TscL2ssH	SCKx 边沿后 $\overline{\text{SS}}_x\uparrow$ 有效的 时间	1.5 Tcy + 40	—	—	ns	—
SP60	TssL2doV	SCKx 边沿后 SDOx 数据输出有效的 时间	—	—	50	ns	—

- 注 1: 这些参数为特性值, 但生产时未经测试。
 2: 除非另外声明, 否则“典型值”一列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。
 3: SCK 的最小时钟周期为 100 ns。因此, 主模式下产生的时钟不应违反此规范。
 4: 假定所有 SPI 引脚上的负载均为 50 pF。

dsPIC30F2011/2012/3012/3013

图 20-16: I²C™ 总线启动 / 停止位时序特性 (主模式)

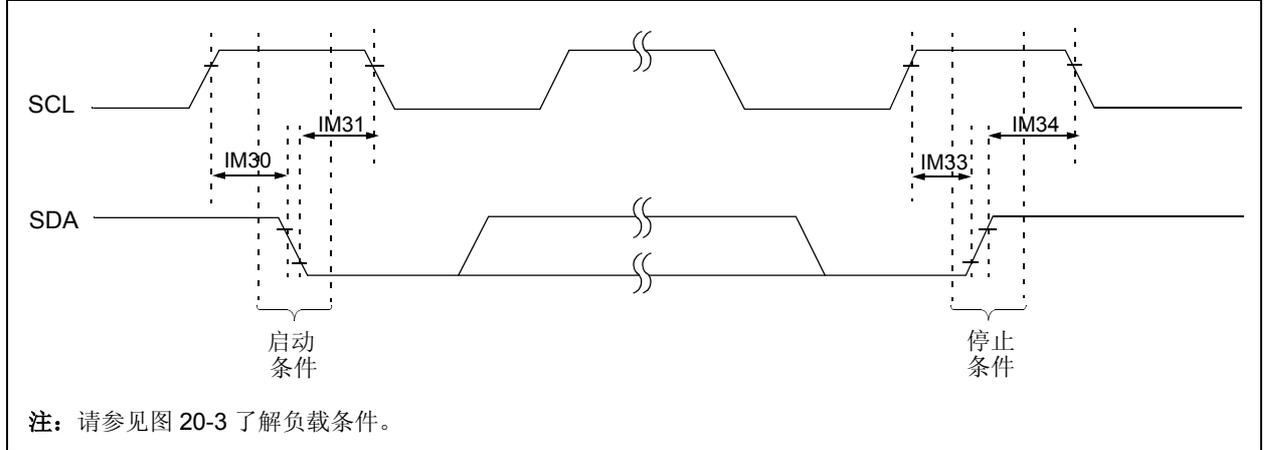
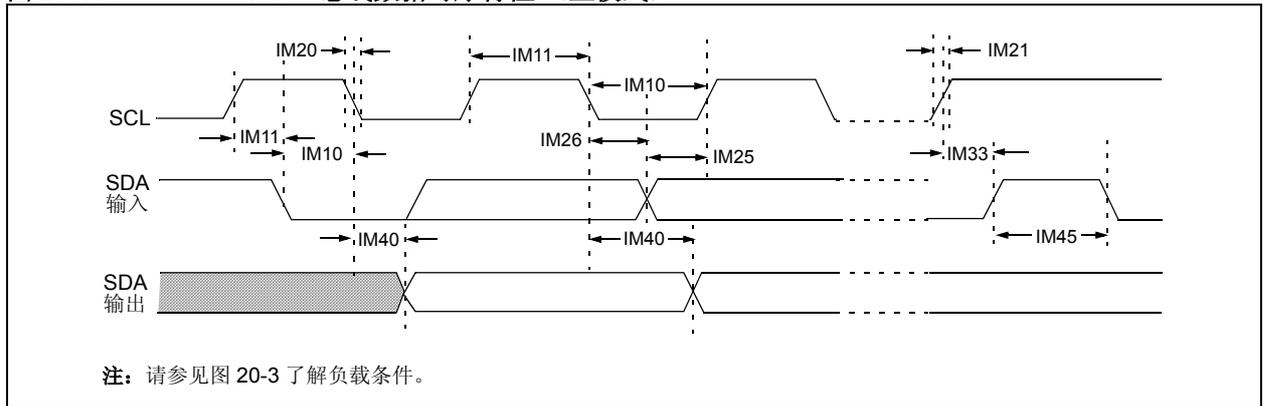


图 20-17: I²C™ 总线数据时序特性 (主模式)



dsPIC30F2011/2012/3012/3013

表 20-33: I²C™ 总线数据时序要求 (主模式)

AC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ T _A ≤ +85°C 扩展级: -40°C ≤ T _A ≤ +125°C				
参数编号	符号	特性	最小值 ⁽¹⁾	最大值	单位	条件	
IM10	TLO:SCL	时钟低电平时间	100 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	—
			400 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	—
			1 MHz 模式 ⁽²⁾	T _{CY} /2 (BRG + 1)	—	μs	—
IM11	THI:SCL	时钟高电平时间	100 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	—
			400 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	—
			1 MHz 模式 ⁽²⁾	T _{CY} /2 (BRG + 1)	—	μs	—
IM20	TF:SCL	SDA 和 SCL 下降时间	100 kHz 模式	—	300	ns	C _B 规定为 10 至 400 pF
			400 kHz 模式	20 + 0.1 C _B	300	ns	
			1 MHz 模式 ⁽²⁾	—	100	ns	
IM21	TR:SCL	SDA 和 SCL 上升时间	100 kHz 模式	—	1000	ns	C _B 规定为 10 至 400 pF
			400 kHz 模式	20 + 0.1 C _B	300	ns	
			1 MHz 模式 ⁽²⁾	—	300	ns	
IM25	TSU:DAT	数据输入建立时间	100 kHz 模式	250	—	ns	—
			400 kHz 模式	100	—	ns	
			1 MHz 模式 ⁽²⁾	TBD	—	ns	
IM26	THD:DAT	数据输入保持时间	100 kHz 模式	0	—	ns	—
			400 kHz 模式	0	0.9	μs	
			1 MHz 模式 ⁽²⁾	TBD	—	ns	
IM30	TSU:STA	启动条件建立时间	100 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	仅与重复启动条件相关
			400 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	
			1 MHz 模式 ⁽²⁾	T _{CY} /2 (BRG + 1)	—	μs	
IM31	THD:STA	启动条件保持时间	100 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	在此时间之后将产生第一个时钟脉冲
			400 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	
			1 MHz 模式 ⁽²⁾	T _{CY} /2 (BRG + 1)	—	μs	
IM33	TSU:STO	停止条件建立时间	100 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	—
			400 kHz 模式	T _{CY} /2 (BRG + 1)	—	μs	
			1 MHz 模式 ⁽²⁾	T _{CY} /2 (BRG + 1)	—	μs	
IM34	THD:STO	停止条件保持时间	100 kHz 模式	T _{CY} /2 (BRG + 1)	—	ns	—
			400 kHz 模式	T _{CY} /2 (BRG + 1)	—	ns	
			1 MHz 模式 ⁽²⁾	T _{CY} /2 (BRG + 1)	—	ns	
IM40	TAA:SCL	自时钟边沿到输出有效的的时间	100 kHz 模式	—	3500	ns	—
			400 kHz 模式	—	1000	ns	
			1 MHz 模式 ⁽²⁾	—	—	ns	
IM45	TBF:SDA	总线空闲时间	100 kHz 模式	4.7	—	μs	在新的发送操作启动之前总线必须保持空闲的时间
			400 kHz 模式	1.3	—	μs	
			1 MHz 模式 ⁽²⁾	TBD	—	μs	
IM50	C _B	总线容性负载	—	400	pF	—	

注 1: BRG 是 I²C 波特率发生器的值。请参见《dsPIC30F 系列参考手册》(DS70046E_CN) 中的第 21 节“I²C™ 模块”。

2: 对于所有 I²C™ 引脚, 最大引脚电容 = 10 pF (仅对于 1 MHz 模式)。

dsPIC30F2011/2012/3012/3013

图 20-18: I²C™ 总线启动 / 停止位时序特性 (从模式)

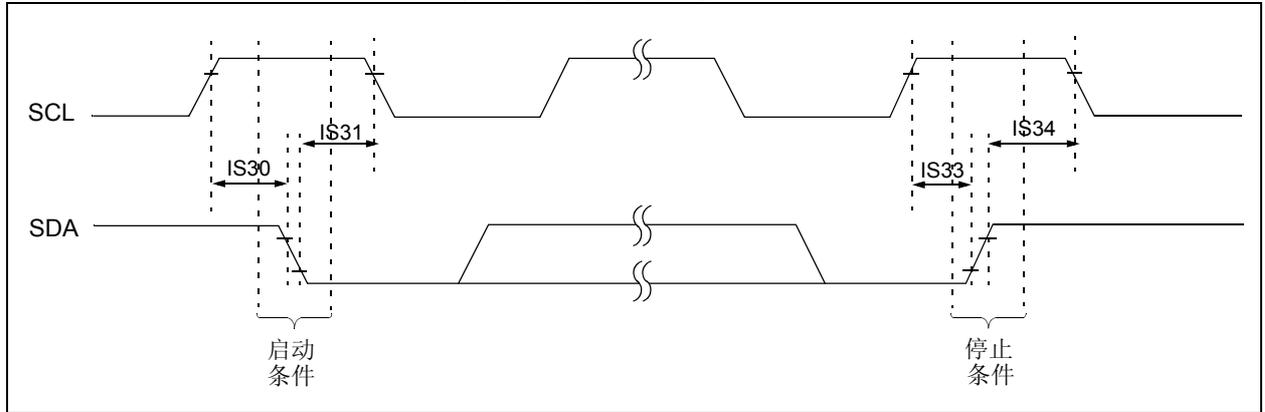


图 20-19: I²C™ 总线数据时序特性 (从模式)

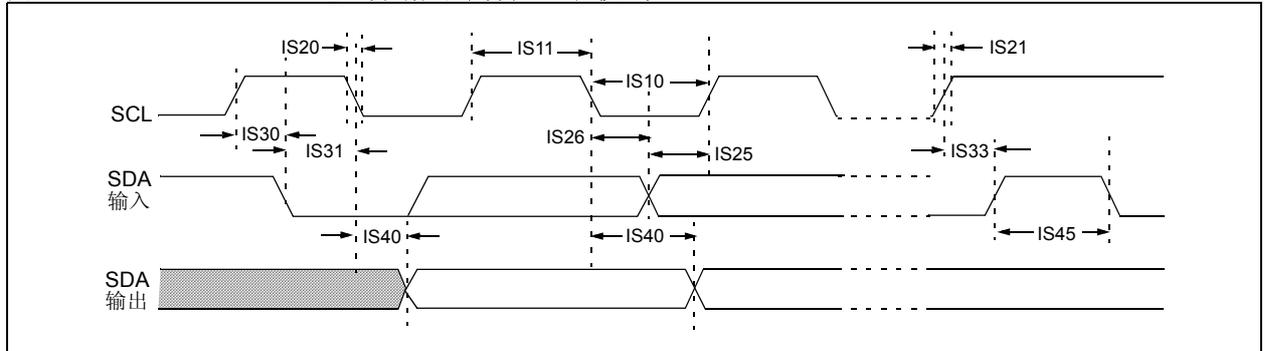


表 20-34: I²C™ 总线数据时序要求 (从模式)

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ Ta ≤ +85°C 扩展级: -40°C ≤ Ta ≤ +125°C						
参数编号	符号	特性	最小值	最大值	单位	条件		
IS10	TLO:SCL	时钟低电平时间	100 kHz 模式	4.7	—	μs	器件工作频率不能低于 1.5 MHz	
			400 kHz 模式	1.3	—	μs		器件工作频率不能低于 10 MHz
			1 MHz 模式 (1)	0.5	—	μs		—
IS11	THI:SCL	时钟高电平时间	100 kHz 模式	4.0	—	μs	器件工作频率不能低于 1.5 MHz	
			400 kHz 模式	0.6	—	μs		器件工作频率不能低于 10 MHz
			1 MHz 模式 (1)	0.5	—	μs		—
IS20	TF:SCL	SDA 和 SCL 下降时间	100 kHz 模式	—	300	ns	Cb 规定为 10 至 400 pF	
			400 kHz 模式	20 + 0.1 Cb	300	ns		
			1 MHz 模式 (1)	—	100	ns		
IS21	TR:SCL	SDA 和 SCL 上升时间	100 kHz 模式	—	1000	ns	Cb 规定为 10 至 400 pF	
			400 kHz 模式	20 + 0.1 Cb	300	ns		
			1 MHz 模式 (1)	—	300	ns		

注 1: 对于所有 I²C™ 引脚, 最大引脚电容 = 10 pF (仅对于 1 MHz 模式)。

dsPIC30F2011/2012/3012/3013

表 20-34: I²C™ 总线数据时序要求 (从模式) (续)

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: -40°C ≤ TA ≤ +85°C 扩展级: -40°C ≤ TA ≤ +125°C					
参数编号	符号	特性	最小值	最大值	单位	条件	
IS25	TSU:DAT	数据输入建立时间	100 kHz 模式	250	—	ns	—
			400 kHz 模式	100	—	ns	
			1 MHz 模式 (1)	100	—	ns	
IS26	THD:DAT	数据输入保持时间	100 kHz 模式	0	—	ns	—
			400 kHz 模式	0	0.9	µs	
			1 MHz 模式 (1)	0	0.3	µs	
IS30	TSU:STA	启动条件建立时间	100 kHz 模式	4.7	—	µs	仅与重复启动条件相关
			400 kHz 模式	0.6	—	µs	
			1 MHz 模式 (1)	0.25	—	µs	
IS31	THD:STA	启动条件保持时间	100 kHz 模式	4.0	—	µs	在此时间之后将产生第一个时钟脉冲
			400 kHz 模式	0.6	—	µs	
			1 MHz 模式 (1)	0.25	—	µs	
IS33	TSU:STO	停止条件建立时间	100 kHz 模式	4.7	—	µs	—
			400 kHz 模式	0.6	—	µs	
			1 MHz 模式 (1)	0.6	—	µs	
IS34	THD:STO	停止条件保持时间	100 kHz 模式	4000	—	ns	—
			400 kHz 模式	600	—	ns	
			1 MHz 模式 (1)	250	—	ns	
IS40	TAA:SCL	自时钟边沿到输出有效的的时间	100 kHz 模式	0	3500	ns	—
			400 kHz 模式	0	1000	ns	
			1 MHz 模式 (1)	0	350	ns	
IS45	TBF:SDA	总线空闲时间	100 kHz 模式	4.7	—	µs	在新的发送操作启动之前总线必须保持空闲的时间
			400 kHz 模式	1.3	—	µs	
			1 MHz 模式 (1)	0.5	—	µs	
IS50	CB	总线容性负载	—	400	pF	—	

注 1: 对于所有 I²C™ 引脚, 最大引脚电容 = 10 pF (仅对于 1 MHz 模式)。

dsPIC30F2011/2012/3012/3013

图 20-20: CAN 模块 I/O 时序特性

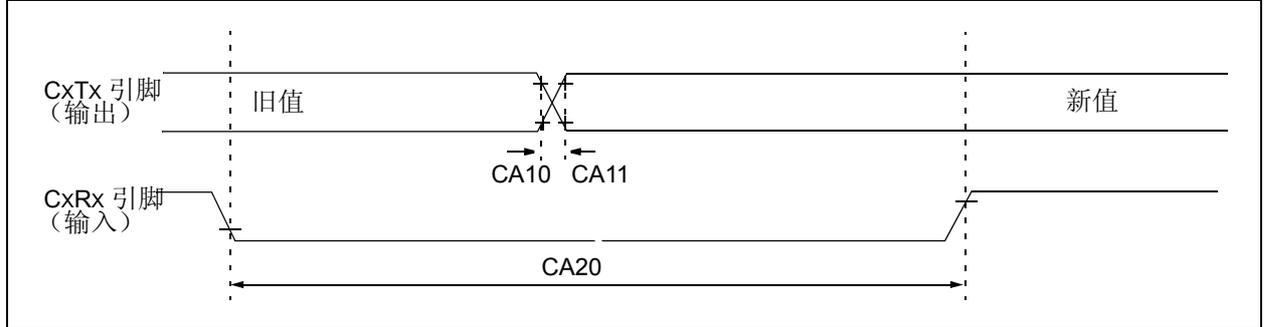


表 20-35: CAN 模块 I/O 时序要求

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
CA10	TioF	端口输出下降时间	—	10	25	ns	—
CA11	TioR	端口输出上升时间	—	10	25	ns	—
CA20	Tcwf	触发 CAN 唤醒过滤器的脉冲宽度	500	—	—	ns	—

注 1: 这些参数为特性值, 但生产时未经测试。

注 2: 除非另外声明, 否则“典型值”列中的数据都是在 5V、25°C 的条件下给出的。这些参数仅供设计参考, 未经测试。

dsPIC30F2011/2012/3012/3013

表 20-36: 12 位 ADC 模块规范

AC 特性		标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
器件电源							
AD01	AVDD	模块电源 VDD	取 VDD - 0.3 或 2.7 中的 较大值	—	取 VDD + 0.3 或 5.5 中的 较小值	V	—
AD02	AVSS	模块电源 VSS	VSS - 0.3	—	VSS + 0.3	V	—
参考输入							
AD05	VREFH	参考电压高电平	AVSS + 2.7	—	AVDD	V	—
AD06	VREFL	参考电压低电平	AVSS	—	AVDD - 2.7	V	—
AD07	VREF	绝对参考电压	AVSS - 0.3	—	AVDD + 0.3	V	—
AD08	IREF	电流消耗	—	200 .001	300 2	μA μA	A/D 工作 A/D 关闭
模拟输入							
AD10	VINH-VINL	满量程输入范围	VREFL	—	VREFH	V	见注 1
AD11	VIN	绝对输入电压	AVSS - 0.3	—	AVDD + 0.3	V	—
AD12	—	泄露电流	—	± 0.001	± 0.610	μA	VINL = AVSS = VREFL = 0V, AVDD = VREFH = 5V 源阻抗 = 2.5 k Ω
AD13	—	泄露电流	—	± 0.001	± 0.610	μA	VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V 源阻抗 = 2.5 k Ω
AD15	Rss	开关电阻	—	3.2K	—	Ω	—
AD16	CSAMPLE	采样电容	—	18	—	pF	—
AD17	RIN	模拟信号源的推荐阻抗	—	—	2.5K	Ω	—
DC 精度⁽²⁾							
AD20	Nr	分辨率	12 个数据位			位	
AD21	INL	积分非线性	—	—	$< \pm 1$	LSb	VINL = AVSS = VREFL = 0V, AVDD = VREFH = 5V
AD21A	INL	积分非线性	—	—	$< \pm 1$	LSb	VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V
AD22	DNL	微分非线性	—	—	$< \pm 1$	LSb	VINL = AVSS = VREFL = 0V, AVDD = VREFH = 5V
AD22A	DNL	微分非线性	—	—	$< \pm 1$	LSb	VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V
AD23	GERR	增益误差	+1.25	+1.5	+3	LSb	VINL = AVSS = VREFL = 0V, AVDD = VREFH = 5V
AD23A	GERR	增益误差	+1.25	+1.5	+3	LSb	VINL = AVSS = VREFL = 0V, AVDD = VREFH = 3V

注 1: A/D 转换结果将不会随着输入电压的增加而减小, 而且不会丢失码。

2: 测量是在使用外部 VREF+ 和 VREF- 作为 ADC 参考电压的情况下进行的。

dsPIC30F2011/2012/3012/3013

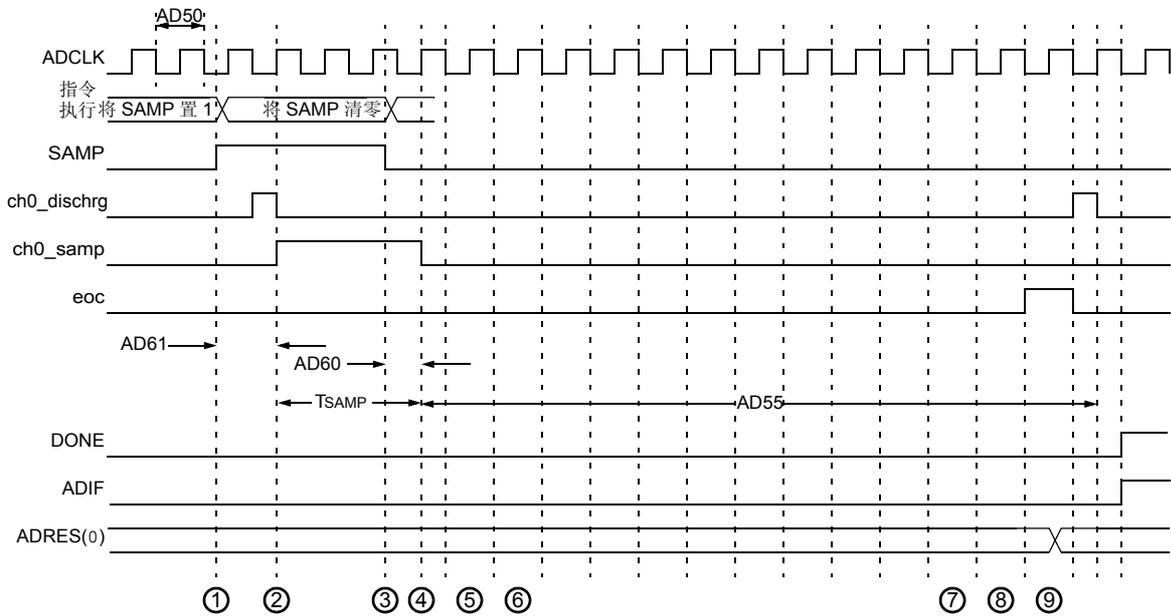
表 20-36: 12 位 ADC 模块规范 (续)

AC 特性			标准工作条件: 2.5V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
AD24	E _{OFF}	失调误差	-2	-1.5	-1.25	LSb	V _{INL} = AV _{SS} = V _{REFL} = 0V, AV _{DD} = V _{REFH} = 5V
AD24A	E _{OFF}	失调误差	-2	-1.5	-1.25	LSb	V _{INL} = AV _{SS} = V _{REFL} = 0V, AV _{DD} = V _{REFH} = 3V
AD25	—	单调性 ⁽¹⁾	—	—	—	—	保证
动态性能							
AD30	THD	总谐波失真	—	-71	—	dB	—
AD31	SINAD	信号噪声和失真	—	68	—	dB	—
AD32	SFDR	无杂散动态范围	—	83	—	dB	—
AD33	F _{NYQ}	输入信号带宽	—	—	100	kHz	—
AD34	ENOB	有效位数	10.95	11.1	—	位	—

- 注 1: A/D 转换结果将不会随着输入电压的增加而减小, 而且不会丢失码。
 2: 测量是在使用外部 V_{REF+} 和 V_{REF-} 作为 ADC 参考电压的情况下进行的。

dsPIC30F2011/2012/3012/3013

图 20-21: 12 位 A/D 转换时序特性 (ASAM = 0, SSRC = 000)



- ① - 软件置 1 ADCON.SAMP 以启动采样。
- ② - 采样在放电周期之后启动。
《dsPIC30F 系列参考手册》(DS70046E_CN) 中的第 18 节对 TsAMP 作了介绍。
- ③ - 软件清零 ADCON.SAMP 以启动转换。
- ④ - 采样结束, 转换过程启动。
- ⑤ - 转换 bit 11。
- ⑥ - 转换 bit 10。
- ⑦ - 转换 bit 1。
- ⑧ - 转换 bit 0。
- ⑨ - 转换结束的一个 TAD。

dsPIC30F2011/2012/3012/3013

表 20-37: 12 位 A/D 转换时序要求

AC 特性		标准工作条件: 2.7V 至 5.5V (除非另外声明) 工作温度 工业级: $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ 扩展级: $-40^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$					
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
时钟参数							
AD50	TAD	A/D 时钟周期	—	334	—	ns	$V_{DD} = 3$ 至 5.5V (注 1)
AD51	tRC	A/D 内部 RC 振荡器周期	1.2	1.5	1.8	μs	—
转换速率							
AD55	tCONV	转换时间	—	14 TAD	—	ns	—
AD56	FCNV	吞吐率	—	200	—	ksps	$V_{DD} = V_{REF} = 5\text{V}$
AD57	TSAMP	采样时间	—	1 TAD	—	ns	$V_{DD} = 3$ 至 5.5V 源阻抗 $R_S = 0$ 至 $2.5\text{k}\Omega$
时序参数							
AD60	tPCS	从触发采样到启动转换的时间	—	1 TAD	—	ns	—
AD61	tpSS	从采样位 (SAMP) 置 1 至采样启动的时间	.5 TAD	—	1.5 TAD	ns	—
AD62	tcSS	转换结束至下一次采样开始 (ASAM = 1) 的时间	—	0.5 TAD	—	ns	—
AD63	tDPU	从 A/D 关闭到 A/D 开始工作使模拟级稳定的时间	—	20	—	μs	—

注 1: 因为采样电容最终将无法保持电荷, 因此低于 10 kHz 的时钟频率可能影响线性性能, 尤其是在温度较高时。

2: 这些参数为特性值, 但生产时未经测试。

dsPIC30F2011/2012/3012/3013

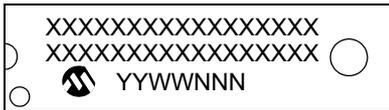
注:

dsPIC30F2011/2012/3012/3013

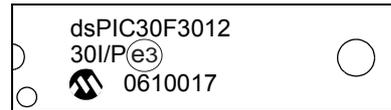
21.0 封装信息

21.1 封装标识信息

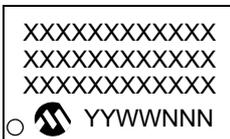
18 引脚 PDIP



示例



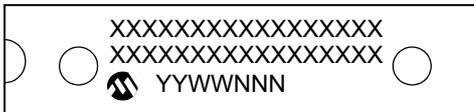
18 引脚 SOIC



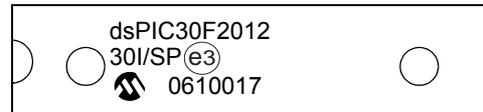
示例



28 引脚 SPDIP



示例



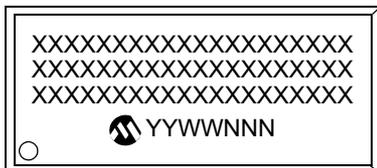
图注: XX...X 客户信息
 Y 年份代码 (日历年的最后一位数字)
 YY 年份代码 (日历年的最后两位数字)
 WW 星期代码 (一月一日的星期代码为“01”)
 NNN 以字母数字排序的追踪代码
 (e3) 雾锡 (Matte Tin, Sn) 的 JEDEC 无铅标志
 * 表示无铅封装。JEDEC 无铅标志 (e3) 标示于此种封装的外包装上。

注: Microchip 元器件编号如果无法在同一行内完整标注, 将换行标出, 因此会限制表示客户信息的字符数。

dsPIC30F2011/2012/3012/3013

21.2 封装标识信息 (续)

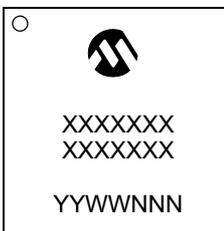
28 引脚 SOIC (0.300")



示例



28 引脚 QFN



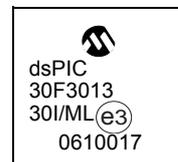
示例



44 引脚 QFN



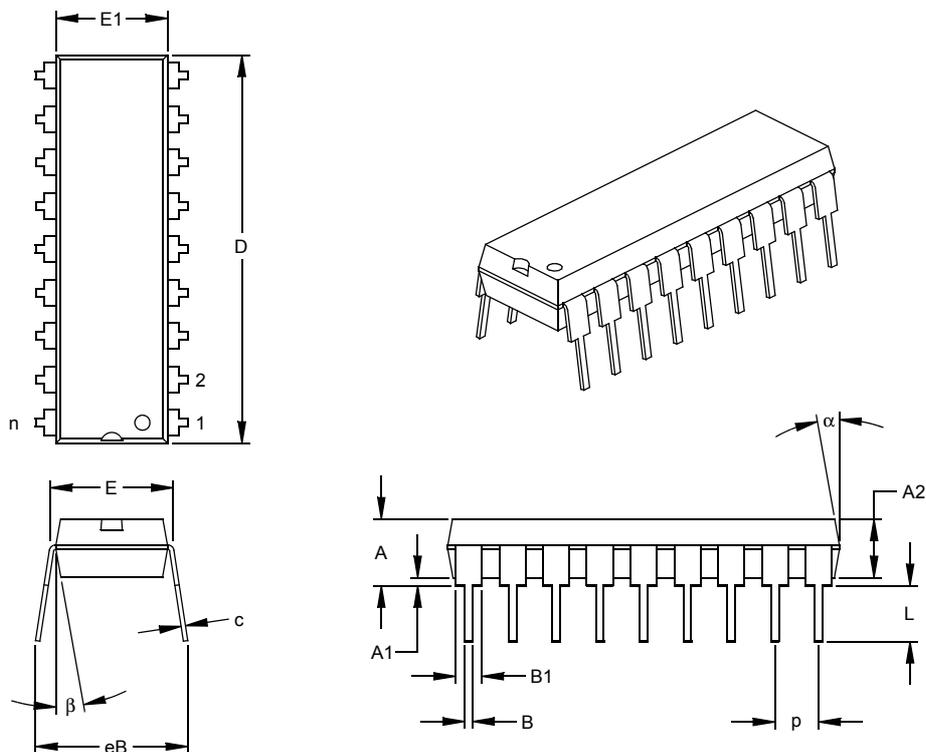
示例



dsPIC30F2011/2012/3012/3013

18 引脚塑封双列直插式 (P) 封装——300 mil 主体 (PDIP)

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	英寸*			毫米		
		最小	正常	最大	最小	正常	最大
引脚数	n	18			18		
引脚间距	p	.100			2.54		
顶端到固定面高度	A	.140	.155	.170	3.56	3.94	4.32
塑模封装厚度	A2	.115	.130	.145	2.92	3.30	3.68
底端到固定面高度	A1	.015			0.38		
肩到肩宽度	E	.300	.313	.325	7.62	7.94	8.26
塑模封装宽度	E1	.240	.250	.260	6.10	6.35	6.60
总长度	D	.890	.898	.905	22.61	22.80	22.99
引脚尖到固定面高度	L	.125	.130	.135	3.18	3.30	3.43
引脚厚度	c	.008	.012	.015	0.20	0.29	0.38
引脚上部宽度	B1	.045	.058	.070	1.14	1.46	1.78
引脚下部宽度	B	.014	.018	.022	0.36	0.46	0.56
总排列间距	eB	.310	.370	.430	7.87	9.40	10.92
塑模顶部锥度	alpha	5	10	15	5	10	15
塑模底部锥度	beta	5	10	15	5	10	15

* 控制参数

§ 重要特性

注：

尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

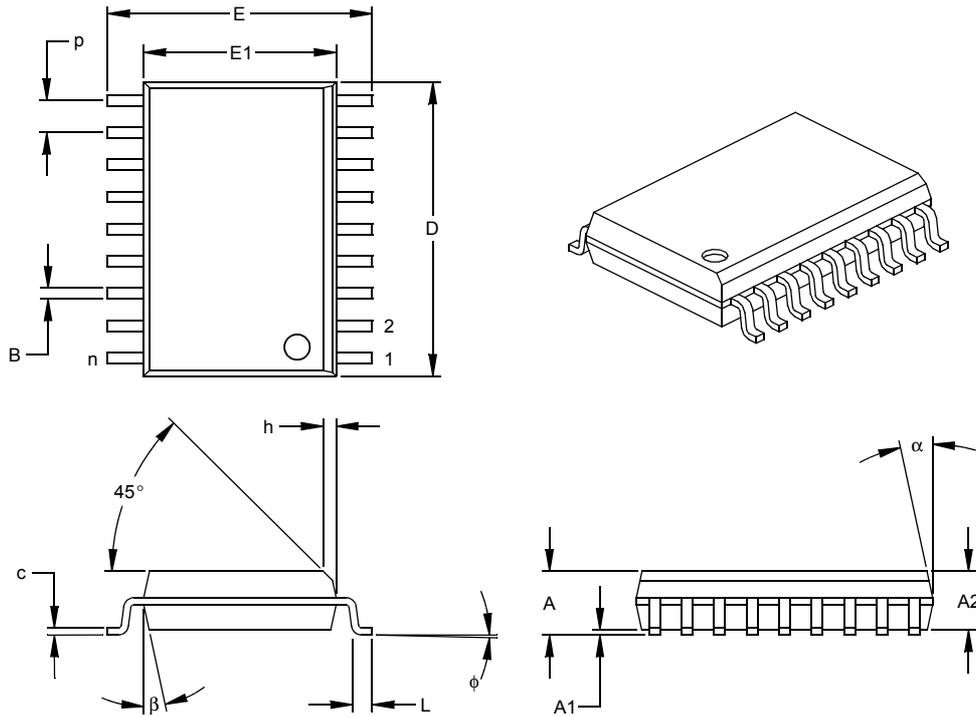
等同于 JEDEC 号：MS-001

图号：C04-007

dsPIC30F2011/2012/3012/3013

18 引脚塑封宽条小外形封装——300 mil 主体 (SOIC)

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	英寸*			毫米		
		最小	正常	最大	最小	正常	最大
引脚数	n	18			18		
引脚间距	p		.050			1.27	
总高度	A	.093	.099	.104	2.36	2.50	2.64
塑模封装厚度	A2	.088	.091	.094	2.24	2.31	2.39
悬空间隙	A1	.004	.008	.012	0.10	0.20	0.30
总宽度	E	.394	.407	.420	10.01	10.34	10.67
塑模封装宽度	E1	.291	.295	.299	7.39	7.49	7.59
总长度	D	.446	.454	.462	11.33	11.53	11.73
斜面投影距离	h	.010	.020	.029	0.25	0.50	0.74
底脚长度	L	.016	.033	.050	0.41	0.84	1.27
底脚倾角	phi	0	4	8	0	4	8
引脚厚度	c	.009	.011	.012	0.23	0.27	0.30
引脚宽度	B	.014	.017	.020	0.36	0.42	0.51
塑模顶部锥度	alpha	0	12	15	0	12	15
塑模底部锥度	beta	0	12	15	0	12	15

* 控制参数

§ 重要特性

注：

尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

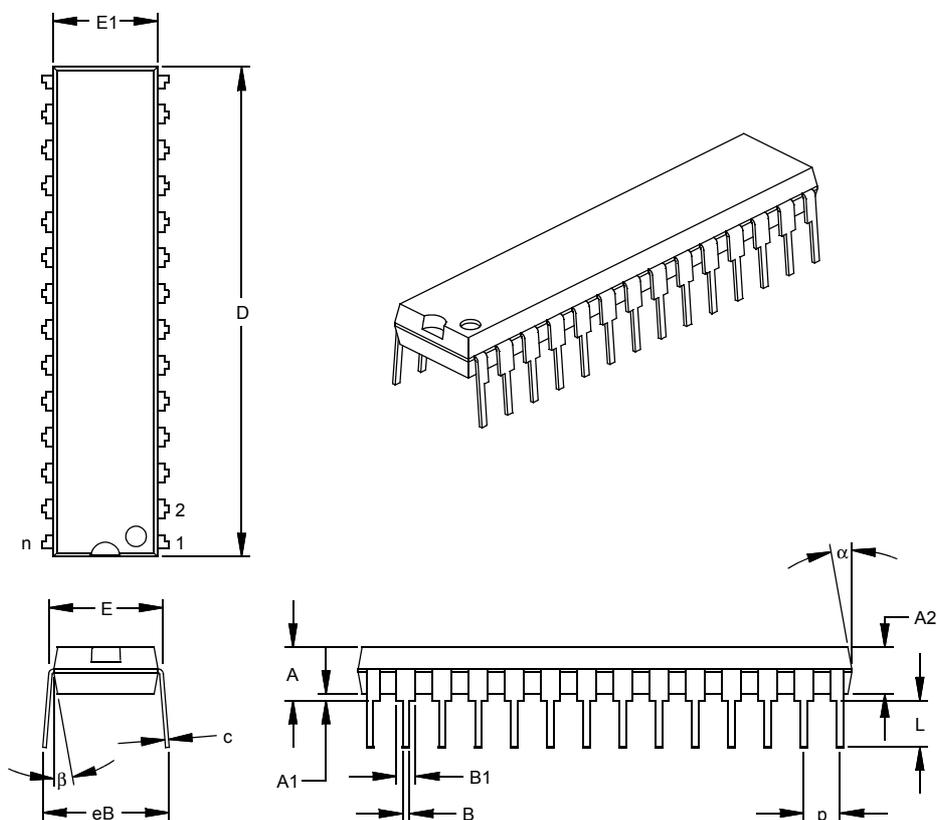
等同于 JEDEC 号: MS-013

图号: C04-051

dsPIC30F2011/2012/3012/3013

28 引脚窄条塑封双列直插式 (SP) 封装——300 mil 主体 (PDIP)

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



单位	尺寸范围	英寸*			毫米		
		最小	正常	最大	最小	正常	最大
引脚数	n	28			28		
引脚间距	p		.100			2.54	
顶端到固定面高度	A	.140	.150	.160	3.56	3.81	4.06
塑模封装厚度	A2	.125	.130	.135	3.18	3.30	3.43
底端到固定面高度	A1	.015			0.38		
肩到肩宽度	E	.300	.310	.325	7.62	7.87	8.26
塑模封装宽度	E1	.275	.285	.295	6.99	7.24	7.49
总长度	D	1.345	1.365	1.385	34.16	34.67	35.18
引脚尖到固定面高度	L	.125	.130	.135	3.18	3.30	3.43
引脚厚度	c	.008	.012	.015	0.20	0.29	0.38
引脚上部宽度	B1	.040	.053	.065	1.02	1.33	1.65
引脚下部宽度	B	.016	.019	.022	0.41	0.48	0.56
总排列间距	§ eB	.320	.350	.430	8.13	8.89	10.92
塑模顶部锥度	α	5	10	15	5	10	15
塑模底部锥度	β	5	10	15	5	10	15

* 控制参数

§ 重要特性

注：

尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸 (0.254 毫米)。

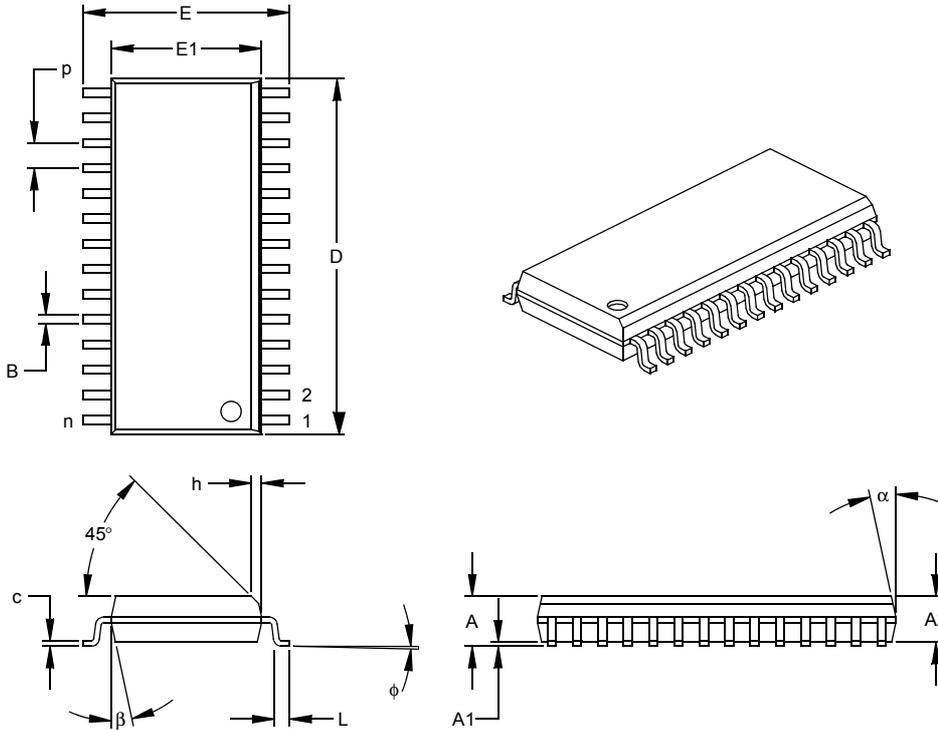
等同于 JEDEC 号: MO-095

图号: C04-070

dsPIC30F2011/2012/3012/3013

28 引脚宽条塑封小外形封装——300 mil 主体（SOIC）

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	英寸*			毫米		
		最小	正常	最大	最小	正常	最大
引脚数	n	28			28		
引脚间距	p		.050			1.27	
总高度	A	.093	.099	.104	2.36	2.50	2.64
塑模封装厚度	A2	.088	.091	.094	2.24	2.31	2.39
悬空间隙	A1	.004	.008	.012	0.10	0.20	0.30
总宽度	E	.394	.407	.420	10.01	10.34	10.67
塑模封装宽度	E1	.288	.295	.299	7.32	7.49	7.59
总长度	D	.695	.704	.712	17.65	17.87	18.08
斜面投影距离	h	.010	.020	.029	0.25	0.50	0.74
底脚长度	L	.016	.033	.050	0.41	0.84	1.27
底脚倾角	φ	0	4	8	0	4	8
引脚厚度	c	.009	.011	.013	0.23	0.28	0.33
引脚宽度	B	.014	.017	.020	0.36	0.42	0.51
塑模顶部锥度	α	0	12	15	0	12	15
塑模底部锥度	β	0	12	15	0	12	15

* 控制参数

§ 重要特性

注：

尺寸 D 和 E1 不包括塑模毛边或突起。塑模每侧的毛边或突起不得超过 0.010 英寸（0.254 毫米）。

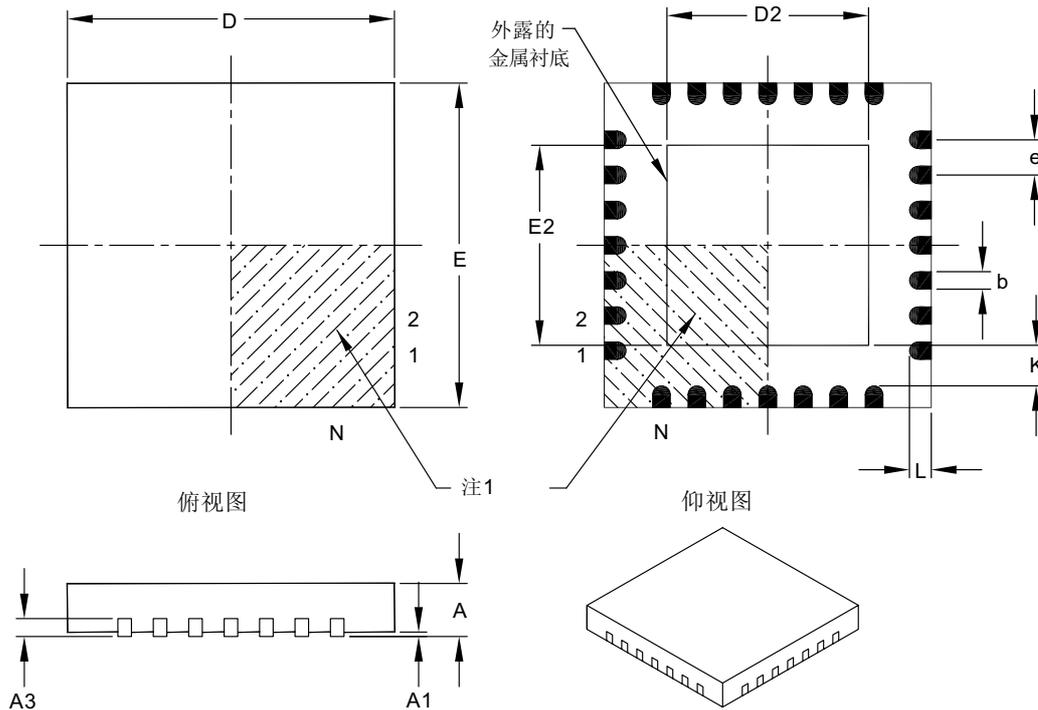
等同于 JEDEC 号：MS-013

图号：C04-052

dsPIC30F2011/2012/3012/3013

28 引脚塑封四方扁平无引线封装 (MM) —— 6x6x0.9 mm 主体 (QFN-S)
触点长度为 0.40 mm

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



尺寸范围	单位	毫米		
		最小	正常	最大
引脚数	N	28		
引脚间距	e	0.65 BSC		
总高度	A	0.80	0.90	1.00
悬空间隙	A1	0.00	0.02	0.05
触点厚度	A3	0.20 REF		
总宽度	E	6.00 BSC		
外露金属衬底宽度	E2	3.65	3.70	4.70
总长度	D	6.00 BSC		
外露金属衬底长度	D2	3.65	3.70	4.70
触点宽度	b	0.23	0.38	0.43
触点长度 §	L	0.30	0.40	0.50
触点到外露金属衬底的距离 §	K	0.20	—	—

注：

1. 引脚1的可视索引特征可能会有变化，但必须位于阴影区域内。
2. § 重要特性
3. 封装为切割分离
4. 尺寸和公差参考ASME Y14.5M

BSC: 基本尺寸。给出的是理论上的精确值，没有公差。

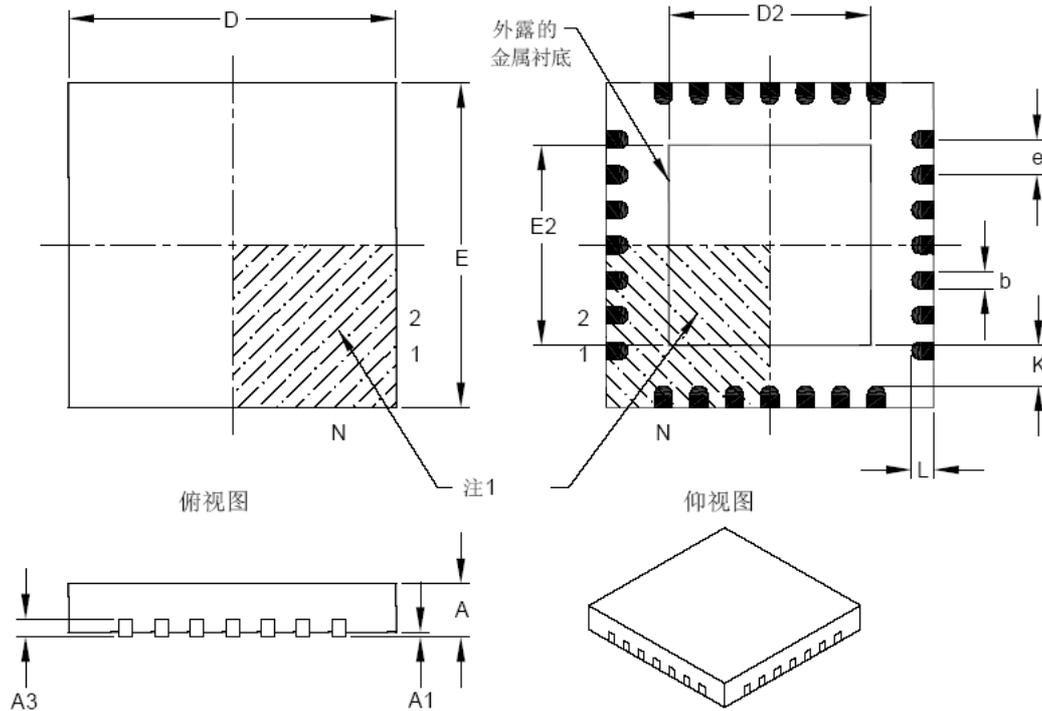
REF: 参考尺寸，通常无公差，仅供参考。

Microchip Technology, 图号: C04-124, 2006年9月8日

dsPIC30F2011/2012/3012/3013

44 引脚塑封四方扁平无引线封装 (ML) —— 8x8x8mm 主体 (QFN)

注：最新封装图请至 <http://www.microchip.com/packaging> 查看 Microchip 封装规范。



	单位 尺寸范围	毫米		
		最小	正常	最大
引脚数	N	44		
引脚间距	e	0.65 BSC		
总高度	A	0.80	0.90	1.00
悬空间隙	A1	0.00	0.02	0.05
触点厚度	A3	0.20 REF		
总宽度	E	8.00 BSC		
外露金属衬底宽度	E2	6.30	6.45	6.80
总长度	D	8.00 BSC		
外露金属衬底长度	D2	6.30	6.45	6.80
触点宽度	b	0.25	0.30	0.38
触点长度 §	L	0.30	0.40	0.50
触点到外露金属衬底的距离 §	K	0.20	—	—

注：

1. 引脚1的可视觉索引特征可能会有变化，但必须位于阴影区域内。
2. § 重要特性
3. 封装为切割分离
4. 尺寸和公差参考ASME Y14.5M

BSC：基本尺寸。给出的是理论上的精确值，没有公差。

REF：参考尺寸，通常无公差，仅供参考。

Microchip Technology, 图号: C04-103, 2006年9月8日

dsPIC30F2011/2012/3012/3013

附录 A: 版本历史

版本 D (2006 年 8 月)

本数据手册的早期版本中包含高级或初步信息，其中包含不完善的特性数据。

本版本进行了如下更新：

- 支持 I²C 从地址
(见表 14-1)
- ADC 转换时钟选择允许采样速率 200 kHz (见第 16.0 节 “12 位模数转换器 (ADC) 模块”)
- 工作电流 (IDD) 规范
(见表 20-5)
- 空闲电流 (IDLE) 规范
(见表 20-6)
- 掉电电流 (IPD) 规范
(见表 20-7)
- I/O 引脚输入规范
(见表 20-8)
- BOR 电压限制
(见表 20-11)
- 看门狗定时器超时限制
(见表 20-21)

版本 E (2006 年 12 月)

此版本包含了对封装图的更新。

dsPIC30F2011/2012/3012/3013

注:

dsPIC30F2011/2012/3012/3013

索引

数字

12 位模数转换器 (A/D) 模块 109

A

A/D 109

ADCHS 寄存器 109

ADCON1 寄存器 109

ADCON2 寄存器 109

ADCON3 寄存器 109

ADCSSL 寄存器 109

ADPCFG 寄存器 109

CPU 空闲模式下的工作 114

CPU 休眠模式下的工作 114

采集要求 113

采样触发的编程设定 111

掉电模式 114

复位的影响 114

寄存器映射 117

结果缓冲器 110

连接注意事项 115

配置模拟端口引脚 58, 115

输出格式 114

选择转换顺序 110

中止转换 111

转换操作 110

AC 特性 155

负载条件 155

AC 温度和电压规范 155

ADC 111

选择转换时钟 111

ADC 转换速度 112

B

BOR。参见欠压复位。

BOR 特性 153

备用向量表 67

编程操作 49

擦除程序存储器的一行 49

启动编程过程 50

闪存程序存储器算法 49

装载写锁存器 50

编程模型 18

图 19

变更通知客户服务 199

表指令操作综述 47

C

CAN 模块

I/O 时序特性 177

I/O 时序要求 177

C 编译器

MPLAB C18 142

MPLAB C30 142

CLKO 和 I/O 时序

特性 160

要求 160

CPU 架构概述 17

CPU 空闲模式期间的输出比较工作 87

CPU 休眠模式期间的输出比较工作 87

操作码说明中使用的符号 134

程序地址空间 27

表指令

TBLRDH 30

TBLRDL 30

TBLWTH 30

TBLWTL 30

构成 29

存储器映射 28

使用表指令访问程序存储器中的数据 30

使用程序空间可视性访问程序存储器中的数据 31

数据表访问 (低位字) 30

数据表访问 (高字节) 31

数据访问, 地址生成方式 29

数据空间映射到程序空间的操作 32

程序计数器 18

程序存储器和数据 EEPROM 存储器特性 154

除法支持 20

指令 (表) 20

从休眠和空闲模式唤醒 68

从休眠中唤醒 119

存储器和 EEPROM 特性 154

存储器构成 27

内核寄存器映射 37

D

DC 特性 145

BOR 153

程序和 EEPROM 存储器 154

低电压检测 152

掉电电流 (IPD) 149

工作电流 (IDD) 147

I/O 引脚输出规范 151

I/O 引脚输入规范 151

空闲电流 (IIDL) 148

LVDL 152

欠压复位 153

温度和电压规范 145

DSP 引擎 21

乘法器 23

代码保护 119

代码示例

数据 EEPROM 块擦除 54

数据 EEPROM 块写 54

擦除程序存储器的一行 49

数据 EEPROM 字擦除 54

数据 EEPROM 字写 55

读数据 EEPROM 53

启动编程过程 50

装载写锁存器 50

带隙启动时间

时序特性 162

要求 162

低电压检测特性 152

低电压检测 (LVD) 129

地址发生器单元 41

电气特性

AC 155

DC 145

掉电电流 (IPD) 149

读者反馈表 200

端口写 / 读示例 58

F

防止意外写入 OSCCON 124

封装信息 183

标识 183, 184

复位 119, 125

BOR, 可编程 127

POR

dsPIC30F2011/2012/3012/3013

FSCM 和 PWRT 禁止时的工作	127	主模式	173
具有长晶振起振时间	127	i ² C 主控模式工作原理	97
欠压复位 (BOR)	119	波特率发生器	98
POR (上电复位)	125	多主器件通信, 总线冲突和总线仲裁	98
上电复位 (POR)	119	发送	97
上电延时定时器 (PWRT)	119	接收	98
振荡器起振定时器 (OST)	119	时钟仲裁	98
复位过程	65	i ² C 主模式支持	97
复位源	65	J	
复位时序特性	161	简单捕捉事件模式	81
复位时序要求	161	缓冲器操作	82
复位源		霍尔传感器模式	82
非法指令陷阱	65	Timer2 和 Timer3 选择模式	82
看门狗定时器超时	65	预分频器	81
欠压复位 (BOR)	65	简单 PWM 模式	86
未初始化的 W 寄存器陷阱	65	输入引脚故障保护	86
陷阱锁定	65	周期	87
负载条件	155	简单输出比较 /PWM 模式时序要求	167
G		简单输出比较匹配模式	86
公式		节能模式	129
ADC 转换时钟	111	空闲	130
波特率	105	休眠	129
串行时钟速率	98	休眠和空闲	119
工作电流 (IDD)	147	禁止 UART	103
工作频率与电压		K	
dsPIC30FXXXX-20 (扩展级)	145	开发支持	141
H		看门狗定时器	
汇编器		时序特性	161
MPASM 汇编器	142	时序要求	161
I		看门狗定时器 (WDT)	119, 129
I/O 端口	57	工作	129
并行 (PIO)	57	使能和禁止	129
I/O 引脚规范		勘误表	7
输出	151	可编程	119
输入	151	客户通知服务	199
i ² C 10 位从模式工作原理	95	客户支持	199
发送	96	空闲电流 (I _{IDLE})	148
接收	96	控制寄存器	48
i ² C 7 位从模式工作原理	95	NVMADR	48
发送	95	NVMADRU	48
接收	95	NVMCON	48
i ² C 模块		NVMKEY	48
编程模型	93	快速现场保护	68
CPU 休眠和空闲模式期间的工作	98	框图	
地址	95	12 位 ADC 功能	109
各种模式	93	16 位 Timer2	77
功能描述	93	16 位 Timer3	77
寄存器	93	16 位 Timer1 模块	71
寄存器映射	99	32 位 Timer2/3	76
IPMI 支持	97	dsPIC30F2011	10
广播呼叫地址支持	97	dsPIC30F2012	11
软件控制的时钟延时 (STREN = 1)	96	dsPIC30F3013	13
总线数据时序要求		DSP 引擎	22
从模式	175	复位系统	125
主模式	174	共用端口结构	57
斜率控制	97	i ² C	94
引脚配置	93	SPI	89
中断	97	SPI 主 / 从连接	90
总线启动 / 停止位时序特性		输出比较模式	85
从模式	175	输入捕捉模式	81
主模式	173	UART 发送器	101
总线数据时序特性		UART 接收器	102
从模式	175	外部上电复位电路	127
		振荡器系统	121

dsPIC30F2011/2012/3012/3013

L	
LVDL 特性	152
M	
Microchip 因特网网站	199
MPLAB ASM30 汇编器、链接器和库管理器	142
MPLAB ICD 2 在线调试器	143
MPLAB ICE 2000 高性能通用在线仿真器	143
MPLAB PM3 器件编程器	143
MPLAB REAL ICE 在线仿真器系统	143
MPLAB 集成开发环境软件	141
MPLINK 目标链接器 /MPLIB 目标库管理器	142
模数转换器。参见 ADC。	
模寻址	42
递增缓冲区操作示例	43
起始地址和结束地址	43
W 地址寄存器选择	43
应用	44
N	
NVM	
寄存器映射	51
内部时钟时序示例	158
内核架构	
概述	17
P	
PICSTART 2 开发编程器	144
PICSTART Plus 开发编程器	144
PLL 时钟时序规范	157
POR。参见上电复位。	
PORTB	
寄存器映射 (dsPIC30F2011/3012)	59
寄存器映射 (dsPIC30F2012/3013)	59
PORTC	
寄存器映射 (dsPIC30F2011/2012/3012/3013)	59
PORTD	
寄存器映射 (dsPIC30F2011/3012)	59
寄存器映射 (dsPIC30F2012/3013)	60
PORTF	
寄存器映射 (dsPIC30F2012/3013)	60
Q	
器件概述	9, 17
器件 ID 单元	119
器件配置	
寄存器映射	132
器件配置寄存器	
FBORPOR	130
FGS	130
FOSC	130
FWDTP	130
欠压复位	
时序要求	161
特性	153
R	
软件堆栈指针、帧指针	18
软件堆栈指针，帧指针	
CALL 堆栈帧	37
软件模拟器 (MPLAB SIM)	142
S	
SPI 模块	89
CPU 空闲模式期间的工作	91
CPU 休眠模式期间的工作	91
从选择同步	91
功能说明	89
SDOx 禁止	90
SPI1 寄存器映射	92
时序特性	
从模式 (CKE = 1)	170, 171
主模式 (CKE = 0)	168
主模式 (CKE = 1)	169
时序要求	
从模式 (CKE = 0)	170
从模式 (CKE = 1)	172
主模式 (CKE = 0)	168
主模式 (CKE = 1)	169
帧 SPI 支持	90
字和字节通信	90
闪存程序存储器	47
上电延时定时器	
时序特性	161
时序要求	161
使能和设置 UART	
备用 I/O	103
设置数据、奇偶校验以及停止位选择	103
使能 UART	103
时序规范	
PLL 时钟	157
时序特性	
A/D 转换	
低速 (ASAM = 0, SSRC = 000)	180
A 类、B 类和 C 类定时器外部时钟	163
CAN 模块 I/O	177
CLKOUT 和 I/O	160
带隙启动时间	162
复位	161
I ² C 总线数据	
从模式	175
主模式	173
I ² C 总线启动 / 停止位	
从模式	175
主模式	173
看门狗定时器	161
SPI 模块	
从模式 (CKE = 0)	170
从模式 (CKE = 1)	171
主模式 (CKE = 0)	168
主模式 (CKE = 1)	169
上电延时定时器	161
输出比较 /PWM 模块	167
输出比较模块	166
输入捕捉 (CAPx)	165
外部时钟	155
振荡器起振定时器	161
时序图	
PWM 输出时序	87
上电过程中的延时时序 (MCLR 连接至 VDD)	126
上电过程中的延时时序 (MCLR 未连接至 VDD)，情形 1	
126	
上电过程中的延时时序 (MCLR 未连接至 VDD)，情形 2	
126	
时序图和规范	
DC 特性 - 内部 RC 精度	158
时序图。参见时序特性。	
时序要求	
A/D 转换	
低速	181
A 类定时器外部时钟	163

dsPIC30F2011/2012/3012/3013

B 类定时器外部时钟	164	16 位定时器模式	75
CAN 模块 I/O	177	32 位定时器模式	75
CLKOUT 和 I/O	160	32 位同步计数器模式	75
C 类定时器外部时钟	164	ADC 事件触发信号	78
带隙启动时间	162	定时器预分频器	78
复位	161	寄存器映射	79
I ² C 数据总线（从模式）	175	门控操作	78
I ² C 数据总线（主模式）	174	休眠模式下的定时器操作	78
简单输出比较 /PWM 模式	167	中断	78
看门狗定时器	161	Timer2 和 Timer3 模式选择	86
欠压复位	161	Timer1 模块	71
SPI 模块		16 位定时器模式	71
从模式（CKE = 0）	170	16 位同步计数器模式	71
从模式（CKE = 1）	172	16 位异步计数器模式	71
主模式（CKE = 0）	168	寄存器映射	74
主模式（CKE = 1）	169	门控操作	72
上电延迟定时器	161	实时时钟	72
输出比较模块	166	振荡器操作	73
输入捕捉	165	中断	73
外部时钟	156	休眠模式下的定时器操作	72
振荡器起振定时器	161	预分频器	72
输出比较 /PWM 模块时序特性	167	中断	72
输出比较模块	85	桶形移位寄存器	25
寄存器映射	88	通用异步收发器（UART）模块	101
时序特性	166	U	
时序要求	166	UART 工作	
输出比较中断	87	空闲模式	106
数据地址空间	33	休眠模式	106
存储器映射	33, 34	UART 模块	
对齐	36	波特率发生器	105
对齐（图）	36	地址检测模式	105
空间	36	发送缓冲器（UxTXB）	103
宽度	36	发送数据	103
MCU 和 DSP（MAC 类）指令示例	35	发送中断	104
Near 数据空间	37	发送间隔字符	104
软件堆栈	37	概述	101
无效存储器访问的结果（表）	36	环回模式	105
数据 EEPROM 存储器	53	接收错误处理	104
擦除	54	接收缓冲器溢出错误（OERR 位）	104
擦除，块	54	接收缓冲器（UxRXB）	104
擦除，字	54	接收数据	104
读	53	接收中断	104
防止误写	56	接收间隔字符	105
写	55	空闲状态	105
写校验	56	奇偶校验错误（PERR）	105
写，块	55	使能和设置	103
写，字	55	UART1 寄存器映射	107
数据累加器和加法器 / 减法器	23	UART2 寄存器映射	107
回写	24	在 8 位或 9 位数据模式下接收	104
舍入逻辑	24	在 8 位数据模式下发送	103
数据空间写饱和	25	在 9 位数据模式下发送	103
溢出和饱和	23	在 CPU 休眠和空闲模式下的工作	106
输入捕捉模块	81	帧错误（FERR）	105
寄存器映射	83	自动波特率支持	106
中断	82	W	
输入捕捉时序要求	165	WWW 地址	199
输入捕捉（CAPx）时序特性	165	WWW 在线技术支持	7
输入状态变化通知模块	61	外部时钟时序特性	
寄存器映射（dsPIC30F2012/3013（Bit 7-0））	61	A 类、B 类和 C 类定时器	163
双输出比较匹配模式	86	外部时钟时序要求	156
单脉冲模式	86	A 类定时器	163
连续脉冲模式	86	B 类定时器	164
连续脉冲模式	86	C 类定时器	164
T		外部中断请求	68
Timer 2/3 模块	75		
Timer2/3 模块			

dsPIC30F2011/2012/3012/3013

外设模块禁止 (PMD) 寄存器	131	接收模式	96
位反转寻址	44		
示例	45		
实现	44		
修改量表	45		
序列表 (16 项)	45		
温度和电压规范			
AC	155		
DC	145		
X			
系统集成			
寄存器映射	132		
陷阱向量	67		
休眠和空闲模式期间的输入捕捉工作	82		
CPU 空闲模式	82		
CPU 休眠模式	82		
Y			
异常过程			
陷阱源	65		
引脚说明	14		
因特网地址	199		
运行时自编程 (RTSP)	47		
Z			
在线串行编程 (ICSP)	47, 119		
振荡器			
工作模式 (表)	120		
配置	122		
初始时钟源选择	122		
低功耗 RC 振荡器 (LPRC)	123		
故障保护时钟监视器	124		
快速 RC (FRC)	123		
LP 振荡器控制	123		
起振定时器 (OST)	122		
锁相环 (PLL)	123		
系统概述	119		
振荡器起振定时器			
时序特性	161		
时序要求	161		
振荡器选择	119		
指令集			
概述	136		
汇总	133		
指令寻址模式	41		
MAC 指令	42		
MCU 指令	41		
其他指令	42		
文件寄存器指令	41		
支持的基本模式	41		
传送指令和累加器指令	42		
中断	63		
中断过程	67		
中断堆栈帧	67		
中断控制器			
寄存器映射	69, 70		
中断优先级	64		
陷阱	65		
状态寄存器	18		
状态位及其含义和 RCON 寄存器的初始化条件, 情形 1	128		
状态位及其含义和 RCON 寄存器的初始化条件, 情形 2	128		
自动时钟延时	96		
10 位寻址时 (STREN = 1)	96		
7 位寻址时 (STREN = 1)	96		
发送模式	96		

dsPIC30F2011/2012/3012/3013

dsPIC30F2011/2012/3012/3013

MICROCHIP 网站

Microchip 网站 (www.microchip.com) 为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的因特网浏览器即可访问。网站提供以下信息:

- **产品支持**——数据手册和勘误表、应用笔记和样本程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及存档软件
- **一般技术支持**——常见问题 (FAQ)、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务**——产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时, 收到电子邮件通知。

欲注册, 请登录 Microchip 网站 www.microchip.com, 点击“变更通知客户 (Customer Change Notification)”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助:

- 代理商或代表
- 当地销售办事处
- 应用工程师 (FAE)
- 技术支持

客户应联系其代理商、代表或应用工程师 (FAE) 寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过<http://support.microchip.com>获得网上技术支持。

dsPIC30F2011/2012/3012/3013

读者反馈表

我们努力为您提供最佳文档，以确保您能够成功使用 Microchip 产品。如果您对文档的组织、条理性、主题及其他有助于提高文档质量的方面有任何意见或建议，请填写本反馈表并传真给我公司 TRC 经理，传真号码为 86-21-5407-5066。请填写以下信息，并从下面各方面提出您对本文档的意见。

致： TRC 经理 总页数 _____
关于： 读者反馈
发自： 姓名 _____
公司 _____
地址 _____
国家 / 省份 / 城市 / 邮编 _____
电话 (_____) _____ 传真 (_____) _____

应用 (选填):

您希望收到回复吗? 是___ 否___

器件: dsPIC30F2011/2012/3012/3013 文献编号: DS70139E_CN

问题

1. 本文档中哪些部分最有特色?

2. 本文档是否满足了您的软硬件开发要求? 如何满足的?

3. 您认为本文档的组织结构便于理解吗? 如果不便于理解, 那么问题何在?

4. 您认为本文档应该添加哪些内容以改善其结构和主题?

5. 您认为本文档中可以删减哪些内容, 而又不会影响整体使用效果?

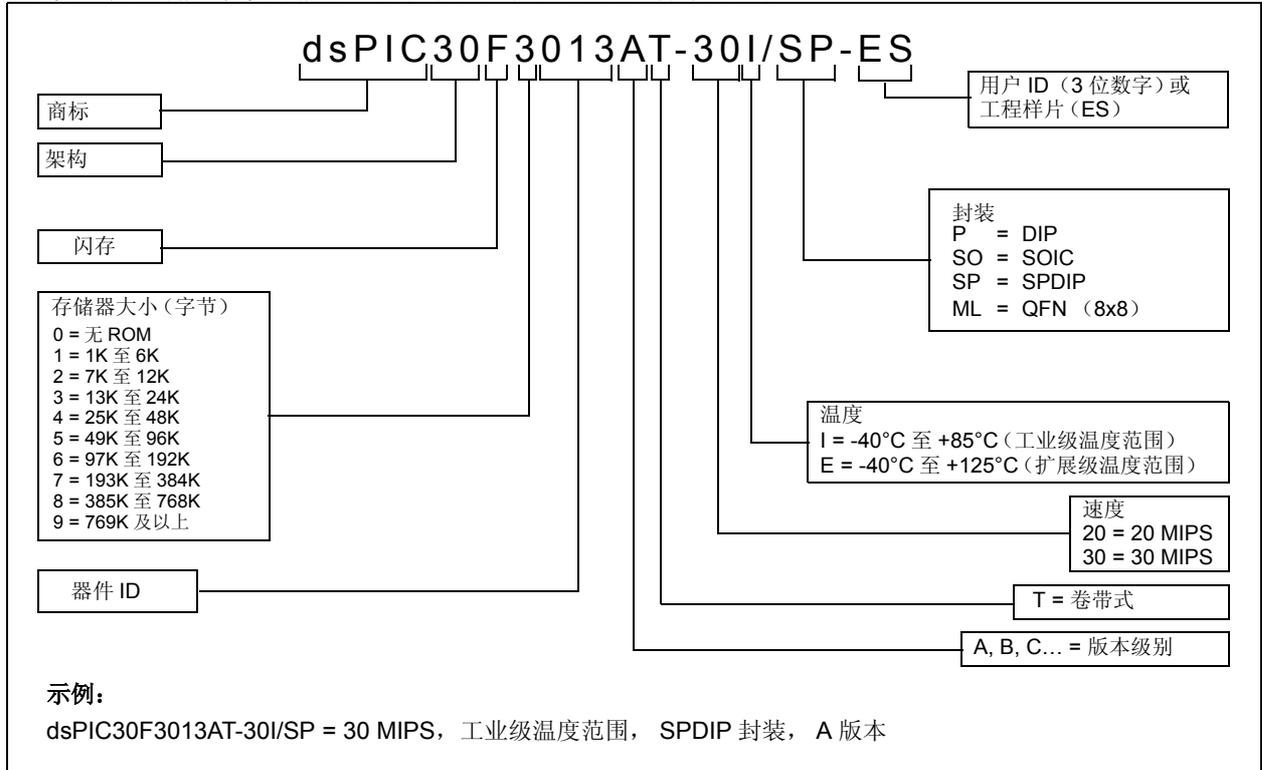
6. 本文档中是否存在错误或误导信息? 如果存在, 请指出是什么信息及其具体页数。

7. 您认为本文档还有哪些方面有待改进?

dsPIC30F2011/2012/3012/3013

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。





MICROCHIP

全球销售及服务中心

06/25/07