



AK2347

## 無線機用オーディオ・サブオーディオLSI

### 特長

音声フィルタに加え、リミッタ、スプラッタフィルタなどの音声信号処理回路を内蔵  
エンファシス、コンパンダ、秘話回路内蔵(3.388kHz, 3.290kHz)  
CTCSS用プログラマブルLPF内蔵  
水晶振動子による発振回路内蔵(3.6864MHz, 3.579545MHz)  
動作電圧範囲: 2.7V ~ 3.3V  
動作温度範囲: -40 ~ +85  
CMOSプロセスによる低消費電流  
プラスチック小型パッケージを採用: 24ピンVSOP

### 概要

AK2347は、音声用フィルタ、リミッタ、スプラッタフィルタに加え、エンファシス、コンパンダ、秘話回路、CTCSS用プログラマブルLPFを内蔵しており、無線機のベースバンド部をワンチップ化したICです。

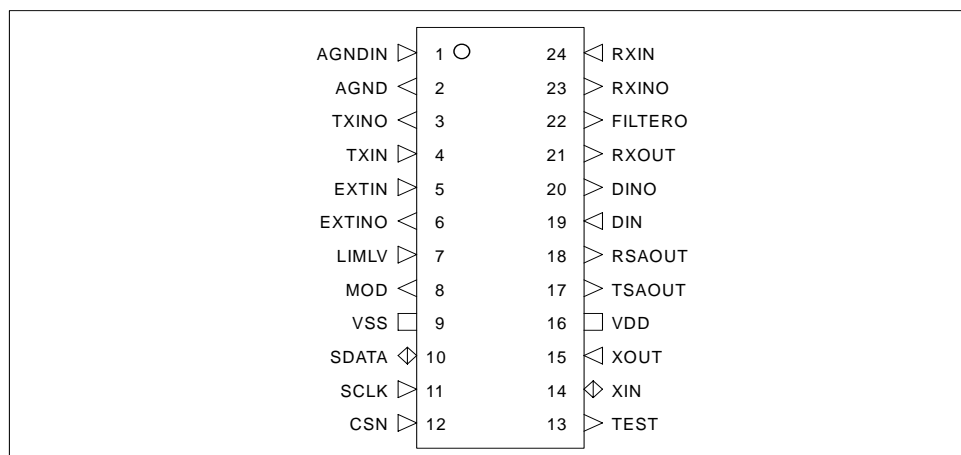
音声用フィルタのHPFは、250Hz以下で高い減衰率を示しCTCSS等のサブ・オーディオ信号の確実な除去を実現します。またリミッタ回路は、外部に抵抗を接続することでリミットレベルを調整することが可能です。

スプラッタフィルタは、カットオフ周波数を2.55kHzと3.0kHzに設定でき多くの規格に準拠します。またコンパンダの過渡応答特性に関する定数は全て内蔵しており、外部での調整は不要です。

秘話回路は、キャリア周波数を中心に音声信号成分を反転させる単純反転方式を採用しており、キャリア周波数が切替え可能です。

送受信系の初段と最終段に計4つの電子ボリュームを内蔵しており、CPUからの制御によりマイク感度、変復調器の感度を自動調整することが可能です。

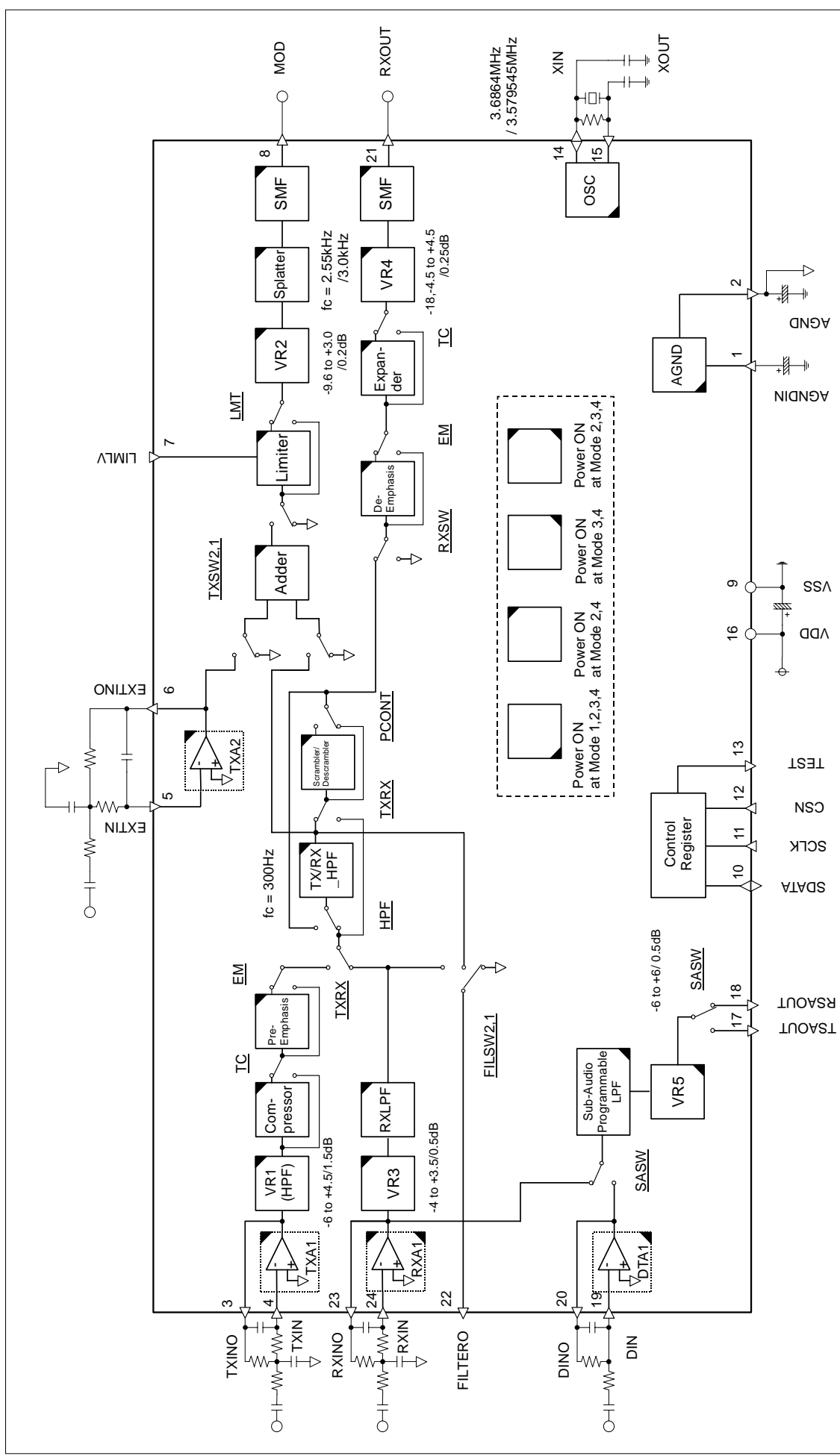
### ピン配置 (Top view)



目 次
-----

・特長 .....	1
・概要 .....	1
・ブロック図 .....	3
・回路構成 .....	4
・ピンノ機能 .....	5
・絶対最大定格 .....	7
・推奨動作条件 .....	7
・デジタルDC特性 .....	7
・クロック入力特性 .....	8
・消費電流 .....	8
・アナログ特性 .....	9
・レベルダイヤグラム .....	15
・デジタルACタイミング .....	16
・レジスタ機能説明 .....	18
・外部接続回路推奨例 .....	27
・パッケージ .....	32
・重要な注意事項 .....	33

ブロック図



## 回路構成

ブロック	機能
TXA1	送信音声信号のゲイン調整および後段のSCF回路の折返しノイズを防止するフィルタのための演算増幅器です。外付けの抵抗とコンデンサによりゲインを30dB以下、カットオフ周波数を10kHz程度に設定してください。
VR1 (HPF)	送信音声信号の入力レベルを調整するためのボリュームです。 設定レジスタ: VR12 ~ 10 調整範囲: -6.0 ~ +4.5dB ステップ幅1.5dB/step
Compressor	送信音声信号の振幅をdBスケールで1/2倍に圧縮する回路です。 クロスポイント: -10dBx TCレジスタによりON/OFFが設定されます。
Pre-emphasis	変調信号のS/N向上のため送信音声信号の高周波成分を強調する回路です。
TX/RX_HPF	送受信音声信号に含まれる250Hz以下の成分を除去するためのHigh-passフィルタです。 HPFレジスタによりON/OFFが設定されます。
Scrambler/ Descrambler	送受信音声のスペクトラム分布をキャリア周波数に対して反転させる回路です。 キャリア周波数は、3.388kHzまたは3.290kHzです。 また、EM,PCONTレジスタの組み合わせにより秘話回路とエンファシス回路のどちらかを選択できます。同時使用はできません。
TXA2	外部からのトーン信号のゲインを調整するための演算増幅器です。外付けの抵抗とコンデンサによりゲインを0dB、カットオフ周波数を10kHz程度に設定してください。
Adder	音声信号と外部からのトーン信号を加算する回路です。 TXSW2, 1レジスタにより設定されます。
Limiter	変調信号の周波数編移を抑えるための振幅制限回路です。リミットレベルはLIMLV端子にDC電圧を加えることにより調整できます。またオープンにするとデバイス内部で予め決められたレベルが出力されます。LMTレジスタによりON/OFFが設定されます。
VR2	MOD端子への出力レベルを調整するためのボリュームです。 設定レジスタ: VR25 ~ 20 調整範囲: -3.2 ~ +3.0dB ステップ幅0.2dB/step 粗調整として-6.4/0dBの切り替えが可能。
Splatter	リミッタの出力信号あるいはMSKモジュレータ信号に含まれる3kHz以上の成分を除去するためのLow-passフィルタです。SPLレジスタによりカットオフ周波数調整が可能です。
SMF	SCF回路で発生する高周波成分及びクロック成分を除去するためのSmoothingフィルタです。
RXA1	受信復調信号のゲイン調整および後段のSCF回路からの折返しノイズを防止するフィルタのための演算増幅器です。外付けの抵抗とコンデンサによりゲインを20dB以下、カットオフ周波数を40kHz程度に設定してください。
VR3	受信復調信号の入力レベルを調整するためのボリュームです。 設定レジスタ: VR33 ~ 30 調整範囲: -4.0 ~ +3.5dB ステップ幅0.5dB/step
RXLPF	受信復調信号に含まれる3kHz以上の成分を除去するためのLow-passフィルタです。
De-emphasis	Pre-emphasisにより高域強調された信号を元に戻す回路です。
Expander	Compressorにより圧縮された信号をdBスケールで2倍に伸張し、元に戻す回路です。 クロスポイント: -10dBx TCレジスタによりON/OFFが設定されます。
VR4	受信出力レベルを調整するためのボリュームです。 設定レジスタ: VR45 ~ 40 調整範囲: -18.0, -4.5 ~ +4.5dB ステップ幅0.25dB/step
DTA1	Sub-Audio LPFに入力する信号のゲイン調整や折り返しノイズを防止するフィルタを構成するための演算増幅器です。外付けの抵抗とコンデンサによりゲインを0dB、カットオフ周波数を10kHz程度に設定してください。
Sub-Audio Programmable LPF	送信時はDTA1からの信号を帯域制限するプログラマブルLow-passフィルタとして動作し、 受信時はRXA1からの信号を帯域制限し所望の信号を抽出します。 SASWレジスタにより送受信、SA5 ~ SA0でカットオフ周波数が設定されます。

ブロック	機能
VR5	Sub-Audio LPFからの出力レベルを調整するためのボリュームです。 設定レジスタ: VR54 ~ 50 調整範囲: -6.0 ~ +6.0dB ステップ幅0.5dB/step
AGND	内部アナログ信号の基準電圧(1/2VDD)を発生するための回路です。
OSC	外付けの水晶発振子および抵抗により、3.6864MHzまたは3.579545MHzの基準クロックを発生する回路です。MCKSLレジスタにより切り替えられます。
Control Register	コントロールレジスタは、1ビットのインストラクション+4ビットのアドレス+8ビットのデータから成るシリアル入力によりIC内部のスイッチやボリュームを設定する回路です。電源立ち上げ時には、パワーオンリセット回路により「パワーダウン時」に設定されます。RSTNレジスタによりソフトリセットが設定されます。(レジスタの説明を参照)

### ピン / 機能

ピン番号	ピン名称	ピンタイプ	パワーダウン時ピン状態	機能
1	AGNDIN	AI	注3)	アナロググランド入力端子 アナロググランドを安定化するためのコンデンサを接続します。
2	AGND	AO	注3)	アナロググランド出力端子 アナロググランドを安定化するためのコンデンサを接続します。
3	TXINO	AO	Z	TXA1の出力端子 <span style="float: right;">注1)</span>
4	TXIN	AI	Z	送信音声入力端子 TXA1の反転入力端子です。外部に抵抗とコンデンサを接続しマイクアンプを構成します。
5	EXTIN	AI	Z	外部入力端子 TXA2の反転入力端子です。外部に抵抗とコンデンサを接続しアンプを構成します。音声信号のほかトーン信号などを外部から入力することが可能です。
6	EXTINO	AO	注3)	TXA2の出力端子 <span style="float: right;">注1)</span>
7	LIMLV	AI	注4)	リミットレベル調整用端子 このピンにDC電圧を加えることによりリミットレベルを調整できます。また、オープンにするとデバイス内部で予め決められたリミットレベルになります。
8	MOD	AO	Z	送信被変調信号出力端子 <span style="float: right;">注2)</span>
9	VSS	PWR	-	負電源接続端子 通常0Vの電圧を印可してください。
10	SDATA	DB	Z	シリアルデータ用入出力端子

ピン番号	ピン名称	ピンタイプ	パワーダウン時ピン状態	機能
11	SCLK	DI	Z	シリアルデータ用クロック入力端子
12	CSN	DI	Z	シリアルデータ用チップセレクト入力端子
13	TEST	DO	L	テスト用出力端子 工場出荷時にテスト端子として使われます。 通常使用時は無接続にしてください。
14	XIN	DB	注5)	水晶振動子接続端子 この端子と隣接するXOUT端子間に、3.6864MHzまたは3.579545MHzの振動子を接続することによりIC内部で使用する基準クロックを作ります。詳細な接続方法と外部からクロックを供給する場合については、外部接続回路推奨例をご参照ください。
15	XOUT	DI	注5)	水晶振動子接続端子
16	VDD	PWR	-	正電源接続端子 2.7~3.3Vの範囲でノイズの少ない電源に接続してください。またVSS端子間に0.1uF以上のバイパスコンデンサを接続してください。
17	TSAOUT	AO	Z	送信系Sub-Audio信号出力端子 注2)
18	RSAOUT	AO	Z	受信系Sub-Audio信号出力端子 注2)
19	DIN	AI	Z	データ入力端子 DTA1の反転入力端子です。外部に抵抗とコンデンサを接続しアンプを構成します。CPUポートに接続しトーン信号などを外部から入力することが可能です。
20	DINO	AO	Z	DTA1の出力端子 注1)
21	RXOUT	AO	Z	受信音声出力端子 注2)
22	FILTERO	AO	Z	RXLPF回路およびTX/RX_HPF回路出力端子 トーン信号等のモニター端子として使用できます。57.6kHzのサンプリングクロックが含まれるため外部にて波形処理を行ってください。注2)
23	RXINO	AO	Z	RXA1の出力端子 注1)
24	RXIN	AI	Z	受信復調信号入力端子 RXA1の反転入力端子です。外部に抵抗とコンデンサを接続しプリフィルタを構成します。

注: A: Analog, D: Digital, PWR: Power, I: Input, O: Output, B: Bidirectional, Z: High-Z, L: Low

注1) 出力負荷条件: 負荷抵抗 > 30k $\Omega$ 、負荷容量 < 50pF

注2) 出力負荷条件: 負荷抵抗 > 10k $\Omega$ 、負荷容量 < 50pF

注3) AGNDレベル

注4) AGND + 0.256(VDD-AGND)レベル

注5) XOUT端子に低レベルが入力された時、XIN端子には高レベル電圧が出力

## 絶対最大定格

項目	記号	Min.	Max.	単位
電源電圧	VDD	-0.3	4.6	V
グラウンドレベル	VSS	0	0	V
入力印可電圧	$V_{IN}$	-0.3	VDD+0.3	V
入力印可電流（電源ピンを除く）	$I_{IN}$	-10	+10	mA
保存温度	$T_{stg}$	-55	130	

注：電圧は全てVSSピンに対する値です。

注意：この値を超えた条件で使用した場合、デバイスを破壊することがあります。  
また通常の動作は、保証されません。

## 推奨動作条件

項目	記号	条件	Min.	Typ.	Max.	単位
動作温度	Ta		-40		85	
動作電源電圧	VDD		2.7	3.0	3.3	V
アナログ基準電圧	AGND			1/2VDD		V

注：電圧は全てVSSピンに対する値です。

## デジタルDC特性

項目	記号	条件	Min.	Typ.	Max.	単位
高レベル入力電圧	$V_{IH1}$	SDATA	0.7VDD			V
	$V_{IH2}$	SCLK, CSN	0.8VDD			
低レベル入力電圧	$V_{IL1}$	SDATA			0.3VDD	V
	$V_{IL2}$	SCLK, CSN			0.2VDD	
高レベル入力電流	$I_{IH}$	$V_{IH}=VDD$ SDATA, SCLK, CSN			10	uA
低レベル入力電流	$I_{IL}$	$V_{IL}=0V$ SDATA, SCLK, CSN	-10			uA
高レベル出力電圧	$V_{OH}$	$I_{OH}=+0.2mA$ SDATA	VDD-0.4		VDD	V
低レベル出力電圧	$V_{OL}$	$I_{OL}=-0.4mA$ SDATA	0.0		0.4	V

クロック入力特性
----------

項目	記号	条件	Min.	Typ.	Max.	単位	備考
クロック周波数	MCK	XIN, XOUT		3.6864 3.579545		MHz	
高レベル入力電圧	V <sub>MCK1_IH</sub>	XIN	1.5			V	注1)
低レベル入力電圧	V <sub>MCK1_IL</sub>	XIN			0.4	V	注1)
入力振幅	V <sub>MCK2</sub>	XIN	0.2		1.0	V <sub>PP</sub>	注2)

注1) XIN端子より直接入力時。詳細は外部接続回路推奨例 7)発振回路を参照してください。

注2) DCカットを介しXIN端子より入力時。詳細は外部接続回路推奨例 7)発振回路を参照してください。

消費電流
------

項目	記号	条件	Min.	Typ.	Max.	単位
消費電流	IDD0	Mode0 OSC:OFF, 音声:OFF, Sub-Audio:OFF		0.08	0.14	mA
	IDD1	Mode1 OSC:ON, 音声:OFF, Sub-Audio:OFF		0.7	1.0	
	IDD2	Mode2 OSC:ON, 音声:ON, Sub-Audio:OFF		4.5	5.8	
	IDD3	Mode3 OSC:ON, 音声:OFF, Sub-Audio:ON		1.6	2.1	
	IDD4	Mode4 OSC:ON, 音声:ON, Sub-Audio:ON		5.3	6.7	



<b>アナログ特性</b>
---------------

特記なき場合MCK=3.6864MHz, f=1kHz, インファス:ON, コンパンダ:ON, 秘話回路:OFF, VR1=VR2=VR3=VR4=0dB, HPF=LMT=1が適用されます. また外付け回路定数は, 外部接続回路推奨例P.27~31に基づき設定しております. dBxは動作電圧に対応するよう規格化した表記法で, 0dBx=-5+20log(VDD/2)dBm で規定されます.

0dBm=0.775Vrms

## 1) 送信音声系

項目	条件	Min.	Typ.	Max.	単位	備考
標準入力レベル	@TXINO, EXTINO		-10		dBx	
絶対ゲイン	TXINO MOD	-1.5	0	+1.5	dB	
	EXTINO MOD	-1.5	0	+1.5	dB	
歪率	EXTINO MOD LMT=0設定時 EXTINO=-3dBx, 30kHz LPF使用			-35	dB	
リミットレベル	EXTINよりDC入力時,MODで測定 外付け抵抗なし(オープン) 外付け抵抗による調整範囲	-8.6	-7.6	-6.6 -6.6	dBx	
コンプレッサ リアリティ	TXINO MOD TXINO=-44dBx TXINO=-50dBx TXINOに-10dBxを入力した時のMOD でのレベルを0dBとした相対値	-20.0 -24.0	-17.0 -20.0	-14.0 -16.0	dB	
コンプレッサ歪率	TXINO MOD, TXINO=-10dBx 30kHz LPF使用			-35	dB	
ノイズレベル	TXINO MOD, TXINO無入力時 C-Message Filter使用			-36.5	dBm	
VR1 ボリューム偏差	TXINO MOD -6.0~+4.5dB, 1.5dB/step	-1.5		+1.5	dB	
VR2 ボリューム偏差 (VR24,23,22,21,20)	TXINO MOD -3.2~+3.0dB, 0.2dB/step	-0.2		+0.2	dB	
VR2 ボリューム設定誤差 (VR25=0)	TXINO MOD, -6.4dB設定時. 0dB設定時に対する相対値	-6.8	-6.4	-6.0	dB	

## 2) 受信音声系

項目	条件	Min.	Typ.	Max.	単位	備考
標準入力レベル	@RXINO		-10		dBx	
絶対ゲイン	RXINO FILTERO	-1.5	0	+1.5	dB	
	RXINO RXOUT	-1.5	0	+1.5	dB	
エキスパンダ リアリティ	RXINO RXOUT RXINO=-25dBx RXINO=-30dBx RXINOに-10dBxを入力した時のRXOUT でのレベルを0dBとした相対値	-33.0 -45.0	-30.0 -40.0	-27.0 -35.0	dB	
エキスパンダ歪率	RXINO RXOUT, RXINO=-5dBx 30kHz LPF使用			-35	dB	
ノイズレベル	RXINO RXOUT, RXINO無入力時 C-Message Filter使用			-70	dBm	

項目	条件	Min.	Typ.	Max.	単位	備考
VR3 ボリューム偏差	RXIN0 RXOUT -4.0~+3.5dB, 0.5dB/step	-0.5		+0.5	dB	
VR4 ボリューム偏差	RXIN0 RXOUT -4.5~+4.5dB, 0.25dB/step	-0.25		+0.25	dB	
VR4 ボリューム設定誤差 (VR45~40 = 0,0,0,0,0,0)	RXIN0 RXOUT, -18dB設定時. 0dB設定時に対する相対値	-20	-18	-16	dB	

3) フィルタ特性

3.1) エンファシス:ON, コンパンダ:OFF, 秘話回路:OFF

項目	条件	Min.	Typ.	Max.	単位	備考
送信総合特性	TXIN0 MOD 1kHzでの利得 を0dBとした 相対値	250Hz		-40	dB	
		300Hz	-12.5	-9.5	dB	SPL=0 設定時
		2.5kHz	+6.0	+9.0		
		3.0kHz	+4.5	+8.5		
		6.0kHz		-18		
		300Hz	-12.5	-9.5	dB	SPL=1 設定時
		2.5kHz	+6.0	+9.0		
		3.0kHz	+7.0	+10.5		
6.0kHz		-12				
受信総合特性	RXIN0 RXOUT 1kHzでの利得 を0dBとした 相対値	250Hz		-26	dB	
		300Hz	+8.5	+11.5		
		3.0kHz	-11.5	-8.5		
		6.0kHz		-40		

3.2) エンファシス:OFF, コンパンダ:OFF, 秘話回路:OFF

(参考値)

項目	条件	Min.	Typ.	Max.	単位	備考
送信総合特性	TXIN0 MOD 1kHzでの利得 を0dBとした 相対値	250Hz		-38	dB	
		300Hz~2.0kHz	-1.0	+1.0	dB	SPL=0 設定時
		2.5kHz	-1.5	+1.0		
		3.0kHz	-4.0	-1.0		
		6.0kHz		-28		
		300Hz~2.5kHz	-1.0	+1.0	dB	SPL=1 設定時
		3.0kHz	-1.5	+1.0		
		6.0kHz		-22		
受信総合特性	RXIN0 RXOUT 1kHzでの利得 を0dBした 相対値	250Hz		-38	dB	
		300Hz	-1.5	+1.0		
		350Hz~3.0kHz	-1.0	+1.0		
		6.0kHz		-28		

フィルタ特性

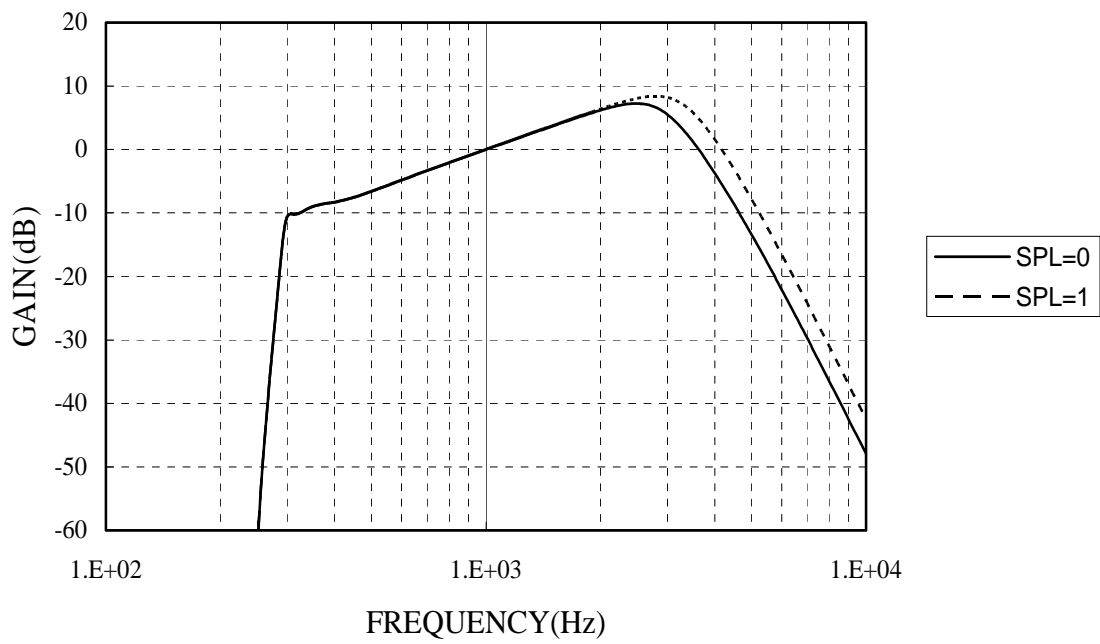


Fig.1 送信総合特性 (プリエンファシス:ON)

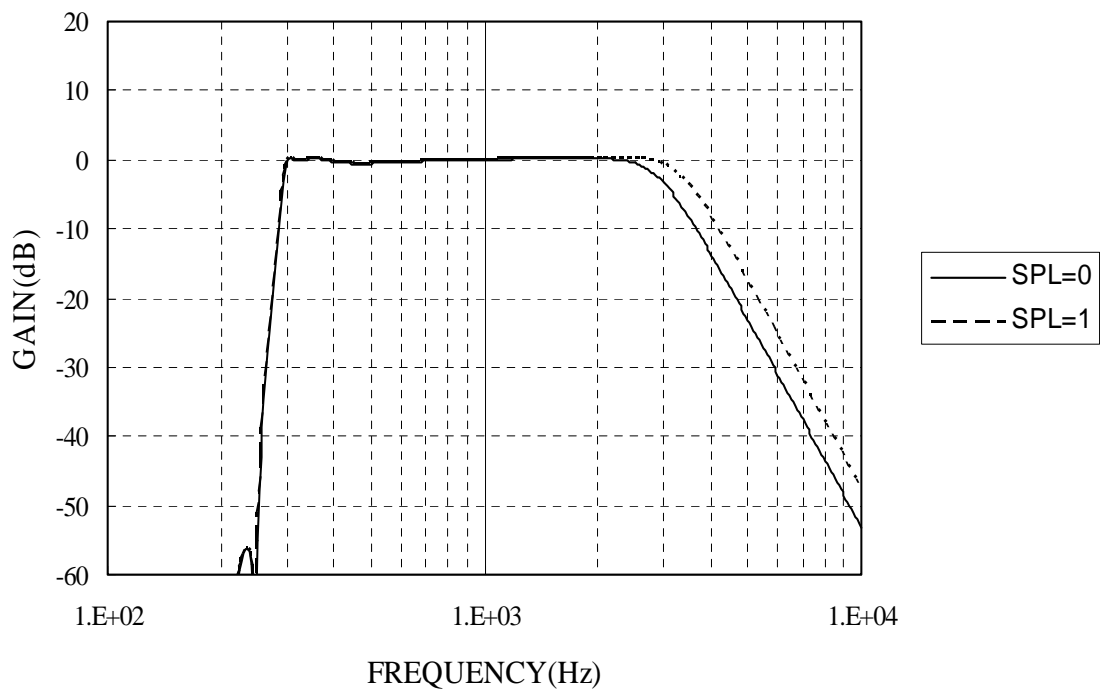


Fig.2 送信総合特性 (プリエンファシス:OFF)

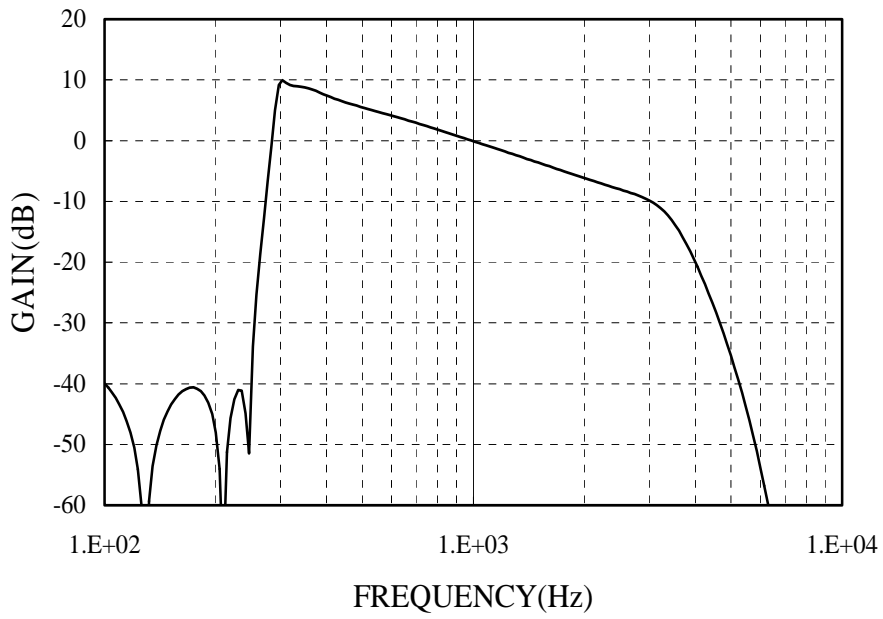


Fig.3 受信総合特性 (ディエンファシス:ON)

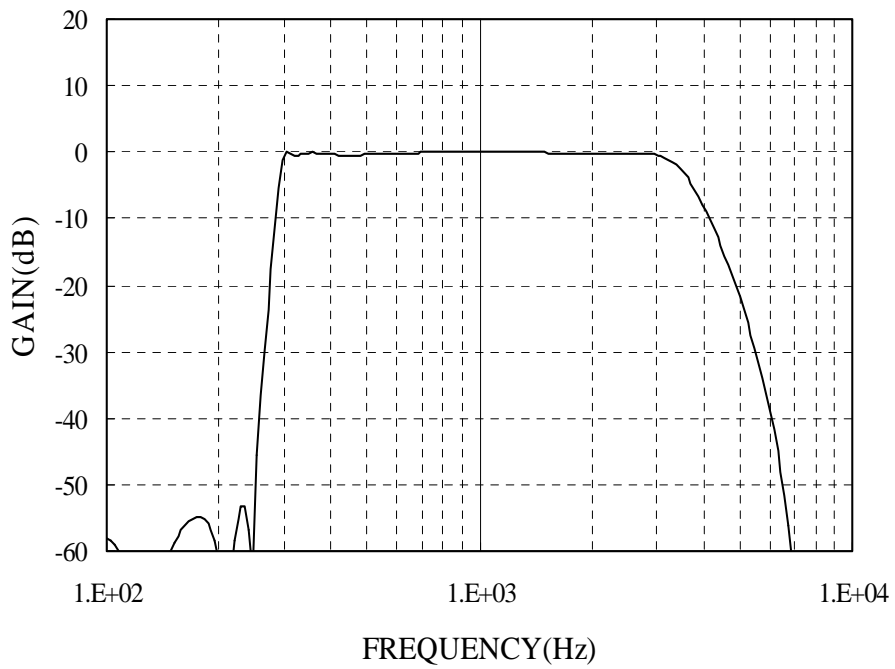


Fig.4 受信総合特性 (ディエンファシス:OFF)

## 4) 秘話回路特性

4.1) 秘話回路:ON, エンファシス:OFF, コンパンダ:OFF, MCKSL=1, SCSL=0/1...3.388kHz  
MCKSL=0, SCSL=0 ...3.290kHz

項目	条件	Min.	Typ.	Max.	単位	備考
キャリア周波数			3.388 3.290		kHz	
変調出力レベル	TXINO MOD, RXINO RXOUT 入力条件 1.0kHz -10dBx 測定周波数 2.388kHz(3.388kHz) 測定周波数 2.290kHz(3.290kHz)	-12	-10	-8	dBx	
高域除去レベル	TXINO MOD, RXINO RXOUT 入力条件 1.0kHz -10dBx 測定周波数 4.388kHz(3.388kHz) 測定周波数 4.290kHz(3.290kHz)			-50	dBx	
キャリア漏洩レベル	TXINO MOD, RXINO RXOUT 入力条件 無入力 測定周波数 3.388kHz 測定周波数 3.290kHz			-50	dBx	
原音漏洩レベル	TXINO MOD, RXINO RXOUT 入力条件 1.0kHz -10dBx 測定周波数 1.0kHz			-50	dBx	

4.2) 秘話回路:ON, エンファシス:OFF, コンパンダ:OFF, MCKSL=0, SCSL=1 (参考値)

項目	条件	Min.	Typ.	Max.	単位	備考
キャリア周波数			3.390		kHz	
変調出力レベル	TXINO MOD, RXINO RXOUT 入力条件 1.0kHz -10dBx 測定周波数 2.390kHz	-12	-10	-8	dBx	
高域除去レベル	TXINO MOD, RXINO RXOUT 入力条件 1.0kHz -10dBx 測定周波数 4.390kHz			-50	dBx	
キャリア漏洩レベル	TXINO MOD, RXINO RXOUT 入力条件 無入力 測定周波数 3.390kHz			-50	dBx	
原音漏洩レベル	TXINO MOD, RXINO RXOUT 入力条件 1.0kHz -10dBx 測定周波数 1.0kHz			-25	dBx	

5) Sub-Audio系

特記なき場合、MCKSL=1,SA5=1,SA4=1,SA3=0,SA2=0,SA1=0,SA0=1 (fc=260.9Hz)、VR5=0dB、250.3Hzの正弦波が適用されます。

5.1) アナログ特性

項目	条件	Min.	Typ.	Max.	単位	備考
標準入力レベル	@TSAOUT		-10		dBx	
送信CTCSS信号ゲイン	DINO TSAOUT	-2	0	+2	dB	
送信CTCSS信号歪率	DINO TSAOUT 250.3Hz, Duty50%, 585mVp-p (@3V) 矩形波入力時, 30kHz LPF使用		-37	-32	dB	
標準入力レベル	@RSAOUT		-10		dBx	
受信CTCSS信号ゲイン	RXINO RSAOUT	-2	0	+2	dB	
受信CTCSS信号歪率	RXINO RSAOUT RXINO=-10dBx入力時 30kHz LPF使用		-37	-32	dB	
VR5 ボリューム偏差	RXINO RSAOUT -6.0~+6.0dB, 0.5dB/step	-0.5		+0.5	dB	

5.2) フィルタ特性

項目	条件	Min.	Typ.	Max.	単位	備考
総合特性 fc=260.9Hz 設定時	DINO TSAOUT	50~240Hz	-1.0	+1.0	dB	
	100Hzでの利得	250Hz	-1.5	+1.0		
	を0dBした相対値	300Hz		-38		

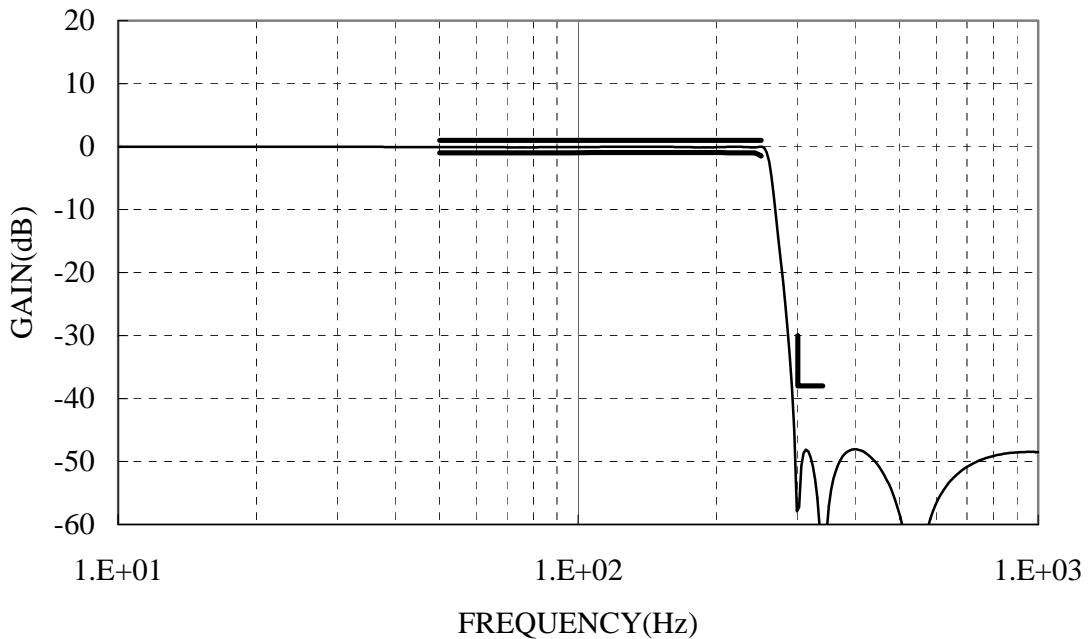
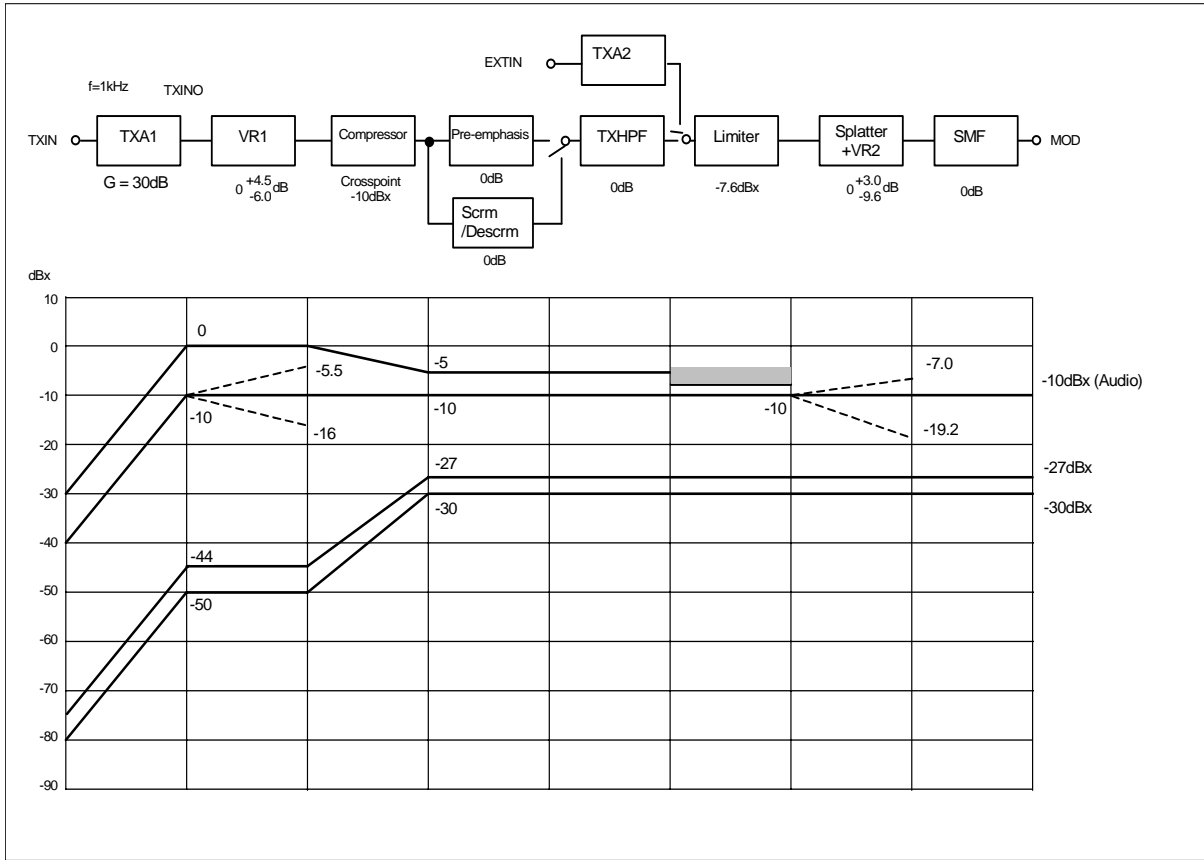


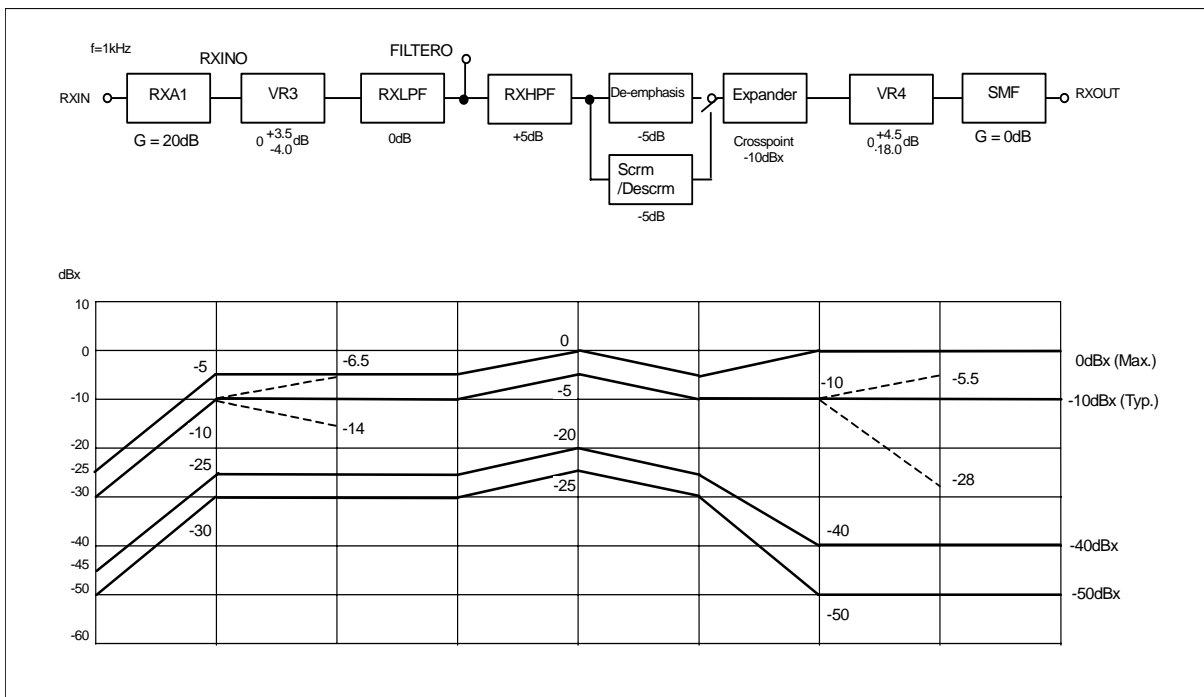
Fig.5 Sub-Audio系 周波数特性

レベルダイアグラム

1) TX系 : TXRX=0の時



2) RX系 : TXRX=1の時



注 : dBxは、動作電圧に対応するよう規格化した表記法で、0dBx=-5+20log(VDD/2)dBm で規定されます。

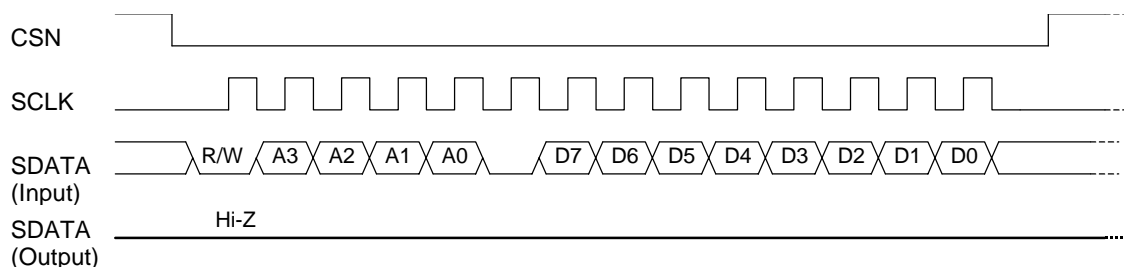
## デジタルACタイミング

### 1) シリアルインターフェース タイミング

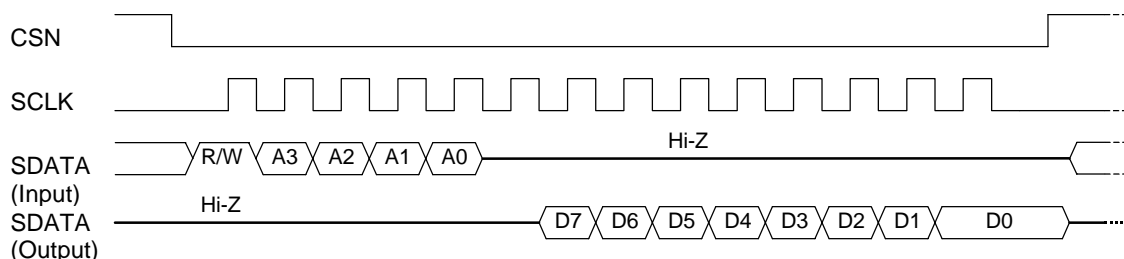
AK2347は、CSN, SCLK, SDATAの3線同期式シリアルインターフェースにより、データの書き込みと読み出しを行ないます。

SDATA(シリアルデータ)は、書き込み / 読み出しの識別ビット(R/W) 、レジスタアドレス(MSBファースト, A3 ~ A0)とコントロールデータ(MSBファースト, D7 ~ D0)で構成されます。

#### 書き込み (WRITE命令)



#### 読み出し (READ命令)



R/W : レジスタへのアクセスが書き込みか、読み出しかをこのビットで識別します。  
このビットが"Low"の場合には書き込み、"High"の場合には読み出しとなります。

A3 ~ A0: アクセスしようとしているレジスタのアドレスを表します。

D7 ~ D0: レジスタへの書き込み、もしくはレジスタからの読み出しデータです。

CSN(チップセレクト)は、通常"High"に設定します。

CSNを"Low"に設定すると、シリアルインターフェースがアクティブとなります。

書き込みでは、CSNが"Low"区間で、14個のSCLKクロックの立ち上がりに同期してSDATAから識別ビット、アドレス、データの順に取り込みます。アドレスA0とデータD7と間は、"Low"を設定願います。

読み出しでは、CSNが"Low"区間で、SCLKの前半5クロックの立ち上がりに同期してSDATAから識別ビット、アドレスを取り込み、後半の9クロックの立ち下がりに同期して指定したアドレスのデータを出力します。アドレスA0とデータD7間のデータは、不定となりますのでご注意願います。

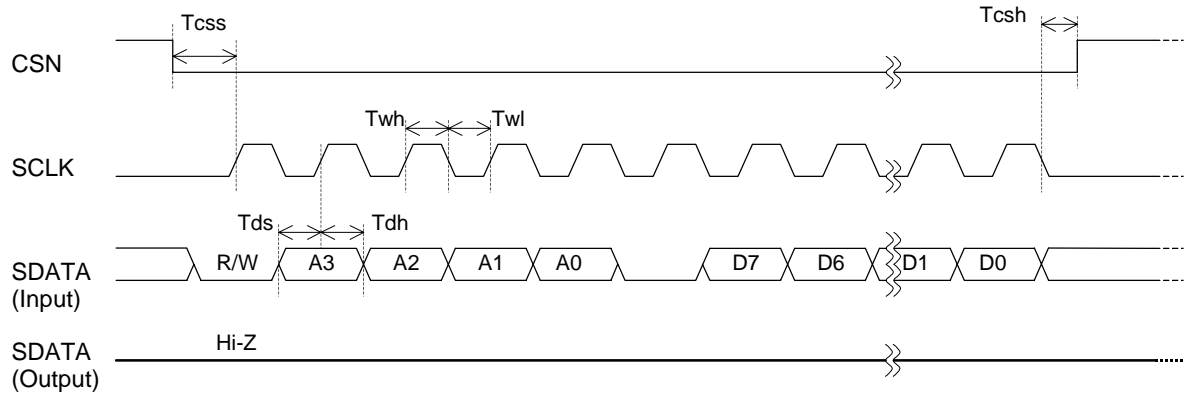
SCLKの後半9クロックでデータ出力の区間では、SDATAへの入力は"Hi-Z"としてください。

書き込み、読み出しの設定は、CSNの"Low"区間に14クロックがSCLKより入力されることを想定しています。14クロックを上回ったり下回るクロックが入力されると、データが正しく設定されませんのでご注意願います。

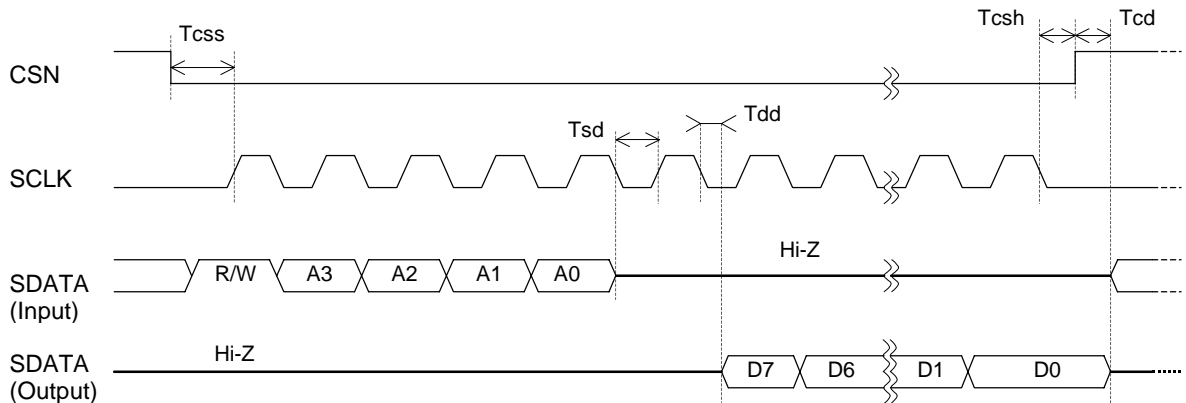


2) 詳細タイミング

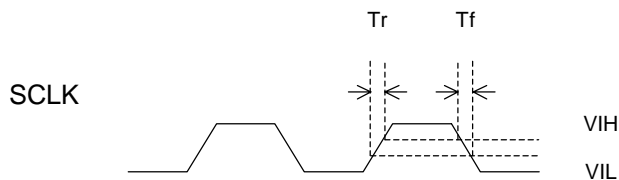
WRITE命令



READ命令



立ち上がり、立下り時間



項目	記号	条件	Min.	Typ.	Max.	単位
CSN setup time	Tcss		100			ns
SDATA setup time	Tds		100			ns
SDATA hold time	Tdh		100			ns
SCLK high time	Twh		500			ns
SCLK low time	Twl		500			ns
CSN hold time	Tcsh		100			ns
SDATA Hi-Z setup time	Tsd		500			ns
SCLK SDATA delay time	Tdd	20pF負荷			500	ns
CSN SDATA delay time	Tcd	20pF負荷		100		ns
SCLK rising time	Tr				100	ns
SCLK falling time	Tf				100	ns

注: デジタル入力のタイミングは立ち上がりの場合はVIHを、立ち下がり場合はVILの値を基準とします。  
 デジタル出力のタイミングは立ち上がり時はVOHを、立ち下がり時はVOLの値を基準に測定されます。

レジスタ機能説明

1) レジスタの構成

アドレス				設定内容	データ							
A3	A2	A1	A0		D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	コントロールレジスタ1	BS3	BS2	BS1	TXRX	TXSW2	TXSW1	RXSW	MCKSL
0	0	0	1	コントロールレジスタ2	TC	EM	PCONT	SPL	SCSL	LMT	HPF	SASW
0	0	1	0	ボリュームレジスタ1	VR54	VR53	VR52	VR51	VR50	VR12	VR11	VR10
0	0	1	1	ボリュームレジスタ2	FILSW2	FILSW1	VR25	VR24	VR23	VR22	VR21	VR20
0	1	0	0	ボリュームレジスタ3	-	-	-	-	VR33	VR32	VR31	VR30
0	1	0	1	ボリュームレジスタ4	-	-	VR45	VR44	VR43	VR42	VR41	VR40
0	1	1	0	Sub-Audio周波数	-	-	SA5	SA4	SA3	SA2	SA1	SA0
0	1	1	1	ソフトウェアリセット・リビジョンレジスタ	-	-	-	RSTN	REVNUM[3:0]			
1	0/1	0/1	0/1	Reserved	X	X	X	X	X	X	X	X

注1: “-”で示すデータにアクセスした場合、LSIの動作に影響はなく、Writeした内容がReadされます。

注2: アドレス 0111を除くレジスタは、書き込みと読み出しが可能です。

注意 各アドレスのデータ設定は、以下のテーブルを参照してください。なおVR33～VR30, VR45～VR40, SA5～SA1の未使用データおよび“X”はテスト用のレジスタですのでアクセスしないでください。誤ってアクセスした場合、LSIの動作は保証されません。

2) レジスタの説明

2.1) コントロールレジスタ1

アドレス				データ							
A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	0	BS3	BS2	BS1	TXRX	TXSW2	TXSW1	RXSW	MCKSL
パワーダウン時				0	0	0	1	1	1	1	1

2.1.1) 動作モード設定

BS3	BS2	BS1	モード名	OSC,AGND系	TX,RX音声系	Sub-Audio系
0	0	0	Mode0 (パワーダウン)	OFF	OFF	OFF
0	0	1	Mode1 (スタンバイ)	ON	OFF	OFF
0	1	0	Mode2	ON	ON	OFF
0	1	1	Mode3	ON	OFF	ON
1	0/1	0/1	Mode4	ON	ON	ON

2.1.2) 送受信設定

データ	設定項目	機能		備考
		0	1	
TXRX	送受信切替	送信系作動 注1)	受信系作動 注2)	注3)
RXSW	受信音声ミュート	ミュート	通常動作	注4)
MCKSL	マスタクロック周波数	3.579545MHz	3.6864MHz	

2.1.3) 送信パス設定

TXSW2	TXSW1	機 能	備考
1	1	ミュート (AGND Limiter Splatter)	
0	1	音声動作 (HPF Limiter Splatter)	
1	0	外部信号動作 (EXTIN端子 Limiter Splatter)	
0	0	音声 + 外部信号動作 (HPF+EXTIN端子 Adder Limiter Splatter)	

注1) TXRX=0かつRXSW=1と設定することによりTXIN端子から入力した信号をRXOUT端子に出力することができます。この時、秘話回路は使用禁止となりますので必ずPCONT=1に設定してください。

RXSW=0に設定するとRXOUT端子出力はミュートとなります。

注2) TXRX=1かつTXSW2/TXSW1=0/1に設定するとRXIN端子から入力した信号をMOD端子に出力することができます。この時、秘話回路は使用禁止となりますので必ずPCONT=1に設定してください。

TXSW2/TXSW1=1/1に設定するとMOD端子出力はミュートとなります。

注3) 15頁のレベルダイヤグラムを参考に、各回路ブロックのゲイン配分に十分ご注意ください。

注4) RXSW=0に設定してもFILTERO端子出力はミュートされません。

2.2) コントロールレジスタ 2

アドレス				データ							
A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	1	TC	EM	PCONT	SPL	SCSL	LMT	HPF	SASW
パワーダウン時				1	1	1	1	0	1	1	1

データ	設定項目	機 能		備考	
		0	1		
TC	コンパング回路	OFF (Bypass)	ON (Active)		
SPL	Splatter カット周波数	2.55kHz	3.0kHz		
SCSL	秘話キャリア周波数 MCKSL=0設定時	3.290kHz	3.390kHz		
	MCKSL=1設定時	3.388kHz	3.388kHz		
LMT	リミッタ回路	OFF (Bypass)	ON (Active)		
HPF	TX/RX HPF回路	OFF (Bypass)	ON (Active)		
SASW	Sub-Audio 設定	DIN端子	TSAOUT端子	RXIN端子	RSAOUT端子

EM	PCONT	機 能	備考
1	1	インファシス回路: ON (Active)、 秘話回路: OFF (Bypass)	
0	1	インファシス回路: OFF (Bypass)、 秘話回路: OFF (Bypass)	
0/1	0	インファシス回路: OFF (Bypass)、 秘話回路: ON (Active)	

2.3) ボリュームレジスタ1

アドレス				データ							
A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
0	0	1	0	VR54	VR53	VR52	VR51	VR50	VR12	VR11	VR10
パワーダウン時				0	1	1	0	0	1	0	0

VR54	VR53	VR52	VR51	VR50	VR5ゲイン (dB)
0	0	0	0	0	-6.0
0	0	0	0	1	-5.5
0	0	0	1	0	-5.0
0	0	0	1	1	-4.5
0	0	1	0	0	-4.0
0	0	1	0	1	-3.5
0	0	1	1	0	-3.0
0	0	1	1	1	-2.5
0	1	0	0	0	-2.0
0	1	0	0	1	-1.5
0	1	0	1	0	-1.0
0	1	0	1	1	-0.5
0	1	1	0	0	0.0
0	1	1	0	1	+0.5
0	1	1	1	0	+1.0
0	1	1	1	1	+1.5
1	0	0	0	0	+2.0
1	0	0	0	1	+2.5
1	0	0	1	0	+3.0
1	0	0	1	1	+3.5
1	0	1	0	0	+4.0
1	0	1	0	1	+4.5
1	0	1	1	0	+5.0
1	0	1	1	1	+5.5
1	1	0	0	0	+6.0

VR12	VR11	VR10	VR1ゲイン (dB)
0	0	0	-6.0
0	0	1	-4.5
0	1	0	-3.0
0	1	1	-1.5
1	0	0	0.0
1	0	1	+1.5
1	1	0	+3.0
1	1	1	+4.5

2.4) ボリュームレジスタ2

アドレス				データ							
A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
0	0	1	1	FILSW2	FILSW1	VR25	VR24	VR23	VR22	VR21	VR20
パワーダウン時				1	1	1	1	0	0	0	0

FILSW2	FILSW1	機能	備考
1	1	FILTERO端子は、ミュート。	
0	1	FILTERO端子には、RXLPF回路信号が出力。	
0/1	0	FILTERO端子には、TX/RX HPF回路信号が出力。	

VR25	VR2ゲイン (dB)
0	-6.4
1	0.0

VR24	VR23	VR22	VR21	VR20	VR2ゲイン (dB)
0	0	0	0	0	-3.2
0	0	0	0	1	-3.0
0	0	0	1	0	-2.8
0	0	0	1	1	-2.6
0	0	1	0	0	-2.4
0	0	1	0	1	-2.2
0	0	1	1	0	-2.0
0	0	1	1	1	-1.8
0	1	0	0	0	-1.6
0	1	0	0	1	-1.4
0	1	0	1	0	-1.2
0	1	0	1	1	-1.0
0	1	1	0	0	-0.8
0	1	1	0	1	-0.6
0	1	1	1	0	-0.4
0	1	1	1	1	-0.2
1	0	0	0	0	0.0
1	0	0	0	1	+0.2
1	0	0	1	0	+0.4
1	0	0	1	1	+0.6
1	0	1	0	0	+0.8
1	0	1	0	1	+1.0
1	0	1	1	0	+1.2
1	0	1	1	1	+1.4
1	1	0	0	0	+1.6
1	1	0	0	1	+1.8
1	1	0	1	0	+2.0
1	1	0	1	1	+2.2
1	1	1	0	0	+2.4
1	1	1	0	1	+2.6
1	1	1	1	0	+2.8
1	1	1	1	1	+3.0

2.5) ボリュームレジスタ3

アドレス				データ							
A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	0	-	-	-	-	VR33	VR32	VR31	VR30
パワーダウン時				-	-	-	-	1	0	0	0

VR33	VR32	VR31	VR30	VR3ゲイン (dB)
0	0	0	0	-4.0
0	0	0	1	-3.5
0	0	1	0	-3.0
0	0	1	1	-2.5
0	1	0	0	-2.0
0	1	0	1	-1.5
0	1	1	0	-1.0
0	1	1	1	-0.5
1	0	0	0	0.0
1	0	0	1	+0.5
1	0	1	0	+1.0
1	0	1	1	+1.5
1	1	0	0	+2.0
1	1	0	1	+2.5
1	1	1	0	+3.0
1	1	1	1	+3.5

2.6) ボリュームレジスタ4

アドレス				データ							
A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
0	1	0	1	-	-	VR45	VR44	VR43	VR42	VR41	VR40
パワーダウン時				-	-	0	1	0	0	1	1

VR45	VR44	VR43	VR42	VR41	VR40	VR4ゲイン (dB)
0	0	0	0	0	0	-18.0
0	0	0	0	0	1	-4.50
0	0	0	0	1	0	-4.25
0	0	0	0	1	1	-4.00
0	0	0	1	0	0	-3.75
0	0	0	1	0	1	-3.50
0	0	0	1	1	0	-3.25
0	0	0	1	1	1	-3.00
0	0	1	0	0	0	-2.75
0	0	1	0	0	1	-2.50
0	0	1	0	1	0	-2.25
0	0	1	0	1	1	-2.00
0	0	1	1	0	0	-1.75
0	0	1	1	0	1	-1.50
0	0	1	1	1	0	-1.25
0	0	1	1	1	1	-1.00
0	1	0	0	0	0	-0.75
0	1	0	0	0	1	-0.50
0	1	0	0	1	0	-0.25
0	1	0	0	1	1	0.00
0	1	0	1	0	0	+0.25
0	1	0	1	0	1	+0.50
0	1	0	1	1	0	+0.75
0	1	0	1	1	1	+1.00
0	1	1	0	0	0	+1.25
0	1	1	0	0	1	+1.50
0	1	1	0	1	0	+1.75
0	1	1	0	1	1	+2.00
0	1	1	1	0	0	+2.25
0	1	1	1	0	1	+2.50
0	1	1	1	1	0	+2.75
0	1	1	1	1	1	+3.00
1	0	0	0	0	0	+3.25
1	0	0	0	0	1	+3.50
1	0	0	0	1	0	+3.75
1	0	0	0	1	1	+4.00
1	0	0	1	0	0	+4.25
1	0	0	1	0	1	+4.50

2.7) Sub-Audio LPF 周波数

アドレス				データ							
A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
0	1	1	0	-	-	SA5	SA4	SA3	SA2	SA1	SA0
パワーダウン時				-	-	1	1	0	0	0	1

SA5	SA4	SA3	SA2	SA1	SA0	Divide 注	MCKSL=0(3.579545M)		MCKSL=1(3.6864MHz)	
							Cut-off Frequency (Hz)	Target CTCSS (Hz)	Cut-off Frequency (Hz)	Target CTCSS (Hz)
0	0	0	0	0	0	640	59.4	-	61.1	-
0	0	0	0	0	1	630	60.3	-	62.1	-
0	0	0	0	1	0	620	61.3	-	63.1	-
0	0	0	0	1	1	610	62.3	-	64.1	-
0	0	0	1	0	0	600	63.3	-	65.2	-
0	0	0	1	0	1	590	64.4	-	66.3	-
0	0	0	1	1	0	580	65.5	-	67.5	-
0	0	0	1	1	1	570	66.7	-	68.6	-
0	0	1	0	0	0	560	67.8	-	69.9	-
0	0	1	0	0	1	550	69.1	-	71.1	-
0	0	1	0	1	0	540	70.3	-	72.5	67.0
0	0	1	0	1	1	530	71.7	67.0	73.8	-
0	0	1	1	0	0	520	73.1	-	75.2	69.3
0	0	1	1	0	1	510	74.5	69.3	76.7	71.9
0	0	1	1	1	0	500	76.0	-	78.3	-
0	0	1	1	1	1	490	77.6	71.9	79.8	74.4
0	1	0	0	0	0	480	79.2	-	81.5	-
0	1	0	0	0	1	470	80.6	74.4	83.3	77.0
0	1	0	0	1	0	460	82.6	77.0	85.1	79.7
0	1	0	0	1	1	450	84.4	-	87.0	-
0	1	0	1	0	0	440	86.3	79.7	89.0	82.5
0	1	0	1	0	1	430	88.4	82.5	91.0	85.4
0	1	0	1	1	0	420	90.4	-	93.2	-
0	1	0	1	1	1	410	92.7	85.4	95.5	88.5
0	1	1	0	0	0	400	95.0	88.5	97.8	91.5
0	1	1	0	0	1	390	97.4	91.5	100.3	-
0	1	1	0	1	0	380	100.0	-	103.0	94.8
0	1	1	0	1	1	370	102.7	94.8	105.8	97.4
0	1	1	1	0	0	360	105.6	97.4	108.7	100.0
0	1	1	1	0	1	350	108.6	100.0	111.8	103.5
0	1	1	1	1	0	340	111.8	103.5	115.1	107.2
0	1	1	1	1	1	330	115.1	107.2	118.6	110.9



SA5	SA4	SA3	SA2	SA1	SA0	Divide 注	MCKSL=0(3.579545M)		MCKSL=1(3.6864MHz)	
							Cut-off Frequency (Hz)	Target CTCSS (Hz)	Cut-off Frequency (Hz)	Target CTCSS (Hz)
1	0	0	0	0	0	320	118.8	110.9	122.3	114.8
1	0	0	0	0	1	310	122.5	114.8	126.2	118.8
1	0	0	0	1	0	300	126.6	118.8	130.5	123.0
1	0	0	0	1	1	290	131.0	123.0	135.0	127.3
1	0	0	1	0	0	280	135.7	127.3	139.8	131.8
1	0	0	1	0	1	270	140.7	131.8	144.9	136.5
1	0	0	1	1	0	260	146.2	136.5	150.5	141.3
1	0	0	1	1	1	250	152.0	141.3	156.5	146.2
1	0	1	0	0	0	240	158.3	146.2 151.4	163.0	151.4
1	0	1	0	0	1	230	165.2	156.7	170.1	156.7 162.2
1	0	1	0	1	0	220	172.7	162.2	177.9	167.9
1	0	1	0	1	1	210	180.9	167.9 173.8	186.4	173.8
1	0	1	1	0	0	200	190.0	179.9	195.6	179.9 186.2
1	0	1	1	0	1	190	200.0	186.2 192.8	205.9	192.8
1	0	1	1	1	0	180	211.1	203.5	217.3	203.5 210.7
1	0	1	1	1	1	170	222.9	210.7	229.6	218.1
1	1	0	0	0	0	160	237.5	218.1 225.7	244.5	225.7 233.6
1	1	0	0	0	1	150	253.2	233.6 241.8	260.9	241.8 250.3
1	1	0	0	1	0	140	271.3	250.3 (254.1)	279.5	(254.1) (268.8)
1	1	0	0	1	1	130	292.4	(268.8)	300.9	-
1	1	0	1	0	0	120	316.7	-	326.0	-
1	1	0	1	0	1	110	345.3	-	355.8	-
1	1	0	1	1	0	100	379.9	-	391.3	-
1	1	0	1	1	1	90	422.2	(403.2)	434.7	(403.2)
1	1	1	0	0	0	80	475.0	-	489.0	-
1	1	1	0	0	1	70	542.7	-	559.1	-

注：Divide = 10\*[64-(レジスタ設定値)] マスタークロックからの分周数を表す。

## 2.8) ソフトウェアリセット・リビジョンレジスタ

アドレス				データ							
A3	A2	A1	A0	D7	D6	D5	D4	D3	D2	D1	D0
0	1	1	1	-	-	-	RSTN	REVNUM[3:0]			
パワーダウン時				-	-	-	1	0	0	1	0

## 2.8.1)ソフトウェアリセット

D4: RSTNデータに"0"を設定することで、ソフトウェアリセットが実行されます。

この設定により、すべてのレジスタはパワーダウン時の状態になります。

このレジスタは書き込み専用で、ソフトウェアリセット完了後は"1"となります。

## 2.8.2)リビジョンレジスタ

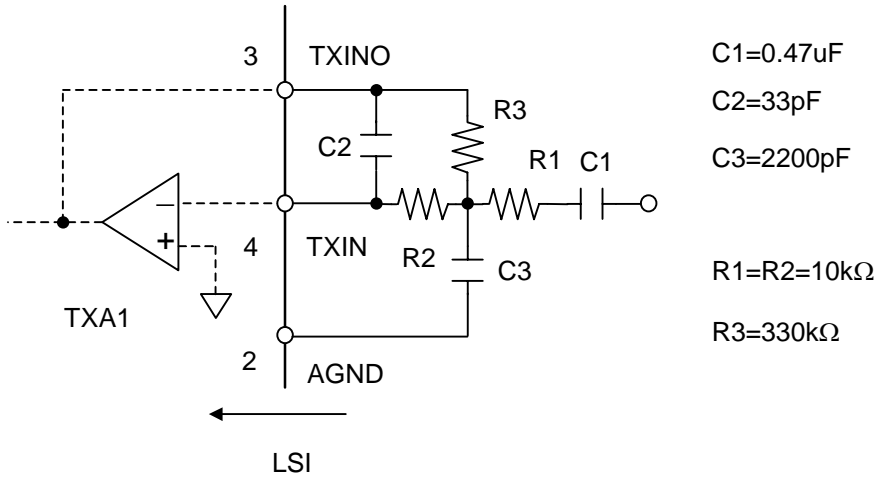
D3~D0のデータをアクセスすることで、AK2347の管理上のマスキリビジョン番号を読み出せます。

このレジスタは、読み出し専用で書き込むことはできません。

外部接続回路推奨例

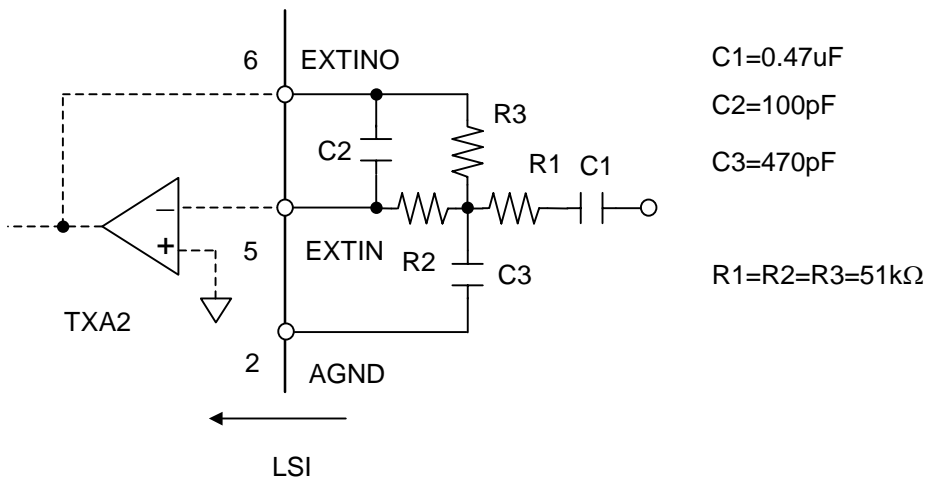
1) TXA1アンプ

送信マイクアンプとして使用できます。ゲインは30dB以下に設定してください。100kHz以上の周波数帯域のノイズが入力される場合には、1次もしくは2次の折り返し防止フィルタを構成してください。下図にゲイン30dB、カットオフ周波数10kHzの2次LPFの構成例を示します。



2) TXA2アンプ

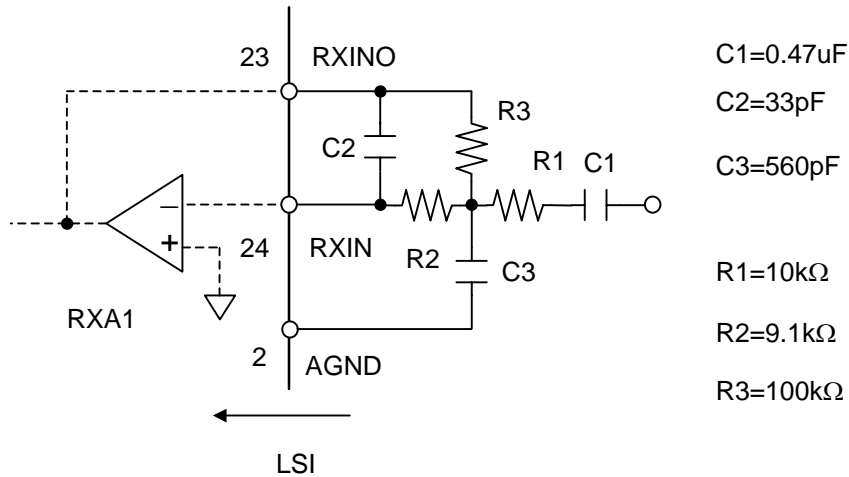
トーン信号等のゲイン調整用アンプで、0dB以下に設定してください。100kHz以上のノイズに対しては、折り返し防止フィルタを構成してください。下図にゲイン0dB、カットオフ周波数13kHzの2次LPFの構成例を示します。



3) RxA1アンプ

受信信号のゲイン調整用アンプで、20dB以下に設定してください。100kHz以上のノイズに対しては、折り返し防止フィルタを構成してください。

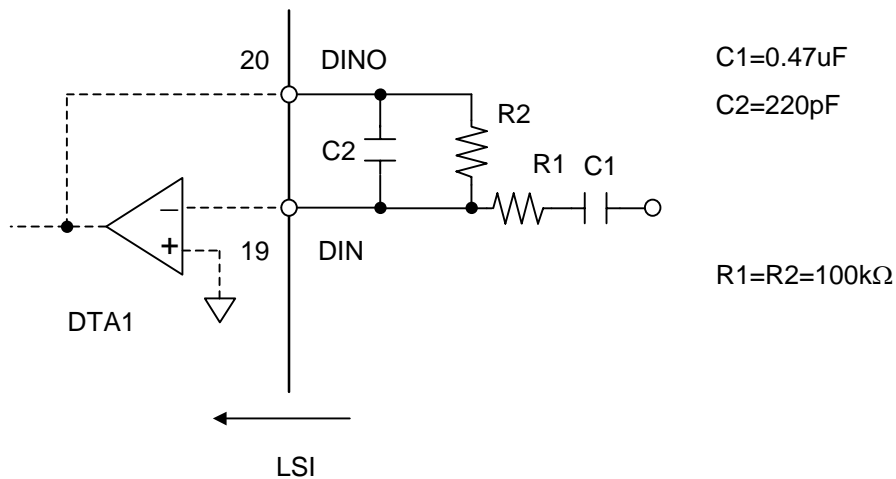
下図にゲイン20dB、カットオフ周波数39kHzの2次LPFの構成例を示します。



4) DTA1アンプ

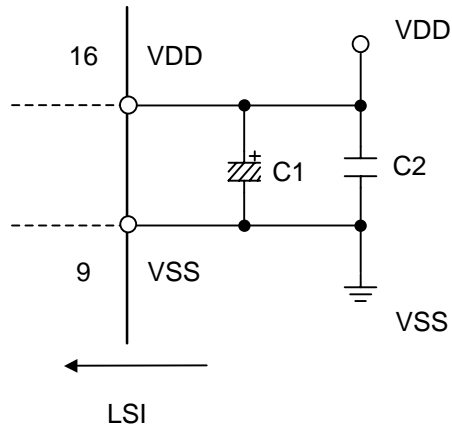
Sub-Audio Programmable LPFへの信号のゲイン調整用アンプで、0dB以下に設定してください。100kHz以上のノイズに対しては、折り返し防止フィルタを構成してください。

下図にゲイン0dB、カットオフ周波数7.2kHzの1次LPFの構成例を示します。



5) 電源安定化容量

電源に含まれるリップル、ノイズ等を除去するため、VDD-VSS端子間に下図の様にコンデンサを接続してください。コンデンサは両端子間の最短距離に配置すると効果的です。

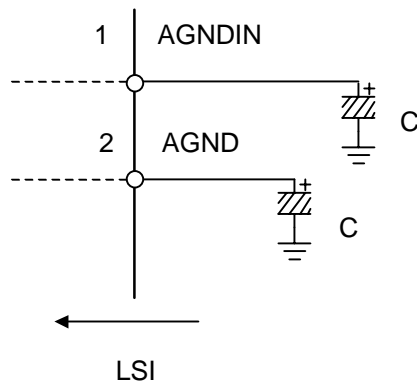


C1=22uF (Electrolytic cap)

C2=0.1uF (Ceramic cap)

6) AGND安定化容量

AGND,AGNDIN端子には、VSSとの間に0.3uF以上のコンデンサを接続しAGND信号の安定化を図るようご推奨いたします。コンデンサはできるだけ各端子の近くに配置してください。



C=1uF

7) 発振回路

内蔵の発振回路を使用する場合は、3.6864MHzまたは3.579545MHzの水晶振動子と抵抗とコンデンサを Fig.6の様に接続します。内部バッファは、等価直列抵抗:150 (Max.)、並列容量:5pF(Max.)の等価回路定数を示す水晶振動子が、安定に発振するよう設計しております。  
 また外付けコンデンサには22pFを接続し、負荷容量がトータルで16pF(5pF+22pF//22pF)以下となるようご推奨いたします。振動子、抵抗、コンデンサはできるだけXIN,XOUT端子の近くに配置願います。

外部よりクロックを供給する場合は、その振幅レベルによりFig.7もしくはFig.8のように接続願います。XIN端子初段の回路がスレッシュルド電圧一定(0.8V)であることから、入力クロックのHighレベルが1.5V以上で、Lowレベルが0.4V以下の場合、Fig.7のように接続願います。また入力クロックの振幅(p-p値)が0.2V以上で1.0V以下の場合、Fig.8のように接続願います。

周辺のICとクロックを共通にする場合は、XIN端子に入力、出力するよう接続願います。またクロックの振幅は、絶対最大定格を超えないようご注意願います。

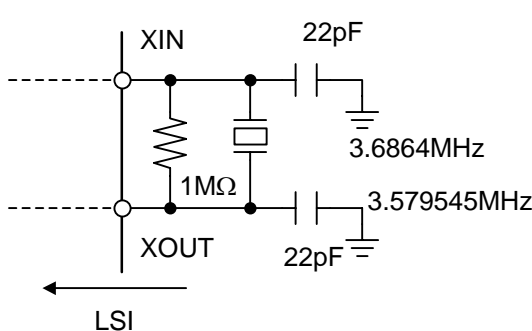


Fig. 6

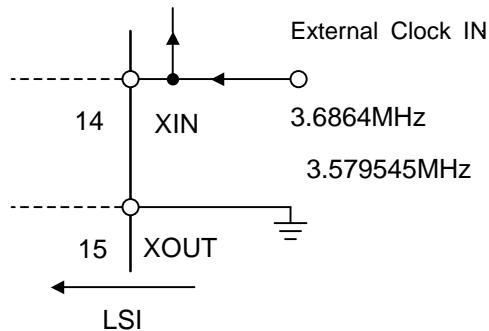


Fig. 7

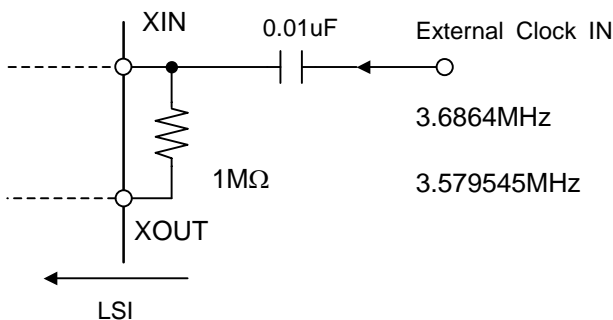


Fig. 8

8) LIMLV端子

LIMLV端子はLimiter回路のリミットレベル調整用端子で、オープン状態と下図のように抵抗を接続してお使い頂けます。

オープン状態では、予め決められたリミットレベルが得られる回路構成となっており、そのレベルは以下の式により表されます。

$$HVref = 0.256 \times (VDD - AGND) \quad [Vo-p]$$

VDD=3Vを例に計算すると

HVref=0.256x(3.0-1.5)=0.384Vo-pとなり、1.5 ± 0.384VがリミットレベルのTyp値となります。

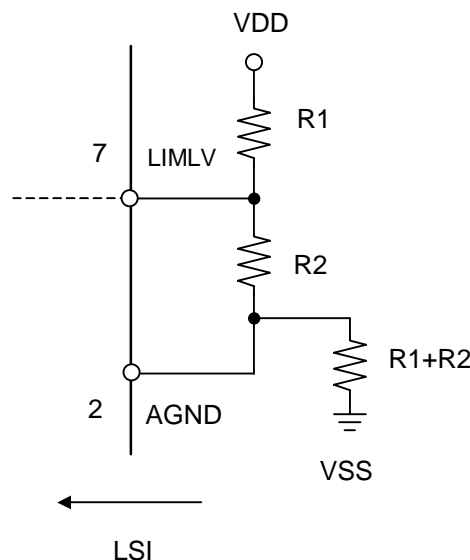
一方、抵抗を介し外部よりAGND(=1/2VDD)電圧以上のDC電圧を印可することでリミットレベルが調整でき、そのレベルはLIMLVとAGNDとの差分となり、AGND ± (LIMLV - AGND)で表されます。

VDD=3Vで計算すると

LIMLV=1.6V時	1.5 ± 0.1V
1.7V時	1.5 ± 0.2V
1.8V時	1.5 ± 0.3V
1.9V時	1.5 ± 0.4V
1.933V時	1.5 ± 0.433V (Max: -6.6dBx相当)

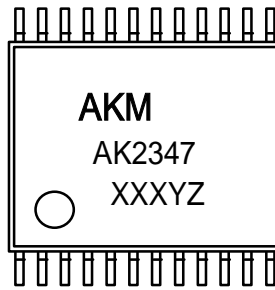
がTyp値として算出されます。

以上に示すとおり、Limiter回路はAGNDレベルを基準に動作する回路であることから、抵抗を接続する場合は下図のようにVDD,AGNDを抵抗分割する形で構成し、LIMLV端子にDCレベルを供給するようご推奨いたします。またR1+R2=51k 程度を目標に調整願います。



パッケージ

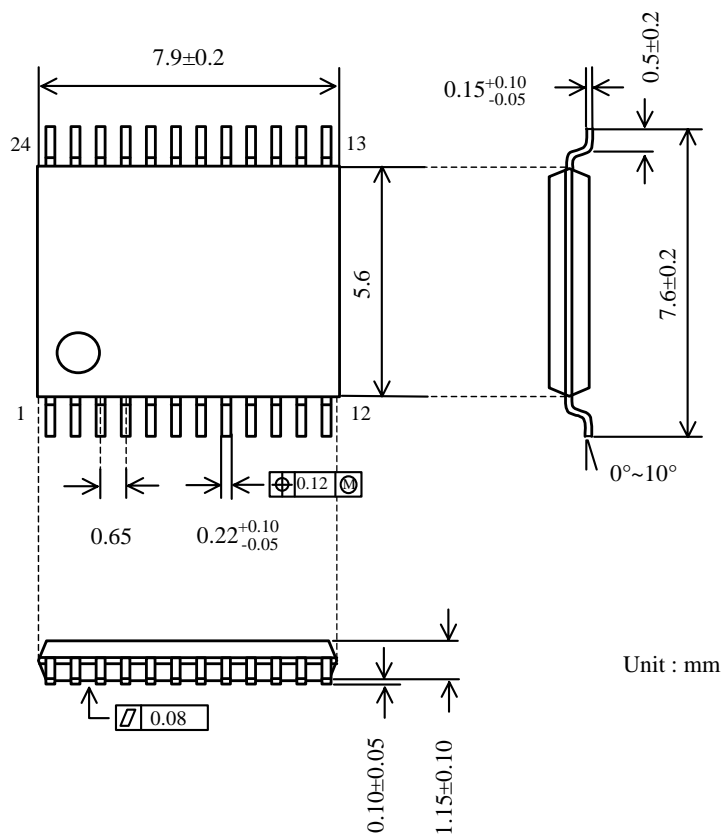
マーキング



[ XXXYZ内容 ]

- XXX : 製造時期 西暦年号下1桁 週番号2桁
- Y : 製造ロット番号
- Z : 組立地番号

パッケージ外形図



Unit : mm

- パッケージ材質 : エポキシ樹脂
- リードフレーム材質 : Cu
- リードフレーム処理 : 半田メッキ



## 重要な注意事項

本書に記載された製品、および、製品の仕様につきましては、製品改善のために予告なく変更することがあります。従いまして、ご使用を検討の際には、本書に掲載した情報が最新のものであることを弊社営業担当、あるいは弊社特約店営業担当にご確認下さい。

本書に掲載された情報・図面の使用に起因した第三者の所有する特許権、工業所有権、その他の権利に対する侵害につきましては、当社はその責任を負うものではありませんので、ご了承下さい。

本書記載製品が、外国為替および、外国貿易管理法に定める戦略物資（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。

医療機器、安全装置、航空宇宙用機器、原子力制御用機器など、その装置・機器の故障や動作不良が、直接または間接を問わず、生命、身体、財産等へ重大な損害を及ぼすことが通常予想されるような極めて高い信頼性を要求される用途に弊社製品を使用される場合は、必ず事前に弊社代表取締役の書面による同意をお取り下さい。

この同意書を得ずにこうした用途に弊社製品を使用された場合、弊社は、その使用から生ずる損害等の責任を一切負うものではありませんのでご了承下さい。

お客様の転売等によりこの注意事項の存在を知らずに上記用途に弊社製品が使用され、その使用から損害等が生じた場合は全てお客様にてご負担または補償して頂きますのでご了承下さい。