

特長

- 分解能：12ビット
- 8ピンSOプラスチック・パッケージで供給
- 低コスト
- 低消費電流：160 μ A(TYP)
- シャットダウン時の標準消費電流：1nA
- 保証DNL： $\pm 3/4$ LSB(MAX)
- 単一3V～6V電源動作
- 差動入力(LTC1285)
- 2チャンネルMUX(LTC1288)
- サンプル&ホールド内蔵
- 変換時間：100 μ s
- サンプリング速度：7.5ksp/s(LTC1285)
6.6ksp/s(LTC1288)
- SPI、Microwire等とコンパチブルのI/O

アプリケーション

- ペン入力デジタイザ
- バッテリ動作システム
- リモート・データ収集
- 絶縁型データ収集
- バッテリの監視
- 温度測定

概要

LTC[®]1285/LTC1288は、3Vマイクロパワーの12ビット逐次比較型サンプリングA/Dコンバータです。変換実行時の消費電力はわずか標準160 μ Aですが、変換を行っていないときは自動的にパワーダウンして、消費電流をさらに標準1nAにまで低減します。これらのデバイスは8ピンSOPで供給され3V～6V電源で動作します。これらの12ビット・スイッチド・キャパシタ逐次比較型ADCには、サンプル&ホールドが内蔵されています。LTC1285は1つの差動アナログ入力を備えています。また、LTC1288はソフトウェアで選択可能な2チャンネルMUXを備えています。

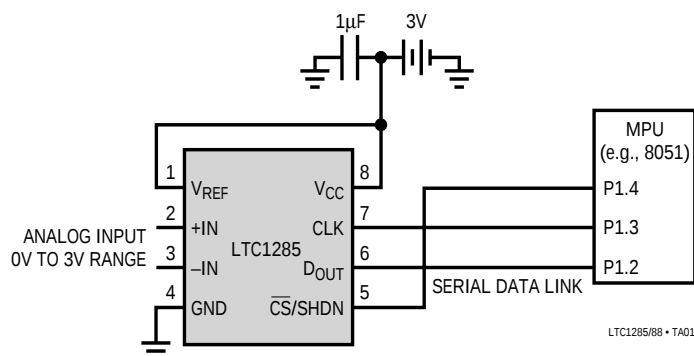
内蔵シリアル・ポートにより、3本の伝送線を通してさまざまなマイクロプロセッサおよびマイクロコントローラへ効率よくデータ転送を行えます。このような伝送機能をマイクロパワー消費電力で実現しているため、リモート配置が可能であり、またアイソレーション・バリアを通したデータ伝送も可能です。

これらの回路は計測アプリケーションで使用したり、外部基準電圧を接続して使用することができます。また、高インピーダンスのアナログ入力および縮小スパン(1.5V以下のフルスケール)で動作可能なため、多くのアプリケーションでセンサやトランスジューサに直接接続でき、利得段を必要としません。

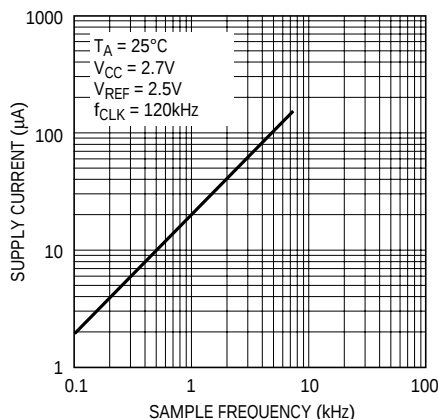
 LTC、LTC1285、LTはリニアテクノロジー社の登録商標です。

TYPICAL APPLICATIONS

**12 μ W, SO-8 Package, 12-Bit ADC
Samples at 200Hz and Runs Off a 3V Supply**



Supply Current vs Sample Rate

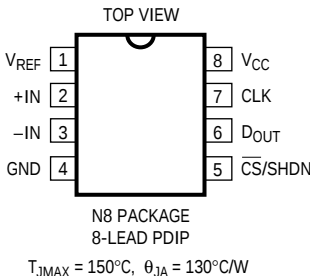
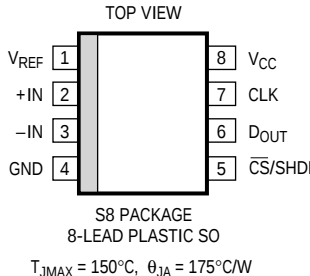
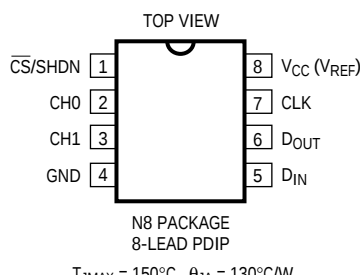
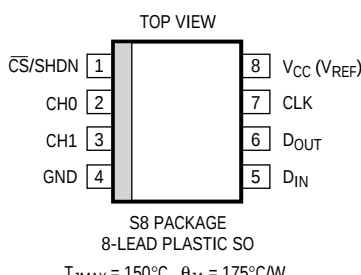


ABSOLUTE MAXIMUM RATINGS (Notes 1 and 2)

Supply Voltage (V_{CC}) to GND 12V
 Voltage
 Analog and Reference $-0.3V$ to $V_{CC} + 0.3V$
 Digital Inputs $-0.3V$ to 12V
 Digital Output $-0.3V$ to $V_{CC} + 0.3V$

Power Dissipation 500mW
 Operating Temperature Range $0^{\circ}C$ to $70^{\circ}C$
 Storage Temperature Range $-65^{\circ}C$ to $150^{\circ}C$
 Lead Temperature (Soldering, 10 sec.) $300^{\circ}C$

PACKAGE/ORDER INFORMATION

 N8 PACKAGE 8-LEAD PDIP $T_{JMAX} = 150^{\circ}C$, $\theta_{JA} = 130^{\circ}C/W$	ORDER PART NUMBER	 S8 PACKAGE 8-LEAD PLASTIC SO $T_{JMAX} = 150^{\circ}C$, $\theta_{JA} = 175^{\circ}C/W$	ORDER PART NUMBER
	LTC1285CN8		LTC1285CS8
 N8 PACKAGE 8-LEAD PDIP $T_{JMAX} = 150^{\circ}C$, $\theta_{JA} = 130^{\circ}C/W$	ORDER PART NUMBER	 S8 PACKAGE 8-LEAD PLASTIC SO $T_{JMAX} = 150^{\circ}C$, $\theta_{JA} = 175^{\circ}C/W$	ORDER PART NUMBER
	LTC1288CN8		LTC1288CS8
			PART MARKING
			1285C
			PART MARKING
			1288C

Consult factory for Industrial and Military grade parts.

RECOMMENDED OPERATING CONDITIONS

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CC}	Supply Voltage (Note 3)	LTC1285 LTC1288	2.7 2.7		6 6	V V
f_{CLK}	Clock Frequency	$V_{CC} = 2.7V$	(Note 4)		120	kHz
t_{CYC}	Total Cycle Time	LTC1285, $f_{CLK} = 120kHz$ LTC1288, $f_{CLK} = 120kHz$	125.0 141.5			μs μs
t_{hDI}	Hold Time, D_{IN} After $CLK\uparrow$	$V_{CC} = 2.7V$	450			ns
t_{suCS}	Setup Time $CS\downarrow$ Before First $CLK\uparrow$ (See Operating Sequence)	LTC1285, $V_{CC} = 2.7V$ LTC1288, $V_{CC} = 2.7V$	2 2			μs μs
t_{suDI}	Setup Time, D_{IN} Stable Before $CLK\uparrow$	$V_{CC} = 2.7V$	600			ns
t_{WHCLK}	CLK High Time	$V_{CC} = 2.7V$	3.5			μs
t_{WLCLK}	CLK Low Time	$V_{CC} = 2.7V$	3.5			μs
t_{WHCS}	$\overline{CS}$ High Time Between Data Transfer Cycles	$V_{CC} = 2.7V$	2			μs
t_{WLCS}	$\overline{CS}$ Low Time During Data Transfer	LTC1285, $f_{CLK} = 120kHz$ LTC1288, $f_{CLK} = 120kHz$	123.0 139.5			μs μs

CONVERTER AND MULTIPLEXER CHARACTERISTICS (Note 5)

PARAMETER	CONDITIONS		LTC1285			LTC1288			UNITS
			MIN	TYP	MAX	MIN	TYP	MAX	
Resolution (No Missing Codes)		●	12			12			Bits
Integral Linearity Error	(Note 6)	●		$\pm 3/4$	± 2		$\pm 3/4$	± 2	LSB
Differential Linearity Error		●		$\pm 1/4$	$\pm 3/4$		$\pm 1/4$	$\pm 3/4$	LSB
Offset Error		●		$\pm 3/4$	± 3		$\pm 3/4$	± 3	LSB
Gain Error		●		± 2	± 8		± 2	± 8	LSB
Analog Input Range	(Note 7 and 8)	●	$-0.05V$ to $V_{CC} + 0.05V$						V
REF Input Range (LTC1285) (Notes 7, 8, and 9)	$2.7 \leq V_{CC} \leq 6V$		$1.5V$ to $V_{CC} + 0.05V$						V V
Analog Input Leakage Current (Note 10)		●			± 1			± 1	μA

DIGITAL AND DC ELECTRICAL CHARACTERISTICS (Note 5)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IH}	High Level Input Voltage	$V_{CC} = 3.6V$	●	2			V
V_{IL}	Low Level Input Voltage	$V_{CC} = 2.7V$	●			0.8	V
I_{IH}	High Level Input Current	$V_{IN} = V_{CC}$	●			2.5	μA
I_{IL}	Low Level Input Current	$V_{IN} = 0V$	●			-2.5	μA
V_{OH}	High Level Output Voltage	$V_{CC} = 2.7V, I_O = 10\mu A$ $V_{CC} = 2.7V, I_O = 360\mu A$	● ●	2.4 2.1	2.64 2.30		V V
V_{OL}	Low Level Output Voltage	$V_{CC} = 2.7V, I_O = 400\mu A$	●			0.4	V
I_{OZ}	Hi-Z Output Leakage	$\overline{CS} = \text{High}$	●			± 3	μA
I_{SOURCE}	Output Source Current	$V_{OUT} = 0V$			-10		mA
I_{SINK}	Output Sink Current	$V_{OUT} = V_{CC}$			15		mA
R_{REF}	Reference Input Resistance (LTC1285)	$\overline{CS} = V_{IH}$ $\overline{CS} = V_{IL}$			2700 54		M Ω k Ω
I_{REF}	Reference Current (LTC1285)	$\overline{CS} = V_{CC}$ $t_{CYC} \geq 640\mu s, f_{CLK} \leq 25kHz$ $t_{CYC} = 134\mu s, f_{CLK} = 120kHz$	● ●		0.001 50 50	2.5 70	μA μA μA
I_{CC}	Supply Current	$\overline{CS} = V_{CC}$	●		0.001	± 3.0	μA
		LTC1285, $t_{CYC} \geq 640\mu s, f_{CLK} \leq 25kHz$ LTC1285, $t_{CYC} = 134\mu s, f_{CLK} = 120kHz$	●		150 160		μA μA
		LTC1288, $t_{CYC} \geq 720\mu s, f_{CLK} \leq 25kHz$ LTC1288, $t_{CYC} = 150\mu s, f_{CLK} = 120kHz$	●		200 210		μA μA

DYNAMIC ACCURACY $f_{SMPL} = 7.5kHz$ (LTC1285), $f_{SMPL} = 6.6kHz$ (LTC1288) (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
S/(N + D)	Signal-to-Noise Plus Distortion Ratio	1kHz Input Signal		67		dB
THD	Total Harmonic Distortion (Up to 5th Harmonic)	1kHz Input Signal		-80		dB
SFDR	Spurious-Free Dynamic Range	1kHz Input Signal		88		dB
	Peak Harmonic or Spurious Noise	1kHz Input Signal		-88		dB

AC CHARACTERISTICS (Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{SMPL}	Analog Input Sample Time	See Operating Sequence		1.5		CLK Cycles
$f_{\text{SMPL (MAX)}}$	Maximum Sampling Frequency	LTC1285 LTC1288	● ●	7.5 6.6		kHz kHz
t_{CONV}	Conversion Time	See Operating Sequence		12		CLK Cycles
t_{dDO}	Delay Time, CLK↓ to D _{OUT} Data Valid	See Test Circuits	●	600	1500	ns
t_{dis}	Delay Time, CS↑ to D _{OUT} Hi-Z	See Test Circuits	●	220	660	ns
t_{en}	Delay Time, CLK↓ to D _{OUT} Enable	See Test Circuits	●	180	500	ns
t_{hDO}	Time Output Data Remains Valid After CLK↓	C _{LOAD} = 100pF		520		ns
t_{f}	D _{OUT} Fall Time	See Test Circuits	●	60	180	ns
t_{r}	D _{OUT} Rise Time	See Test Circuits	●	80	180	ns
C_{IN}	Input Capacitance	Analog Inputs, On Channel Analog Inputs, Off Channel Digital Input		20 5 5		pF pF pF

The ● denotes specifications which apply over the full operating temperature range.

Note 1: Absolute maximum ratings are those values beyond which the life of a device may be impaired.

Note 2: All voltage values are with respect to GND.

Note 3: These devices are specified at 3V. For 5V specified devices, see LTC1286 and LTC1298.

Note 4: Increased leakage currents at elevated temperatures cause the sample-and-hold to droop, therefore it is recommended that $f_{\text{CLK}} \geq 75\text{kHz}$ at 70° and $f_{\text{CLK}} \geq 1\text{kHz}$ at 25°C.

Note 5: $V_{\text{CC}} = 2.7\text{V}$, $V_{\text{REF}} = 2.5\text{V}$ and $\text{CLK} = 120\text{kHz}$ unless otherwise specified.

Note 6: Linearity error is specified between the actual end points of the A/D transfer curve.

Note 7: Two on-chip diodes are tied to each reference and analog input which will conduct for reference or analog input voltages one diode drop below GND or one diode drop above V_{CC} . This spec allows 50mV forward bias of either diode for $2.7\text{V} \leq V_{\text{CC}} \leq 6\text{V}$. This means that as long as the reference or analog input does not exceed the supply voltage by more than 50mV the output code will be correct. To achieve an absolute 0V to 2.7V input voltage range will therefore require a minimum supply voltage of 2.650V over initial tolerance, temperature variations and loading. For $2.7\text{V} < V_{\text{CC}} \leq 6\text{V}$, reference and analog input range cannot exceed 6.05V. If reference and analog input range are greater than 6.05V, the output code will not be guaranteed to be correct.

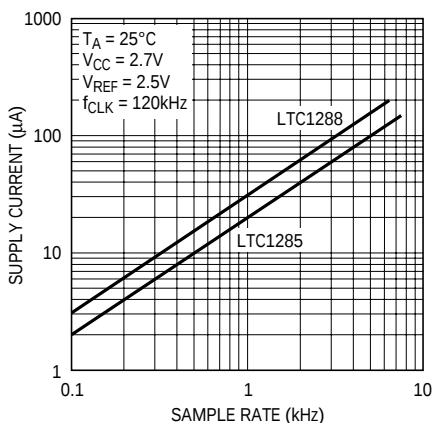
Note 8: The supply voltage range for the LTC1285 and the LTC1288 is from 2.7V to 6V.

Note 9: Recommended operating conditions

Note 10: Channel leakage current is measured after the channel selection.

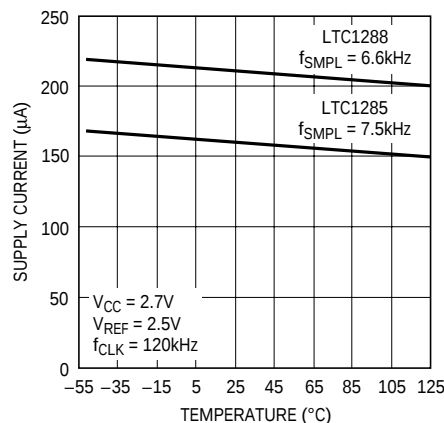
TYPICAL PERFORMANCE CHARACTERISTICS

Supply Current vs Sample Rate



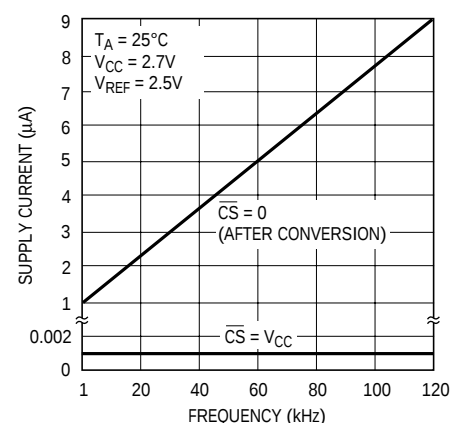
LTC1285/88 • TPC01

Supply Current vs Temperature



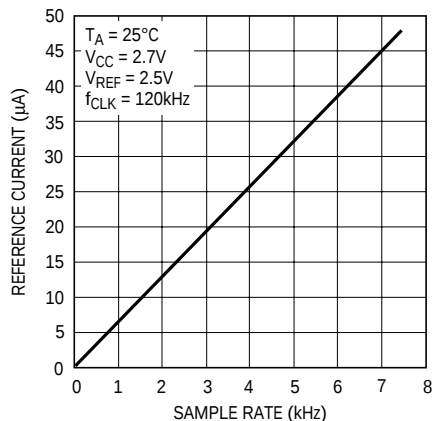
LTC1285/88 • TPC02

Shutdown Supply Current vs Clock Rate with CS High and CS Low

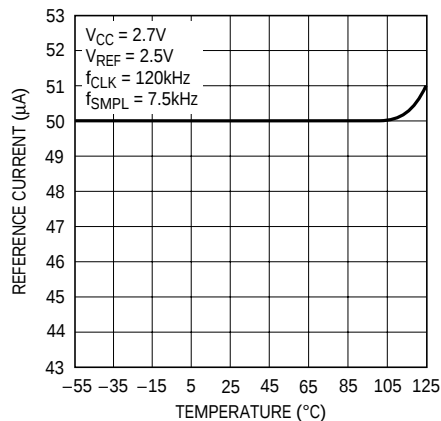
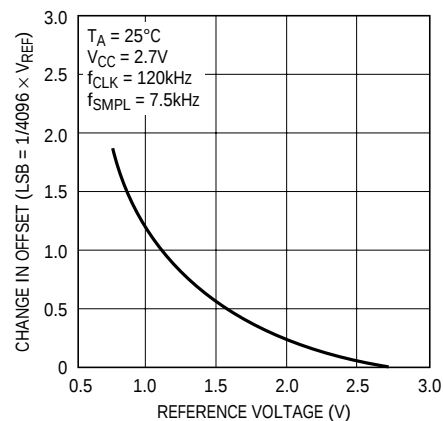


LTC1285/88 • TPC03

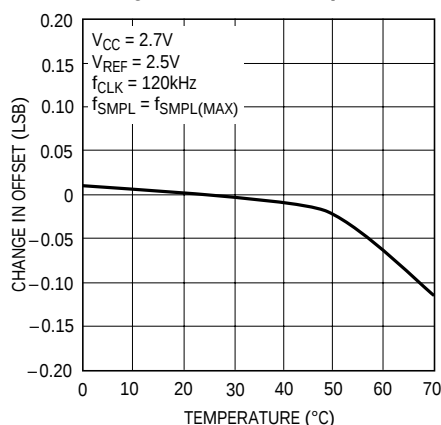
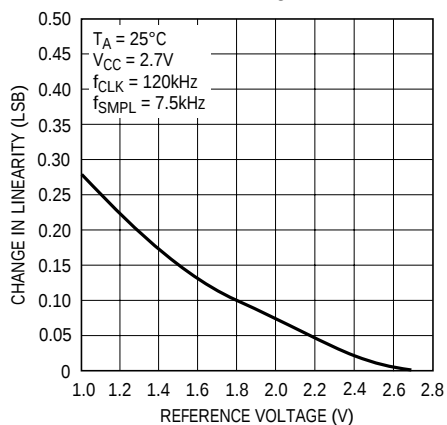
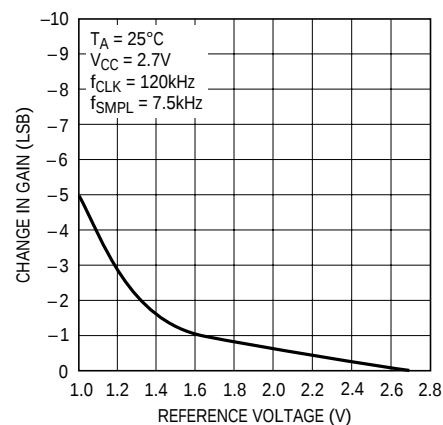
TYPICAL PERFORMANCE CHARACTERISTICS

Reference Current vs
Sample Rate (LTC1285)

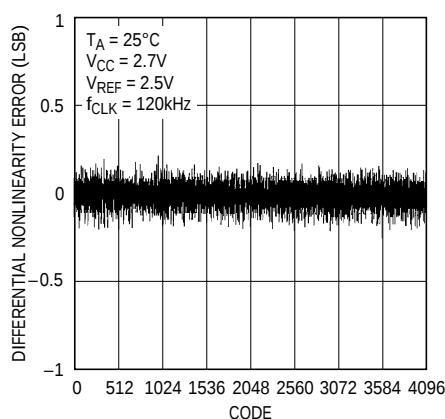
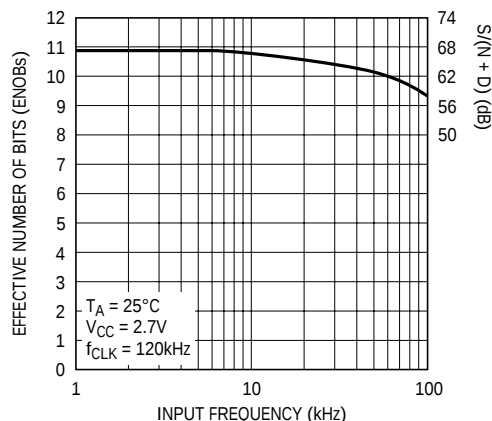
Reference Current vs Temperature

Change in Offset
vs Reference Voltage

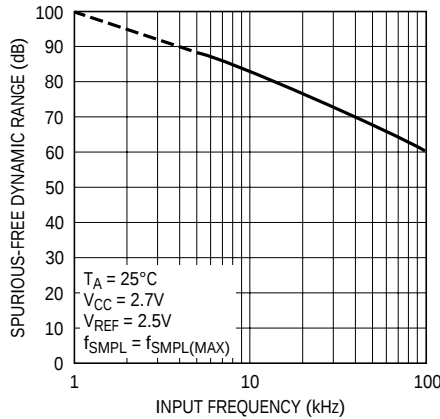
Change in Offset vs Temperature

Change in Linearity
vs Reference VoltageChange in Gain
vs Reference Voltage

Differential Nonlinearity vs Code

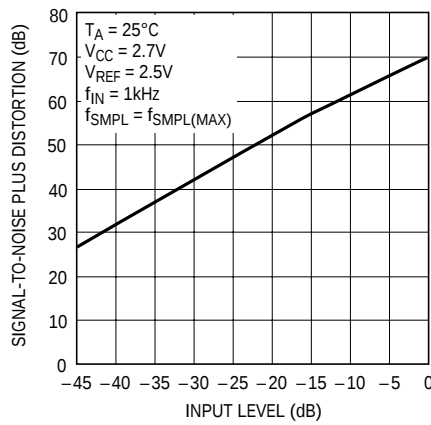
Effective Bits and $S/(N + D)$
vs Input Frequency

TYPICAL PERFORMANCE CHARACTERISTICS

Spurious-Free Dynamic Range
vs Input Frequency

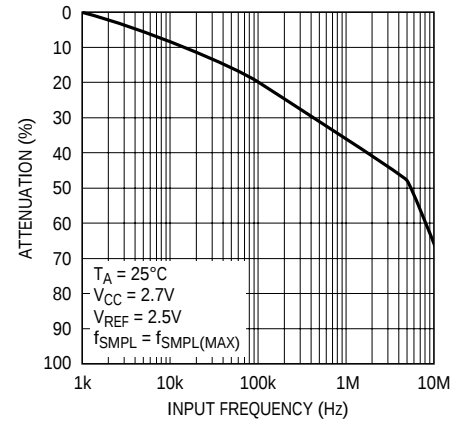
LTC1285/88 • G13

S/(N + D) vs Input Level



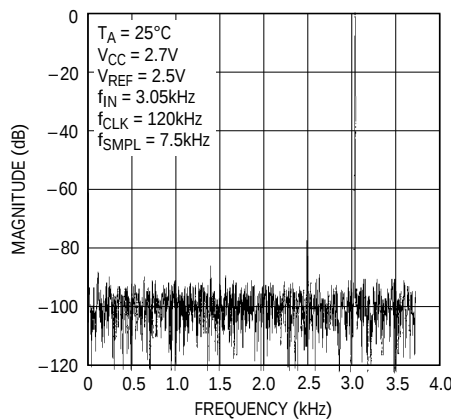
LTC1285/88 • TPC14

Attenuation vs Input Frequency



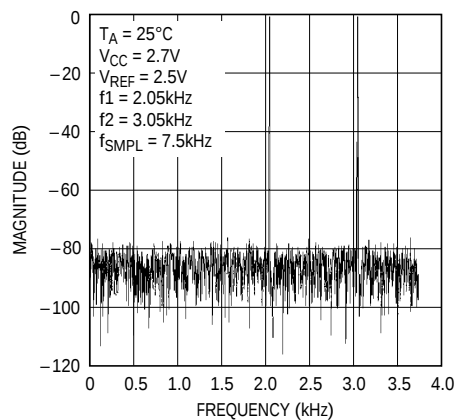
LTC1285/88 • TPC15

4096 Point FFT Plot

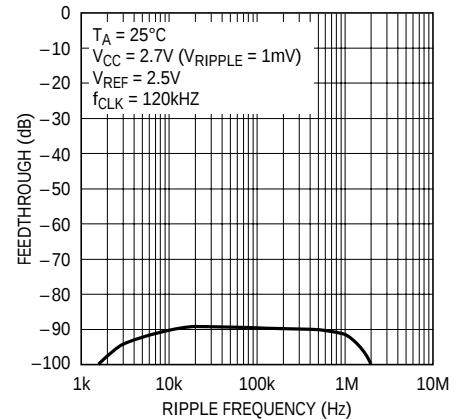


LTC1285/88 • TPC16

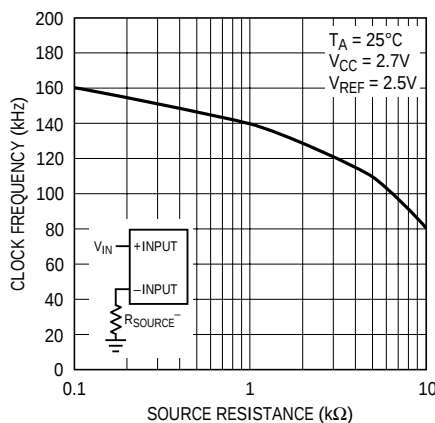
Intermodulation Distortion



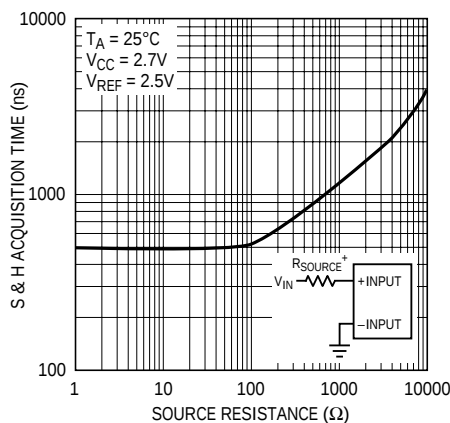
LTC1285/88 • TPC17

Power Supply Feedthrough
vs Ripple Frequency

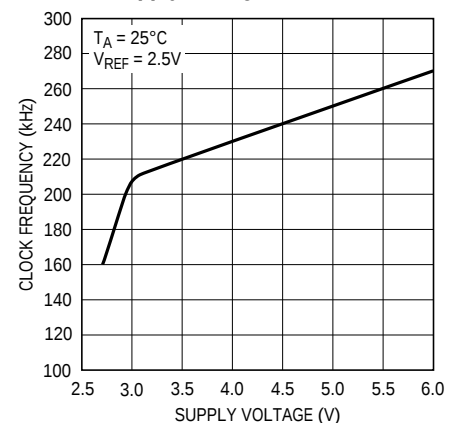
LTC1285/88 • TPC18

Maximum Clock Frequency
vs Source Resistance

LTC1285/88 • G19

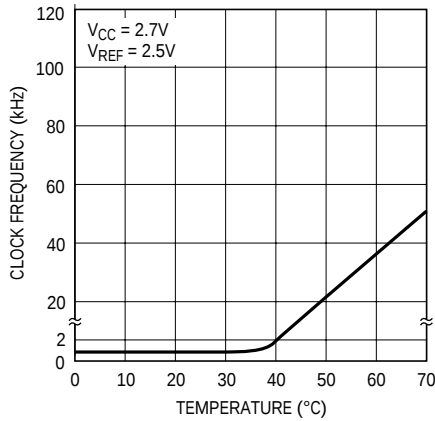
Sample-and-Hold Acquisition
Time vs Source Resistance

LTC1285/88 • TPC20

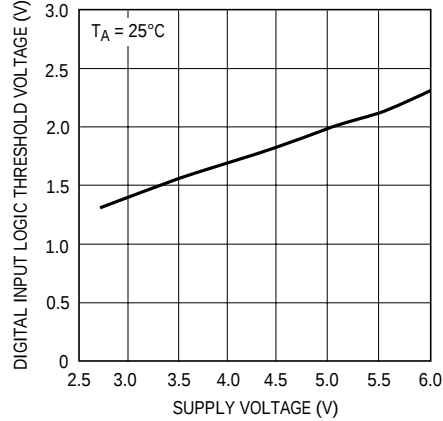
Maximum Clock Frequency
vs Supply Voltage

LTC1285/88 • TPC21

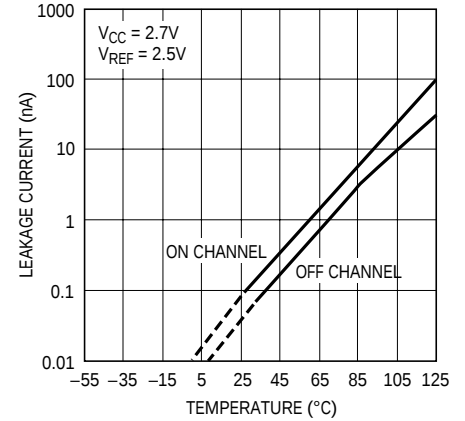
TYPICAL PERFORMANCE CHARACTERISTICS

Minimum Clock Frequency
for 0.1 LSB Error vs Temperature

LTC1285/88 • TPC22

Digital Input Logic Threshold
vs Supply Voltage

LTC1285/88 • TPC23

Input Channel Leakage Current
vs Temperature

LTC1285/88 • TPC24

ピン機能

LTC1285

V_{REF} (ピン1): 基準入力。この基準入力にA/Dコンバータのスパンを決定します。

IN^+ (ピン2): 正アナログ入力。

IN^- (ピン3): 負アナログ入力。

GND (ピン4): アナログ・グランド。 GND は直接アナログ・グランド・プレーンに接続しなければなりません。

$\overline{CS}/SHDN$ (ピン5): チップ・セレクト入力。この入力に論理“L”を印加すると、LTC1285はイネーブルされます。論理“H”を印加すると、LTC1285はディスエーブルされパワーダウンします。

D_{OUT} (ピン6): デジタル・データ出力。この出力からA/D変換結果がシフト・アウトされます。

CLK (ピン7): シフト・クロック。このクロックはシリアル・データ転送に同期し、変換速度を決定します。

V_{CC} (ピン8): 電源電圧。このピンはA/Dコンバータに電源を供給します。直接アナログ・グランド・プレーンにバイパスして、ノイズやリップルが乗らないようにしてください。

LTC1288

$\overline{CS}/SHDN$ (ピン1): チップ・セレクト入力。この入力に論理“L”を印加すると、LTC1288はイネーブルされます。論理“H”を印加すると、LTC1288はディスエーブルされパワーダウンします。

$CH0$ (ピン2): アナログ入力。

$CH1$ (ピン3): アナログ入力。

GND (ピン4): アナログ・グランド。 GND は直接アナログ・グランド・プレーンに接続しなければなりません。

D_{IN} (ピン5): デジタル・データ入力。この入力にはマルチプレクサ・アドレスがシフト・インされます。

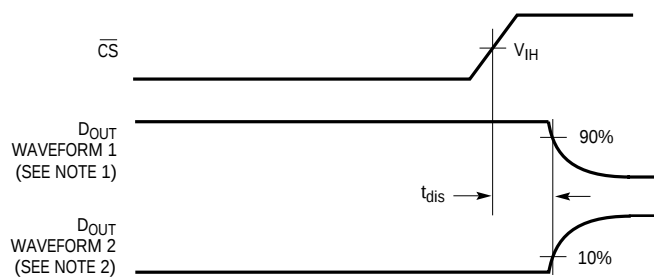
D_{OUT} (ピン6): デジタル・データ出力。この出力からA/D変換結果がシフト・アウトされます。

CLK (ピン7): シフト・クロック。このクロックはシリアル・データ転送に同期し、変換速度を決定します。

V_{CC}/V_{REF} (ピン8): 電源および基準電圧。このピンは電源を供給し、A/Dコンバータのスパンを決定します。直接アナログ・グランド・プレーンにバイパスして、ノイズやリップルが乗らないようにしてください。

TEST CIRCUITS

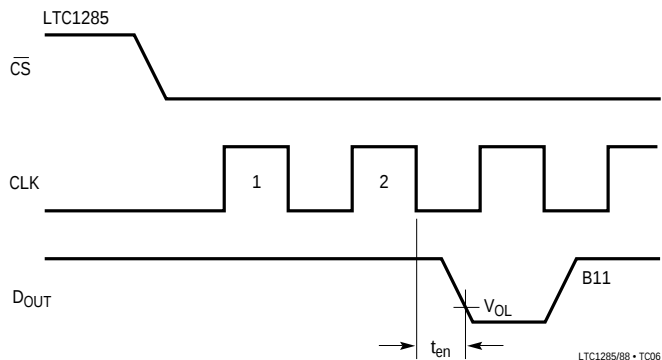
Voltage Waveforms for t_{dis}



NOTE 1: WAVEFORM 1 IS FOR AN OUTPUT WITH INTERNAL CONDITIONS SUCH THAT THE OUTPUT IS HIGH UNLESS DISABLED BY THE OUTPUT CONTROL.
NOTE 2: WAVEFORM 2 IS FOR AN OUTPUT WITH INTERNAL CONDITIONS SUCH THAT THE OUTPUT IS LOW UNLESS DISABLED BY THE OUTPUT CONTROL.

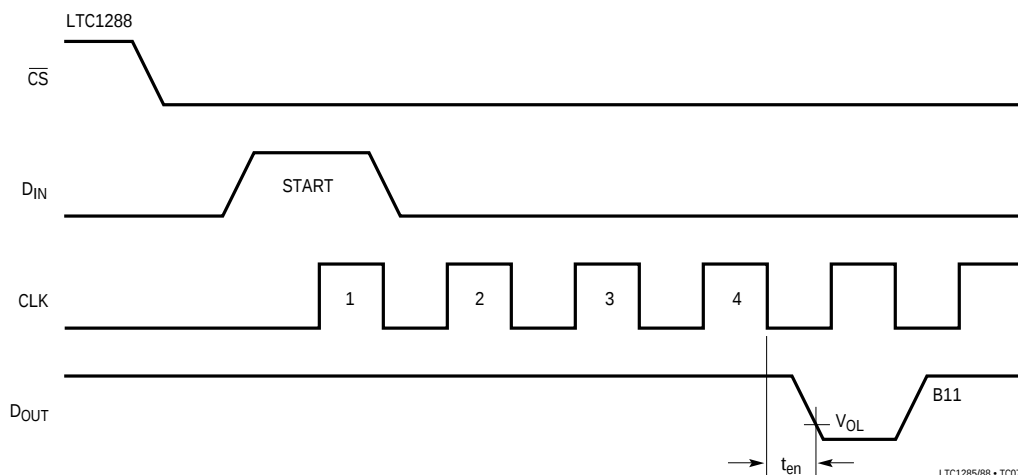
LTC1285/88 • TC05

Voltage Waveforms for t_{en}



LTC1285/88 • TC06

Voltage Waveforms for t_{en}



LTC1285/88 • TC07

アプリケーション情報

概説

LTC1285およびLTC1288は、3Vマイクロパワー、12ビット逐次比較型サンプリングA/Dコンバータです。LTC1285は7.5kHzでサンプリングを行っているときには標準で160 μ Aの電源電流を消費し、LTC1288は6.6kHzでサンプリングを行っているときには標準で210 μ Aの電源電流を消費します。LTC1288で50 μ Aを余分に消費するのは、内部で電源に接続されている基準入力のためです。サンプリング速度が遅くなると、消費電流は直線的に低下します(消費電流対サンプリング速度を参照)。ADCは変換を行っていないときには自動的にパワーダウンし、リーク電流しか流れません。これらのデバイスは8ピンSOおよびDIPパッケージで供給されています。LTC1285とLTC1288は2.7Vから6Vの単一電源で動作します。

LTC1285とLTC1288の両デバイスとも、12ビットのスイッチド・キャパシタADC、サンプル&ホールド、シリアル・ポートを内蔵しています(ブロック図を参照)。

LTC1285とLTC1288は基本設計は同じですが、異なる点があります。LTC1285は差動入力と外部基準入力ピンを備えています。これはDCコモン・モード電圧でフロートしている信号を測定でき、1.5Vまでの縮小スパンで動作可能です。スパンを縮小すれば、366 μ Vの分解能を達成できます。LTC1288は2チャンネルの入力マルチプレクサを内蔵しており、グランドを基準にした各チャンネルの電圧またはチャンネル間の電圧差を変換することができます。基準入力は電源ピンに接続されています。

シリアル・インタフェース

2チャンネル・タイプのLTC1288は、同期式、半二重、4線シリアル・インタフェースを介して、また1チャンネル・タイプのLTC1285は3線式インタフェースを使用して、マイクロプロセッサおよび他の外部回路と通信を行います(図1および図2の動作シーケンスを参照)。

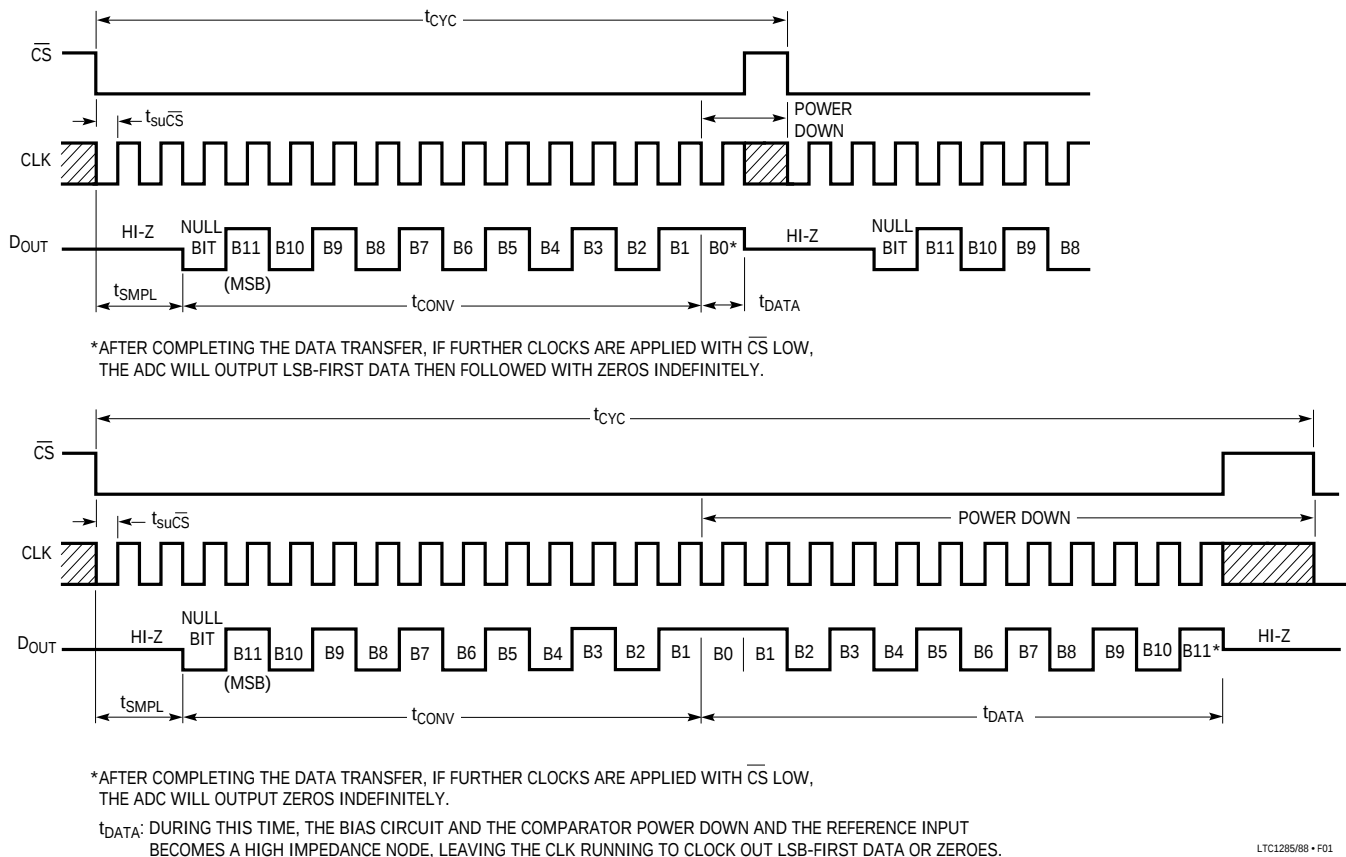
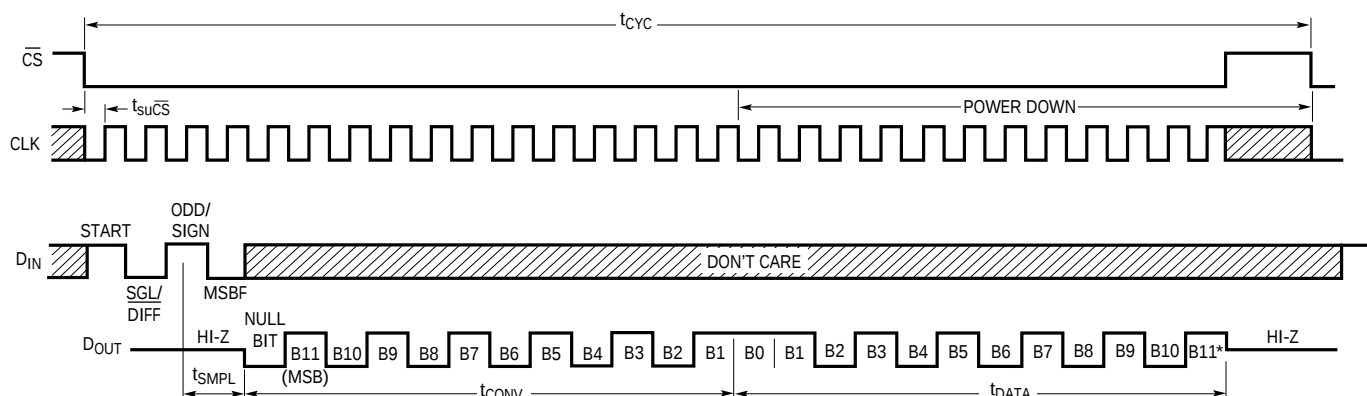


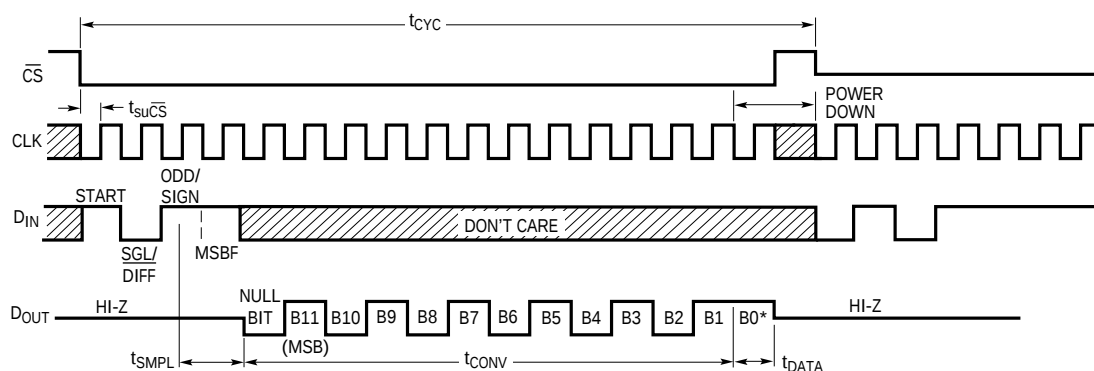
Figure 1. LTC1285 Operating Sequence

アプリケーション情報

MSB-First Data (MSBF = 0)



MSB-First Data (MSBF = 1)



*AFTER COMPLETING THE DATA TRANSFER, IF FURTHER CLOCKS ARE APPLIED WITH $\overline{CS}$ LOW, THE ADC WILL OUTPUT ZEROS INDEFINITELY.

t_{DATA} : DURING THIS TIME, THE BIAS CIRCUIT AND THE COMPARATOR POWER DOWN AND THE REFERENCE INPUT BECOMES A HIGH IMPEDANCE NODE, LEAVING THE CLK RUNNING TO CLOCK OUT LSB-FIRST DATA OR ZEROES.

LTC1285/88 • F02

Figure 2. LTC1288 Operating Sequence Example: Differential Inputs (CH^+ , CH^-)

アプリケーション情報

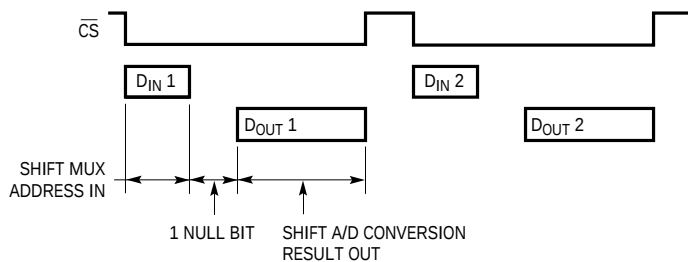
データ転送

CLKは、送信および受信の両システムにおいて、各ビットを立下りCLKエッジで送信し、立上りCLKエッジで取り込んでデータ転送を同期化します。

LTC1285は入力ワードの構成を必要とせず、 D_{IN} ピンはありません。LTC1285の動作シーケンスに示すとおり、 $\overline{CS}$ の立下りでデータ転送が開始されます。 $\overline{CS}$ が立ち下がった後の2番目のCLKパルスで D_{OUT} がイネーブルされます。1つのヌル・ビットが出力された後、 D_{OUT} ラインにA/D変換結果が出力されます。 $\overline{CS}$ を“H”にすると、LTC1285がリセットされ次のデータ交換に備えます。

LTC1288は最初に入力データを受信し、次にA/D変換結果を送信します(半二重)。半二重動作のため、 D_{IN} および D_{OUT} を連結して $\overline{CS}$ 、CLK、およびDATA(D_{IN}/D_{OUT})の3線だけで伝送を行うことができます。

データ転送は立下りのチップ・セレクト($\overline{CS}$)信号によって開始されます。 $\overline{CS}$ が立ち下がった後、LTC1288はスタート・ビットをさがします。スタート・ビットを受信した後、3ビットの入力ワードが D_{IN} 入力にシフトされ、LTC1288を構成して変換を開始します。1ヌル・ビット後、A/D変換の結果が D_{OUT} ラインに出力されます。データ交換の終わりに $\overline{CS}$ を“H”にしなければなりません。これによってLTC1288をリセットし、次のデータ変換に備えます。

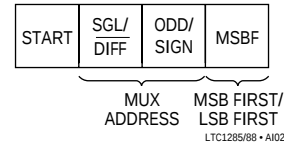


LTC1285/88 • A101

入力データ・ワード

LTC1285には D_{IN} ワードは必要ありません。LTC1285は、1つの差動入力をもつように構成されています。変換結果は D_{OUT} ラインに現れます。データ・フォーマットは、まずMSBファースト・シーケンスに続いてLSBシーケンスとなっています。これによって、MSBまたはLSBファースト・シリアル・ポートに簡単にインタフェース可能です。MSBファースト・データの場合、B0の後に $\overline{CS}$ 信号を“H”に引き上げることができます(図1参照)。LTC1288はクロックの立上りエッジでデータを

D_{IN} 入力にクロック・インします。入力データ・ワードは次のとおり定義されています。



スタート・ビット

$\overline{CS}$ が“L”になった後、 D_{IN} 入力にクロック・インされる最初の論理“1”がスタート・ビットです。スタート・ビットによってデータ転送が開始されます。LTC1288はこの論理“1”の前のゼロをすべて無視します。スタート・ビット受信後、入力ワードの残りのビットがクロック・インされます。 D_{IN} ピンにそれ以上の入力があっても、次の $\overline{CS}$ サイクルまですべて無視されます。

マルチプレクサ(MUX)アドレス

スタート・ビットに続く入力ワードのビットは、要求された変換のMUX構成を割り当てます。あるチャンネル選択に対して、コンバータは下表の選択された行の“+”および“-”符号で示された2つのチャンネル間の電圧を測定します。シングルエンド・モードでは、すべての入力チャンネルはGNDを基準にして測定されます。

LTC1288 Channel Selection

	MUX ADDRESS		CHANNEL #		GND
	SGL/DIFF	ODD/SIGN	0	1	
SINGLE-ENDED MUX MODE	1	0	+	-	
	1	1		+	-
DIFFERENTIAL MUX MODE	0	0	+	-	
	0	1	-	+	

LTC1285/88 • A103

MSBファースト/LSBファースト・フォーマット(MSBF)

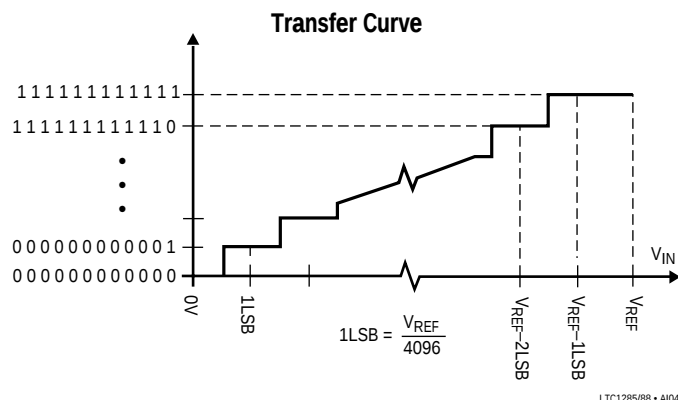
LTC1288の出力データは、MSBFビットを使用してMSBファーストまたはLSBファースト・シーケンスとしてプログラミングされます。MSBFビットが論理“1”のとき、データは D_{OUT} ラインにMSBファースト・フォーマットで出力されます。論理“0”は最後のデータ・ビットに続いて無制限に充填されます。MSBFビットが論理“0”のときは、LSBファースト・データが通常のMSBファースト・データに続いて D_{OUT} ラインに出力されます(「動作シーケンス」参照)。

LTC1285/LTC1288

アプリケーション情報

伝達曲線

LTC1285/LTC1288はユニポーラ専用に固定されています。この変換タイプの入力スパンとコード割当てを以下の図に示します。



Output Code

OUTPUT CODE	INPUT VOLTAGE	INPUT VOLTAGE ($V_{REF} = 5.000V$)
11111111111111	$V_{REF} - 1LSB$	4.99878V
11111111111110	$V_{REF} - 2LSB$	4.99756V
⋮	⋮	⋮
00000000000001	1LSB	0.00122V
00000000000000	0V	0V

LTC1285/88 • A105

D_{IN}とD_{OUT}を連結した場合の動作

LTC1288はD_{IN}とD_{OUT}を連結した状態で動作できます。これによって、マイクロプロセッサ(MPU)との通信に必要なラインが1本節約されます。データは1本のワイヤで双方向に伝送されます。このデータ・ラインに接続されたプロセッサのピンは、入力または出力として構成できな

ければなりません。LTC1288はデータ・ラインを制御し、スタート・ビットを受信した後の4番目の立下りCLKエッジでそれを“L”にドライブします(図3を参照)。したがって、衝突を回避するために、プロセッサのポート・ラインをこれが起こる前に入力に切り替える必要があります。

代表的なアプリケーションのセクションに、D_{IN}とD_{OUT}を連結したLTC1288をIntel 8051 MPUにインタフェースする方法を示します。

マイクロパワー性能の達成

LTC1285/LTC1288は標準動作電流が160μAであり、また変換と変換の間での自動シャットダウン機能を備えているため、広い範囲のサンプリング速度できわめて低い消費電力を実現できます(図4参照)。自動シャットダウン機能を備えているため、サンプリング速度を遅くすれば、消費電流を減

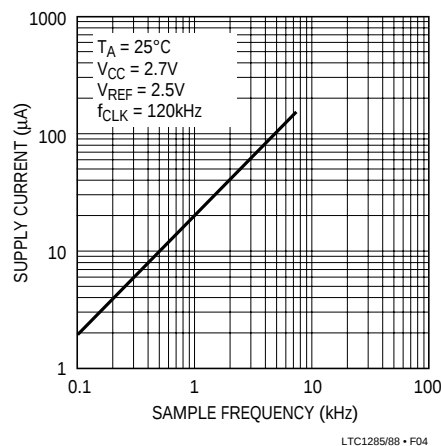


Figure 4. Automatic Power Shutdown Between Conversions Allows Power Consumption to Drop with Sample Rate

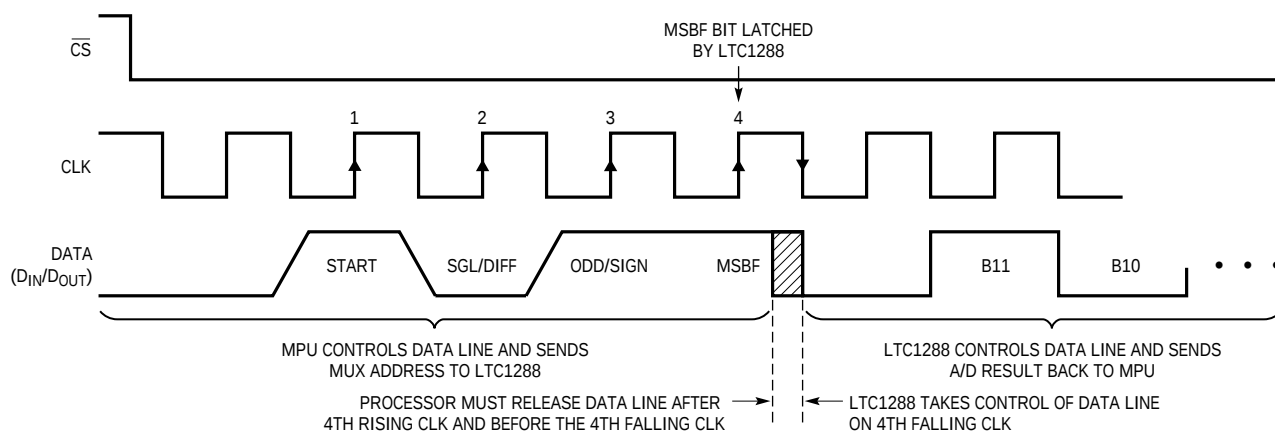


Figure 3. LTC1288 Operation with D_{IN} and D_{OUT} Tied Together

アプリケーション情報

少させることができます。このような低消費電力を達成するには、いくつかの事項を検討する必要があります。

シャットダウン

LTC1285/LTC1288は自動シャットダウン機能を備えています。 $\overline{CS}$ ピンが“L”のときに電力を消費し、 $\overline{CS}$ ピンが“H”になるとシャットダウンします。各変換の終わりに、バイアス回路とコンパレータはパワーダウンし、基準入力ハイ・インピーダンスになり、CLKは動作したままで、LSBファースト・データまたはゼロをクロック・アウトします(図1および図2を参照)。 $\overline{CS}$ が電源電圧で振幅していない場合は、入力ロジックに電流が流れます。この電流は標準消費電流よりも大きくなる場合があります。消費電流を最小にするには、 $\overline{CS}$ ピンを“L”のときにはグランドまでプルダウンし、“H”のときには電源電圧までプルアップするようにしてください。

$\overline{CS}$ ピンが“H”(=電源電圧)のとき、コンバータはシャットダウン・モードになりリーク電流しか流しません。このとき、 D_{IN} およびCLK入力のステータスが消費電流に影響を与えることはありません。 $\overline{CS}$ = “H”のときは、 D_{IN} とCLKを停止させる必要はありません。これらは電流を消費しないで動作状態を維持します。

$\overline{CS}$ “L”時間の低減

変換と変換の間の時間が長いシステムでは、 $\overline{CS}$ “L”時間を最小にすると消費電力が最も低くなります。 $\overline{CS}$ を“L”にし、可能な限り素速くデータを転送してから“H”に戻す

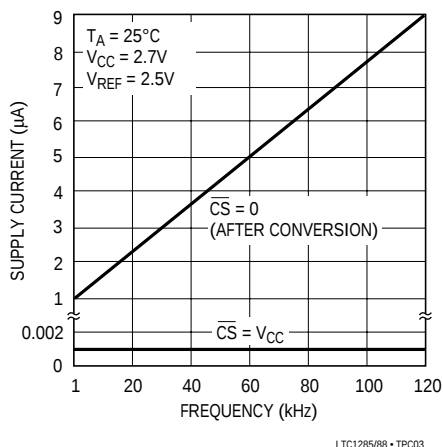


Figure 5. Shutdown Current with $\overline{CS}$ High is 1nA Typically, Regardless of the Clock. Shutdown Current with $\overline{CS}$ = Ground Varies From 1µA at 1kHz to 9µA at 120kHz

と、消費電流が最も低くなります。これによって、デバイスが電力を消費する時間が最小になります。 $\overline{CS}$ が“L”に保持されていても、変換後にADCは自動的にシャットダウンします(図1および図2参照)。クロックが動作状態のままで、LSBデータまたはゼロをクロック・アウトしている場合、ロジック回路はわずかな電流を消費します。図5に $\overline{CS}$ = グランドのときに、クロック周波数によって消費電流が標準1µA(1kHz)から9µA(120kHz)まで変化する様子を示します。 $\overline{CS}$ = V_{CC} のとき、このロジック回路はゲート・オフされ、クロック周波数に関係なく電流は流れません。

D_{OUT} の負荷特性

デジタル出力の容量性負荷によって消費電力が増大することがあります。 D_{OUT} ピンに100pFのコンデンサを接続すると、クロック周波数120kHzで16.2µAの電流が倍以上になります。余分な16.2µAほどの電流は、負荷容量の充・放電に使われます。ロジック回路によって高い周波数でドライブされるデジタル・ラインについても同じことがいえます。 $C \times V \times f$ 電流を計算し、問題を生じる電流を最小限に抑えてください。

3V以外の電源での動作

LTC1285とLTC1288はどちらも2.7Vから6Vの電源で動作します。LTC1285/LTC1288を3V以外の電源で動作させるには、いくつかの事項を考慮する必要があります。

入力論理レベル

$\overline{CS}$ 、CLK、および D_{IN} の入力論理レベルは、3V電源でTTLに適合するようになっています。電源電圧が変化すると、入力論理レベルも変化します。LTC1285が正確にサンプリングおよび変換を行うには、デジタル入力動作電源電圧に対して論理“L”および論理“H”にならなければなりません(デジタル入力論理スレッシュホールド対電源電圧の標準曲線を参照)。マイクロパワー消費電力を実現したい場合は、デジタル入力電源とグランド間をレール・ツー・レールで振幅しなければなりません(「マイクロパワー性能の達成」のセクションを参照)。

クロック周波数

LTC1285/LTC1288を3V電源で動作させる場合、最大推奨クロック周波数は120kHzです。電源電圧が変化すると、デバイスの最大クロック周波数も変化します(最大

アプリケーション情報

シングルエンド入力

LTC1288のサンプル&ホールドにより、高速で変化する信号を変換することができます。図7に示すように、入力電圧は t_{SMPL} 期間にサンプリングされます。サンプリング間隔は、MSBFビットに先行するビットがシフト・インされると開始され、MSBFビットを受信した後のCLK立下りエッジまで続きます。この立下りエッジで、S&Hはホールド・モードに入り変換が開始されます。

差動入力

差動入力では、ADCはそれぞれの電圧を変換するのではなく、2つの電圧間の差を変換します。この場合、選択された“+”入力の電圧をサンプリングおよびホールドするため、シングルエンド・モードの場合と同様に高速で時間変化させることができます。ただし、選択された“-”入力の電圧は一定の状態を維持し、変換期間を通じてノイズとリップルがないようにしなければ、正確に差動入力動作を行うことはできません。変換期間は12CLKサイクルです。したがって、この期間に“-”入力の電圧が変化すると、変換誤差が発生する可能性があります。“-”入力に正弦波電圧が加えられた場合、この誤差は次のようになります。

$$V_{\text{ERROR(MAX)}} = V_{\text{PEAK}} \times 2 \times \pi \times f(-) \times 12/f_{\text{CLK}}$$

ここで、 $f(-)$ は“-”入力電圧の周波数、 V_{PEAK} は最大振幅、 f_{CLK} はCLKの周波数です。ほとんどの場合、 V_{ERROR} は大きくありません。コンバータがCLK = 120kHzで動作しているときに、“-”入力に60Hz信号を印加して、1/4LSB誤差(152μV)が発生するには、そのピーク値が4.03mVでなければなりません。

アナログ入力

電荷再分布A/D変換技術を使用しているため、LTC1285/LTC1288のアナログ入力には、1変換ごとに1個の容量性スイッチング入力電流スパイクが発生します。これらの電流スパイクは、瞬時に減衰するため問題は起こりません。しかし、大きなソース抵抗を使用したり、あるいは低速セトリング・オペアンプで入力をドライブする場合は、電流スパイクによって発生する過渡信号が、変換の開始前に完全にセトリングするよう配慮しなければなりません。

“+”入力セトリング

LTC1285の入力コンデンサは、 t_{SMPL} 期間中に“+”入力に切り替えられ、その時間内に入力信号をサンプリングします(図1参照)。しかし、LTC1288の入力コンデンサはサンプル・フェーズ(t_{SMPL} 、図7参照)中に、“+”入力に切り替えられます。サンプル・フェーズは、変換開始前の1 1/2 CLKサイクルです。“+”入力の電圧はLTC1285/LTC1288の場合は t_{SMPL} 期間内に完全にセトリングしなければなりません。 $R_{\text{SOURCE}+}$ とC1を最小にすると、入力セトリング時間が改善されます。大きな“+”入力ソース抵抗を使用しなければならない場合は、より低いCLK周波数を使用すれば、サンプリング時間を長くすることができます。

“-”入力セトリング

t_{SMPL} の終わりに、入力コンデンサが“-”入力に切り替わり変換が始まります(図1および図7参照)。変換中、“+”入力電圧はサンプル&ホールドによって効果的に「ホールド」され、変換結果には影響を与えません。しかし、変換期間の最初のCLKサイクルの間“-”入力電圧にノイズがなく、完全にセトリングすることが重要です。 $R_{\text{SOURCE}-}$ およびC2を最小にすれば、セトリング時間が改善されます。大きな“-”入力ソース抵抗を使用しなければならない場合は、低いCLK周波数を使用すれば、セトリングの許容時間を延長できます。

入力オペアンプ

オペアンプでアナログ入力をドライブするときは、オペアンプが許容時間内にセトリングすることが重要です(図7参照)。また、上記で説明したように、低速オペアンプに対応するために、“+”および“-”入力のサンプリング時間を延長することができます。LT1006およびLT1413単一電源オペアンプを含む大部分のオペアンプは、120kHzの最大クロック・レートで発生する12.5μsの最小セトリング・ウィンドウ(“+”入力)でも十分にセトリングするようになっています。

ソース抵抗

図8に示すように、LTC1285/LTC1288のアナログ入力は、20pFのコンデンサ(C_{IN})が500Ωの抵抗(R_{ON})と直列に接続されているように見えます。 C_{IN} は、各変換サイクル中に、“+”および“-”入力の間で一度だけ切り替え

アプリケーション情報

られます。外部ソース抵抗およびキャパシタンスが大き
いと、入力セトリングは減速されます。アナログ入力
が許容時間内に完全にセトリングできるよう、全体の
RC時定数が十分短くすることが重要です。

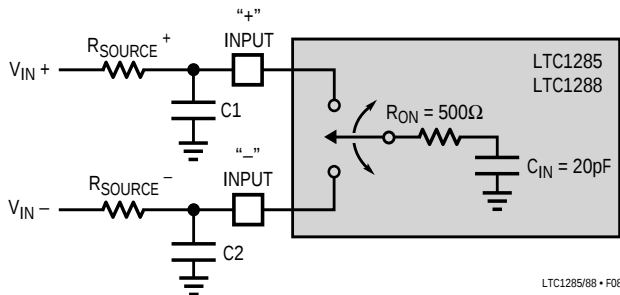


Figure 8. Analog Input Equivalent Circuit

RC入力フィルタリング

図9に示すように、RCネットワークによって入力をフ
ィルタリングすることができます。大きい値のCR(たと
えば、1μF)の場合、容量性入力スイッチング電流は平
均化されて直流電流になります。フィルタには抵抗間の
直流電圧降下を回避するために、小さな抵抗および大き
なコンデンサを選択しなければなりません。直流電流の
量は、ほぼ $I_{DC} = 20pF \times V_{IN}/t_{CYC}$ で、ほぼ V_{IN} に比例しま
す。133.3μsの最小サイクル時間で動作する場合、入力
電流は $V_{IN} = 2.5V$ で0.375μAになります。この場合、160
Ωのフィルタ抵抗で0.1LSBのフルスケール誤差が発生
します。これより大きなフィルタ抵抗を使用しなければ
ならない場合は、サイクル時間を長くすれば誤差を低減
できます。

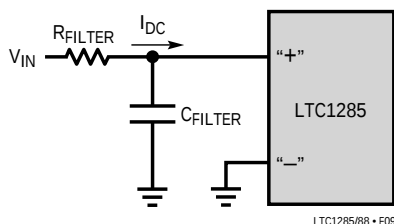


Figure 9. RC Input Filtering

入力リーク電流

ソース抵抗が大きくなりすぎると、入力リーク電流に
よって誤差が発生します。たとえば、240Ωのソース抵
抗に流れる1μAの最大入力リークのスペック(125 の
値)では、240μVつまり0.4LSBの電圧降下が発生しま
す。リークが急速に低下するため、この誤差は低温度で
は非常に小さくなります(「入力チャンネル・リーク電流対
温度」の標準特性曲線を参照)。

基準入力

LTC1285の基準入力は、 $\overline{CS}$ が「L」に立ち下がってから変
換の終了までは、実質的に50kΩ抵抗となります。それ
以外は、ハイ・インピーダンス・ノードとなっています
(図10参照)。基準入力の電圧がA/Dコンバータの電圧ス
パンを決定するため、基準入力は低 R_{OUT} のリファレン
スIC(LT1004、LT1019、LT1021など)または低 R_{OUT} の電
圧源でドライブしなければなりません。

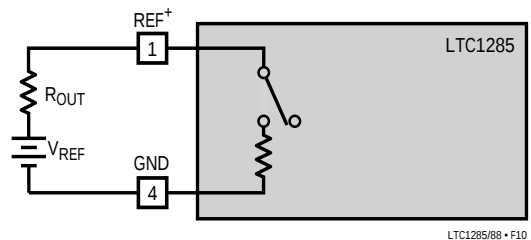


Figure 10. Reference Input Equivalent Circuit

縮小基準電圧での動作

LTC1288の最小基準電圧は、 V_{CC} 電源と基準電圧が内部
で連結されているため、2.7Vに制限されています。しか
し、LTC1285は1.5V以下の基準電圧でも動作可能です。

LTC1285の有効分解能は、コンバータの入力スパンを低
減すれば増大できます。LTC1285は、広範な基準電圧範
囲にわたって良好な直線性および利得を示します(「直線
性変化対基準電圧」および「利得変化対基準電圧」の標準
特性曲線を参照)。ただし、コンバータの縮小LSBス
テップ・サイズおよびその結果要求される高精度特性の
ため、低い V_{REF} の値で動作させる場合には注意が必要で
す。低 V_{REF} 値で動作させる場合は、以下の項目について
考慮する必要があります。

アプリケーション情報

1. オフセット
2. ノイズ
3. 変換速度 (CLK周波数)

縮小 V_{REF} によるオフセット

ADCが縮小基準電圧で動作しているときには、LTC1285のオフセットの出力コードに対する効果はより大きくなります。LSBのサイズが縮小されるため、オフセット (通常は固定電圧) はLSBの中で大きな部分を占めるようになります。「オフセット変化対基準電圧」の標準特性曲線は、 V_{OS} の標準値に対するLSBのオフセットと基準電圧の関係を示しています。たとえば、2.5Vの基準電圧では0.2LSBである122 μ Vの V_{OS} は、1Vの基準電圧では1LSB、0.2Vの基準電圧では5LSBになります。このオフセットが許容できなければ、受信側システムによってデジタル的に訂正するか、またはLTC1285の“-”入力をオフセットして訂正することができます。

縮小 V_{REF} によるノイズ

LTC1285の全入力換算ノイズは、グランド・プレーンの使用、十分なバイパス、適切なレイアウト手法によって、基準入力のノイズを最小限に抑えることによりピーク間で約400 μ Vまで低減することができます。このノイズは、2.5Vの基準電圧では問題になりませんが、LSBのサイズが縮小されるとLSBでより大きな部分を占めます。

2.5Vの基準電圧による動作では、400 μ Vのノイズはピーク間で0.66LSBにすぎません。この場合、LTC1285のノイズは出力コードに事実上まったく不確定さを与えません。縮小基準電圧では、ノイズはLSBに対して大きな部分を占め、出力コードに不要なジッタが発生することがあります。たとえば、1.25Vの基準では、この同じ400 μ Vノイズがピーク間で1.32LSBになります。これにより、安定した出力コードを達成できる入力電圧範囲が1LSBだけ縮小されます。基準電圧がさらに1Vに低減されると、400 μ Vノイズは3.3LSBとなり、安定した出力コードを達成するのは困難になります。この場合は、読み込み値を平均化しなければならないこともあります。このノイズ・データは非常にノイズの少ないテスト治具でとったものです。システム構成によって誘導されるノ

イズ (V_{CC} 、 V_{REF} 、 V_{IN} のノイズまたはリップル) はすべて内部ノイズに追加されます。使用する基準電圧が低くなればなるほど、ノイズのないシステム構成にすることが重要になります。

縮小 V_{REF} による変換速度

縮小基準電圧では、LSBのステップ・サイズが縮小され、LTC1285の内部コンパレータ・オーバドライブも縮小されます。そのため、小さい値の V_{REF} を使用したときは、場合によっては最大CLK周波数を低くしなければなりません。

ダイナミック特性

LTC1285/LTC1288は、卓越した高速サンプリング能力を備えています。ADCの定格スループットにおける周波数応答、歪み、およびノイズをテストするために、FFT (高速フーリエ変換) テスト・テクニックを使用しています。低歪み正弦波を加え、FFTアルゴリズムを用いてデジタル出力を解析することにより、基本成分外の周波数に対するADCのスペクトル成分を調べることができます。図11に、代表的なLTC1285のFFTプロットを示します。

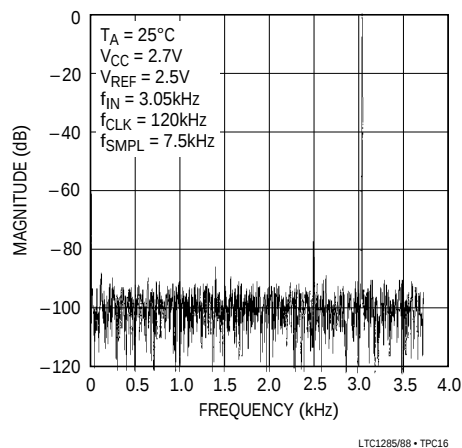


Figure 11. LTC1285 Non-Averaged, 4096 Point FFT Plot

アプリケーション情報

SN比

SN + 歪み比 $S/(N + D)$ は、ADC出力における基本入力周波数のRMS振幅と他のすべての周波数成分のRMS振幅との比率です。出力はDCからサンプリング周波数の1/2の周波数帯域に限定されます。図12に、7.5kHzのサンプリング・レートでの標準スペクトル成分を示します。

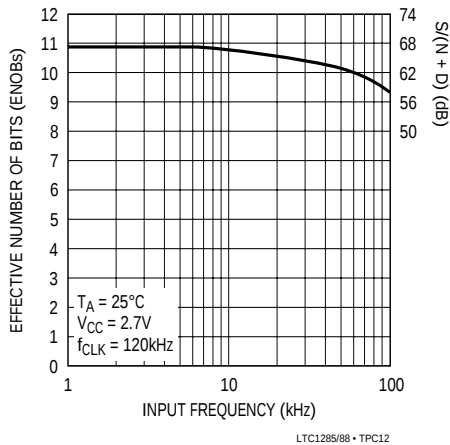


Figure 12. Effective Bits and $S/(N + D)$ vs Input Frequency

有効ビット数

有効ビット数 (ENOB) はADCの分解能の尺度であり、次式のとおり $S/(N + D)$ に直接関係します。

$$\text{ENOB} = [S/(N + D) - 1.76]/6.02$$

ここで、 $S/(N + D)$ はdBで表されます。2.7V電源の最大サンプリング速度7.5kHzにおいて、LTC1285は入力周波数10kHzで10.7 ENOB以上を維持します。10kHz以上のサンプリング速度では、図12に示すとおり、第2高調波歪みが増加するため、ENOBは徐々に低下します。ノイズ・フロアは低く維持されます。

全高調波歪み

全高調波歪み (THD) は、入力信号のすべての高調波のRMSの合計と基本波との比率です。帯域外高調波は、DCとサンプリング周波数の1/2の周波数帯域に限定されます。THDは、次式で表されます。

$$\text{THD} = 20 \log \frac{\sqrt{V_2^2 + V_3^2 + V_4^2 + \dots + V_N^2}}{V_1}$$

ここで、 V_1 は基本周波数のRMS振幅であり、 V_2 から V_N は第2高調波から第N次高調波の振幅です。ダイナミック精度表の標準THD仕様には第2高調波から第5高調波までが含まれています。入力信号が1kHzの場合、LTC1285/LTC1288は $V_{CC} = 2.7V$ で標準80dBのTHDを有しています。

混変調歪み

ADC入力信号が2つ以上のスペクトル成分から成るときには、ADC伝達関数の非直線性によって、THDに加えて混変調 (IMD) が発生する可能性があります。IMDは別の異なる周波数の正弦波入力が見れたときに、ある正弦波入力に起こる変化です。

ADC入力に f_a と f_b の2つの周波数の純粋な正弦波が供給されると、ADC伝達関数の非直線性によって、和および差の周波数 $m f_a \pm n f_b$ に歪み成分が形成されます。ただし、 m および $n = 0, 1, 2, 3, \dots$ です。たとえば、2次IMDの項は $(f_a + f_b)$ 、 $(f_a - f_b)$ 、3次IMDの項は $(2f_a + f_b)$ 、 $(2f_a - f_b)$ 、 $(f_a + 2f_b)$ 、 $(f_a - 2f_b)$ です。2つの入力正弦波の振幅が等しい場合、2次IMD積の値 (dB) は次式で表すことができます。

$$\text{IMD}(f_a \pm f_b) = 20 \log \left[\frac{\text{振幅}(f_a \pm f_b)}{f_a \text{ の振幅}} \right]$$

入力周波数が2.05kHzおよび3.02kHzの場合、LTC1285/LTC1288のIMDは2.7V電源を使用したときには72dBです。

最大高調波、最大スプリアス・ノイズ

最大高調波つまり最大スプリアス・ノイズは、入力信号とDCを除く最大スペクトル成分です。この値はフルスケール入力信号のRMS値に対するdBで表されます。

代表的なアプリケーション

マイクロプロセッサ・インタフェース

LTC1285/LTC1288は、ほとんどのポピュラーなマイクロプロセッサ(MPU)同期シリアル・フォーマットに直接(外部ハードウェアなしで)インタフェースすることができます(表1参照)。シリアル・ポートをもたないMPUを使用する場合、MPUの3本または4本のパラレル・ポート・ラインをプログラミングして、LTC1285/LTC1288へのシリアル・リンクを形成することができます。ここでは、シリアル・インタフェースの例を1つと、シリアル・インタフェースを形成するためのパラレル・ポートのプログラミング例を1つ紹介します。

Motorola SP(MC68HC11)

専用シリアル・ポート付きMPUの例としてMC68HC11を選択しました。このMPUは、MSBファーストおよび8ビット単位でデータを転送します。データ・レジスタに送信されるD_{IN}ワードがSPIプロセスを開始します。3回の8ビット転送で、A/Dの結果がMPUに読み込まれます。2回目の8ビット転送でA/D変換結果のB11からB8までがプロセッサにクロック・インされます。3回目の8ビット転送では残りのビットB7からB0までがMPUにクロック・インされます。データは2つのメモリ・ロケーションに右詰めで入れられます。第2バイトとOF_{HEX}の論理積をとることによって、最上位4ビットがクリアされます。このオペレーションはコードには含まれていませんが、データ・ギャザリング・ループ内か、データが処理されているときはループ外に挿入できます

MC68HC11用コード

この例では、D_{IN}ワードはシングルエンド入力CH0に印加されるように入力MUXを構成しています。変換結果はMSBファーストで出力されます。

Table 1. Microprocessor with Hardware Serial Interfaces Compatible with the LTC1286/LTC1298

PART NUMBER	TYPE OF INTERFACE
Motorola	
MC6805S2,S3	SPI
MC68HC11	SPI
MC68HC05	SPI
RCA	
CDP68HC05	SPI
Hitachi	
HD6305	SCI Synchronous
HD63705	SCI Synchronous
HD6301	SCI Synchronous
HD63701	SCI Synchronous
HD6303	SCI Synchronous
HD64180	CSI/O
National Semiconductor	
COP400 Family	MICROWIRE [†]
COP800 Family	MICROWIRE/PLUS [†]
NS8050U	MICROWIRE/PLUS [†]
HPC16000 Family	MICROWIRE/PLUS [†]
Texas Instruments	
TMS7002	Serial Port
TMS7042	Serial Port
TMS70C02	Serial Port
TMS70C42	Serial Port
TMS32011*	Serial Port
TMS32020	Serial Port
Intel	
8051	Bit Manipulation on Parallel Port

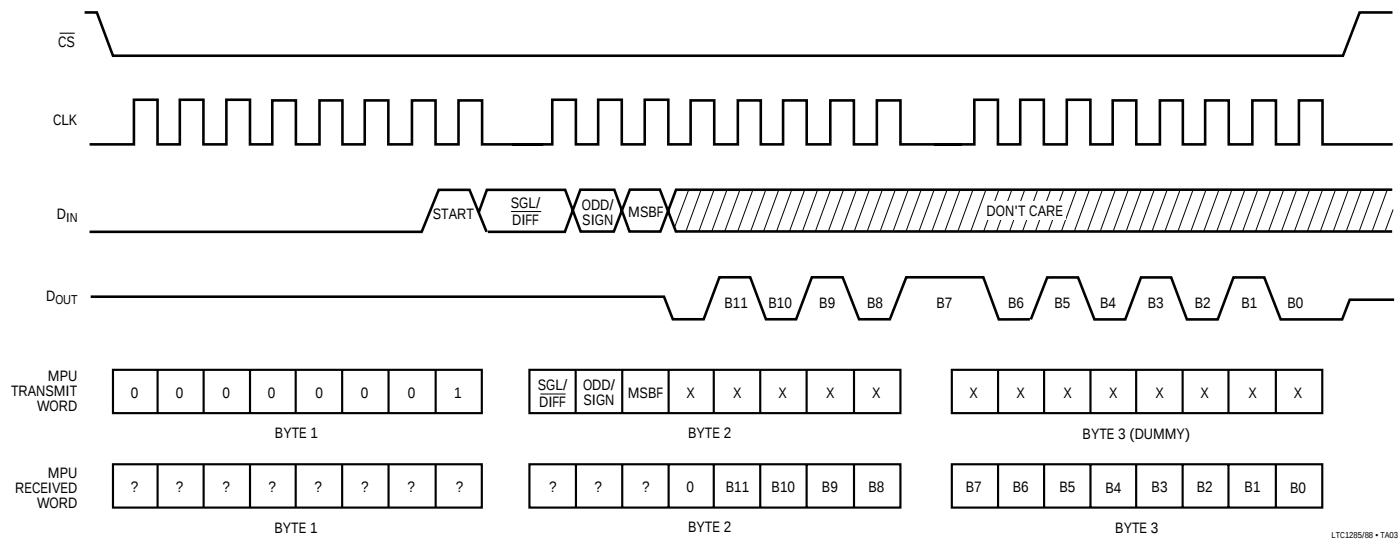
* Requires external hardware

[†] MICROWIRE and MICROWIRE/PLUS are trademarks of National Semiconductor Corp.

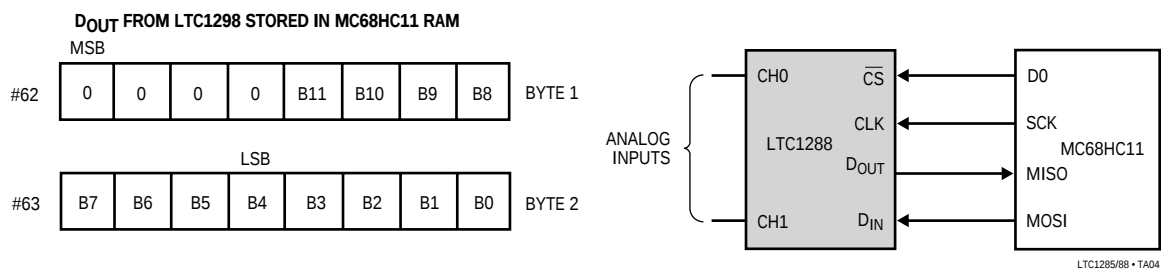
LTC1285/LTC1288

代表的なアプリケーション

Timing Diagram for Interface to the MC68HC11



Hardware and Software Interface to the MC68HC11



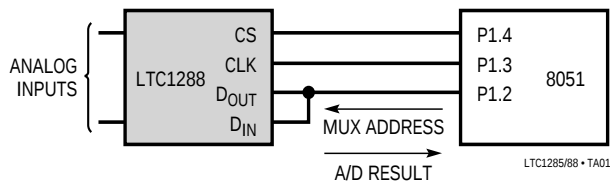
LABEL	MNEMONIC	OPERAND	COMMENTS	LABEL	MNEMONIC	OPERAND	COMMENTS
LOOP	LDA	#50	CONFIGURATION DATA FOR SPCR	WAIT1	BPL	WAIT1	CHECK IF TRANSFER IS DONE
	STA	\$1028	LOAD DATA INTO SPCR (\$1028)	LDA	\$51		LOAD DIN INTO ACC A FROM \$51
	LDA	#1B	CONFIG. DATA FOR PORT D DDR	STA	\$102A		LOAD DIN INTO SPI, START SCK
	STA	\$1009	LOAD DATA INTO PORT D DDR	WAIT2	LDA	\$1029	CHECK SPI STATUS REG
	LDA	#01	LOAD DIN WORD INTO ACC A	BPL	WAIT2		CHECK IF TRANSFER IS DONE
	STA	\$50	LOAD DIN DATA INTO \$50	LDA	\$102A		LOAD LTC1288 MSBs INTO ACC A
	LDA	#A0	LOAD DIN WORD INTO ACC A	STA	\$62		STORE MSBs IN \$62
	STA	\$51	LOAD DIN DATA INTO \$51	LDA	\$52		LOAD DUMMY INTO ACC A FROM \$52
	LDA	#00	LOAD DUMMY DIN WORD INTO ACC A	STA	\$102A		LOAD DUMMY DIN INTO SPI, START SCK
	STA	\$52	LOAD DUMMY DIN DATA INTO \$52	WAIT3	LDA	\$1029	CHECK SPI STATUS REG
	LX	#1000	LOAD INDEX REGISTER X WITH \$1000	BPL	WAIT3		CHECK IF TRANSFER IS DONE
	BCLR	\$08,X,#01	DO GOES LOW (CS GOES LOW)	BSET	\$08,X,#01		DO GOES HIGH (CS GOES HIGH)
	LDA	\$50	LOAD DIN INTO ACC A FROM \$50	LDA	\$102A		LOAD LTC1288 LSBs IN ACC
	STA	\$102A	LOAD DIN INTO SPI, START SCK	STA	\$63		STORE LSBs IN \$63
	LDA	\$1029	CHECK SPI STATUS REG	JMP	LOOP		START NEXT CONVERSION

代表的なアプリケーション

インテル8051ファミリのパラレル・ポートへのインタフェース

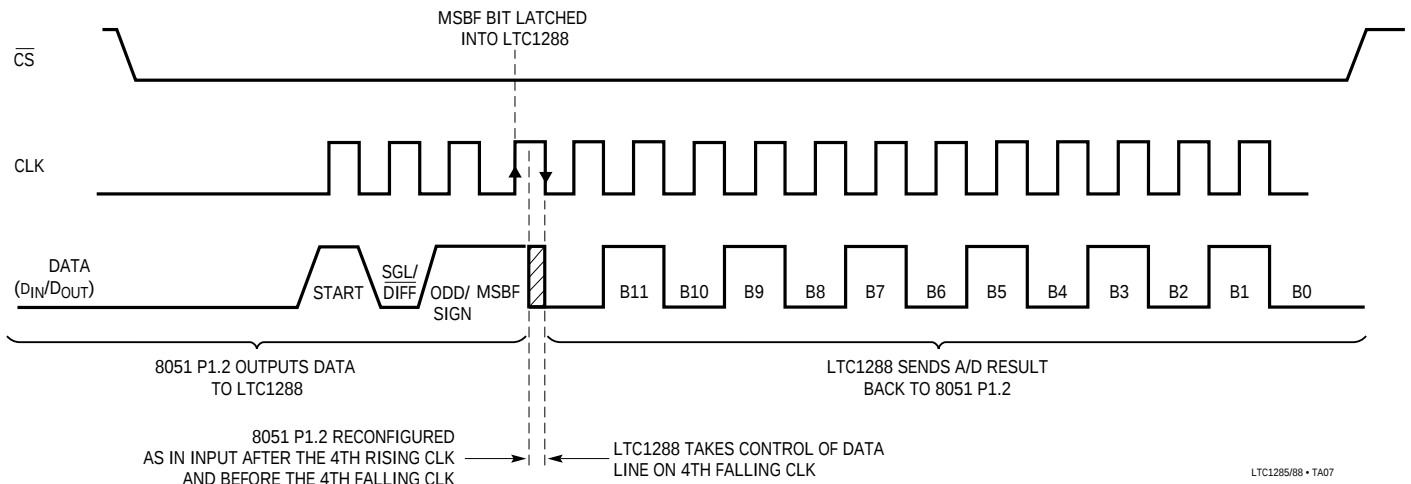
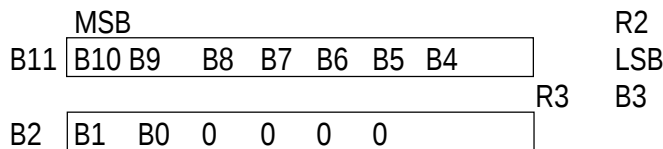
LTC1288とパラレル・ポート・マイクロプロセッサのインタフェース例として、インテル8051を選びました。通常、 $\overline{CS}$ 、CLK、および D_{IN} 信号は3本のポート・ラインで生成され、 D_{OUT} 信号は第4のポート・ラインで読み込まれます。これは全く問題なく動作します。しかし、ここではLTC1288の「シリアル・インタフェース」のセクションで述べたとおり D_{IN} と D_{OUT} ラインを連結したインタフェースについて解説します。これによってラインを1本少なくすることができます。

8051はまず、P1.2に接続されたラインを通してスタート・ビットとMUXアドレスをLTC1288に送信します。次にP1.2が入力として再構成され(“1”を書き込むことにより)、8051が同じデータ・ラインを通して12ビットのA/D結果をリードバックします。



LABEL	MNEMONIC	OPERAND	COMMENTS
LOOP 1	MOV	A, #FFH	D_{IN} word for LTC1288
	SETB	P1.4	Make sure $\overline{CS}$ is high
	CLR	P1.4	$\overline{CS}$ goes low
	MOV	R4, #04	Load counter
LOOP 2	RLC	A	Rotate D_{IN} bit into Carry
	CLR	P1.3	SCLK goes low
	MOV	P1.2, C	Output D_{IN} bit to LTC1288
	SETB	P1.3	SCLK goes high
LOOP 3	DJNZ	R4, LOOP 1	Next bit
	MOV	P1, #04	Bit 2 becomes an input
	CLR	P1.3	SCLK goes low
	MOV	R4, #09	Load counter
LOOP 4	MOV	C, P1.2	Read data bit into Carry
	RLC	A	Rotate data bit into Acc.
	SETB	P1.3	SCLK goes high
	CLR	P1.3	SCLK goes low
LOOP 5	DJNZ	R4, LOOP 2	Next bit
	MOV	R2, A	Store MSBs in R2
	CLR	A	Clear Acc.
	MOV	R4, #04	Load counter
LOOP 6	MOV	C, P1.2	Read data bit into Carry
	RLC	A	Rotate data bit into Acc.
	SETB	P1.3	SCLK goes high
	CLR	P1.3	SCLK goes low
LOOP 7	DJNZ	R4, LOOP 3	Next bit
	MOV	R4, #04	Load counter
	RRC	A	Rotate right into Acc.
	DJNZ	R4, LOOP 4	Next Rotate
LOOP 8	MOV	R3, A	Store LSBs in R3
	SETB	P1.4	$\overline{CS}$ goes high

D_{OUT} FROM 1288 STORED IN 8501 RAM



代表的なアプリケーション

LTC1285の「クイック・ルック」回路

ユーザは、以下の単純な回路(図13)を使ってLTC1285の機能とタイミングを簡単に調べることができます。 V_{REF} は V_{CC} に接続されています。 V_{IN} は+IN入力に印加され、-IN入力はグランドに接続されます。 $\overline{CS}$ は74C161によって1/16クロック・レートでドライブされ、 D_{OUT} からデータが出力されます。 D_{OUT} ピンからの出力データは、 $\overline{CS}$ の立下りエッジでトリガするようにセットアップされたオシロスコープで見ることができます(図14)。 $\overline{CS}$ が H になる前にLSBデータが一部クロック・アウトされていることに注意してください。

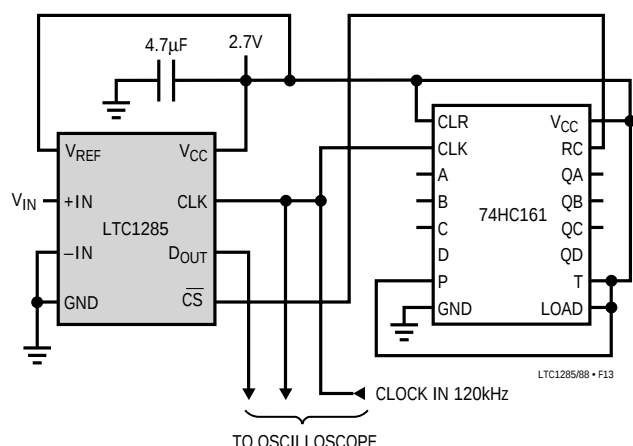


Figure 13. “Quick Look” Circuit for the LTC1285

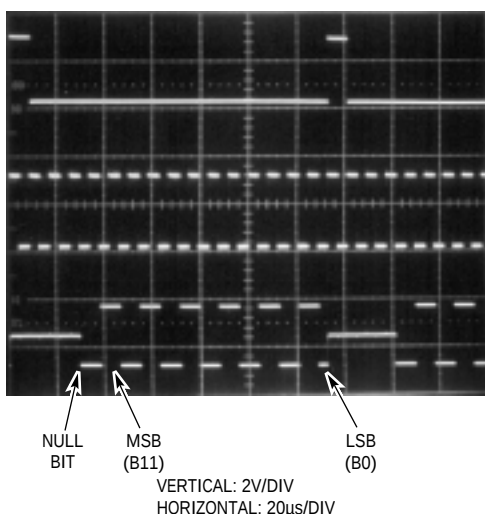


Figure 14. Scope Trace the LTC1285 “Quick Look” Circuit Showing A/D Output 1010101010 (AAA_{HEX})

マイクロパワー・バッテリー電圧モニタ

バッテリー・システムでよく必要となる機能がバッテリー電圧のモニタです。この回路はラップトップ・コンピュータで使用されるNiCadまたはNiMHバッテリーの10セル・スタックをモニタします。 $f_{\text{SMPL}} = 0.1\text{kHz}$ のときに、2.7V電源からはわずか40 μA 、バッテリーからは30~62 μA しか流れません。LTC1285の12ビットの分解能は、8Vから16Vまでの任意の範囲に設定できます。これは、ADCの差動入力を用いて簡単に行えます。 - 入力を基準電圧に接続すれば、 V_{REF} から $2V_{\text{REF}}$ (1.2Vから2.4V) のADC入力スパンが得られます。そして、抵抗分圧器が入力電圧を8Vから16Vにスケールします。

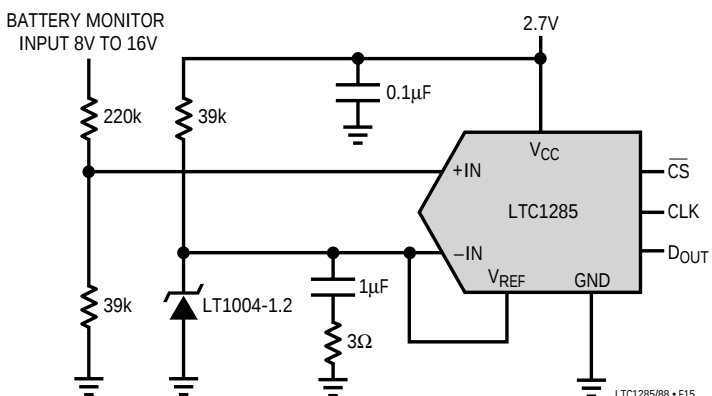


Figure 15. Micropower Battery Voltage Monitor

RELATED PARTS

PART NUMBER	DESCRIPTION	COMMENTS
LTC1096/LTC1098	8-Pin SOIC, Micropower 8-Bit ADC	Low Power, Small Size, Low Cost
LTC1196/LTC1198	8-Pin SOIC, 1Msps 8-bit ADC	Low Power, Small Size, Low Cost
LTC1282	3V High Speed Parallel 12-Bit ADC	Complete, V_{REF} , CLK, Sample-and-Hold, 140ksps
LTC1289	Multiplexed 3V, 1A 12-Bit ADC	8-Channel, 12-Bit Serial I/O
LTC1522	16-Pin SOIC, 3V Micropower 12-Bit ADC	4-Channel, 12-Bit Serial I/O