

その他

MN6502

MN6502

CMOS 演算増幅器 / CMOS Operational Amplifier

■ 概要

MN6502は、クワッドタイプのCMOS演算増幅器です。位相補償容量を内蔵し、ボルテージフォロフ回路においても安定な動作が可能です。CMOS構成のため、入力インピーダンスは非常に高く、入力電流も極めて小さくすみます。高スルーレートで高速動作に適しているほか、低電圧で動作可能です。

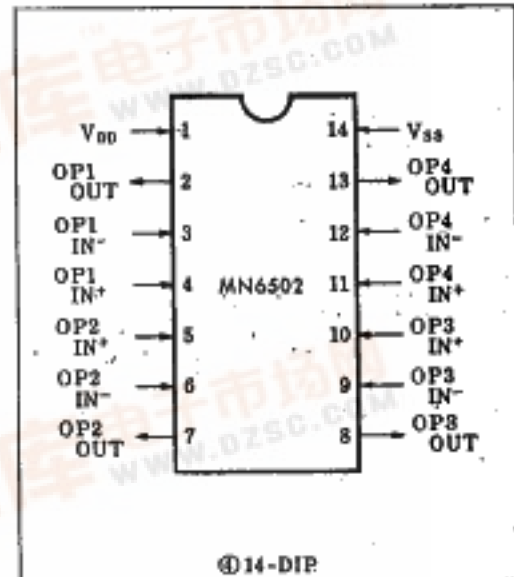
■ Description

MN6502 is a quad type CMOS Operational Amplifier. This device has capacitance for phase compensation, and operates stably for the use of voltage follower. Because the CMOS process is used, input impedance is very high, and input current is very low. Slew-rate is high and operation in condition of low supply voltage is enabled.

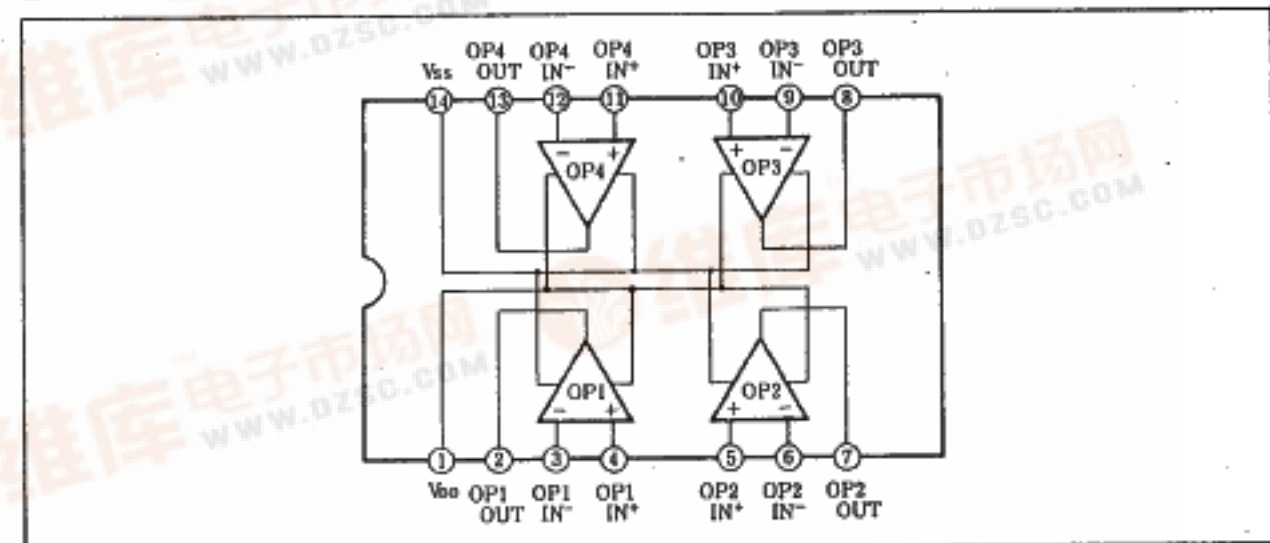
■ 特徴

- クワッドタイプ
- 低電圧動作 ($V_{DD}=5V$)
- 高入力インピーダンス
- 高スルーレート
- 位相補償回路内蔵

■ 端子配置図 / Pin Assignment



■ ブロック図 / Block Diagram



■ 絶対最大定格/Absolute Maximum Ratings ($T_a=25^\circ\text{C}$)

Item	Symbol	Rating	Unit
電源電圧	V_{DD}	$-0.2 \sim +6.0$	V
差動入力電圧	V_{ID}	$-0.2 \sim V_{DD} + 0.2$	V
同相入力電圧	V_{ICM}	$-0.2 \sim V_{DD} + 0.2$	V
許容損失	P_D	100	mW
動作温度	T_{opr}	$-20 \sim +70$	$^\circ\text{C}$
保存温度	T_{stg}	$-55 \sim +100$	$^\circ\text{C}$

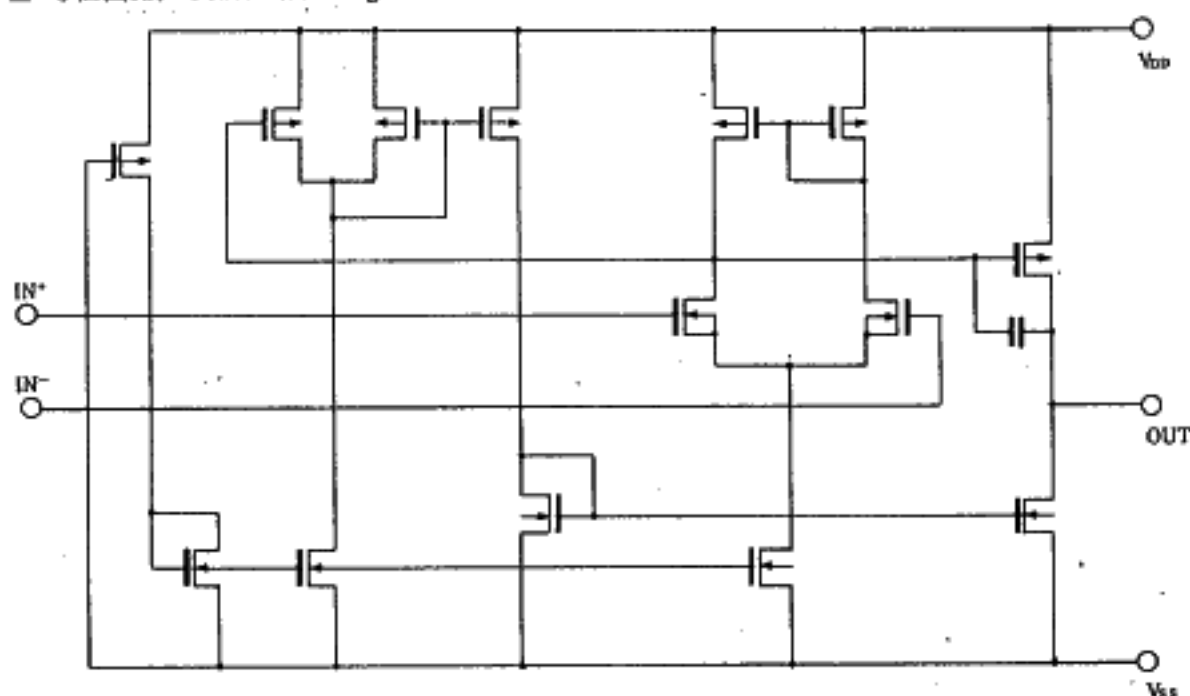
■ 動作条件/Operating Condition ($T_a=-20 \sim +70^\circ\text{C}$)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V_{DD}		4.5	5.0	5.5	V

■ 電気的特性/Electrical Characteristics ($V_{SS}=0\text{V}$, $V_{DD}=5\text{V}$, $T_a=25 \pm 2^\circ\text{C}$)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電流	I_{DD}	1 オペアンプ当たり		160	190	μA
入力オフセット電圧	$V_{I(offst)}$			10	15	mV
電圧利得	G_V	DC 入力時	65	70		dB
入力雑音電圧	V_{ni}	$R_s=100\Omega$, $f=1\text{kHz}$		300		$nV/\sqrt{\text{Hz}}$
最大出力電圧	V_{OM}		2.5 ± 1.8	2.5 ± 2.0		V
単一利得帯域幅	G_{BW}		400	600		kHz
同相信号除去比	CMR		50	60		dB
電線電圧除去比	SVR		50	60		dB
スルーレート	SR	単位利得, $R_L=100\text{k}\Omega$, $C_L=100\text{pF}$		1.8		V/ μs
出力抵抗	R_{out}			180	300	$\text{k}\Omega$

■ 等価回路/Schematic Diagram



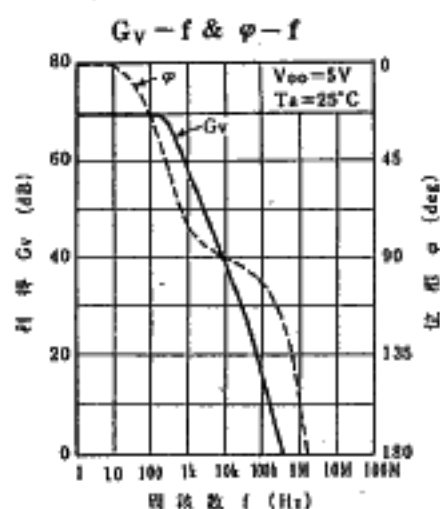


図1 利得—周波数特性および位相周波数特性

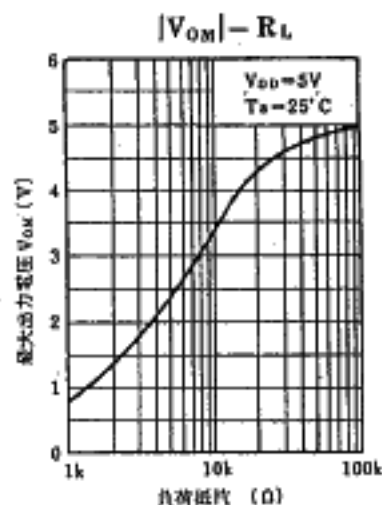


図2 最大出力電圧—負荷抵抗特性

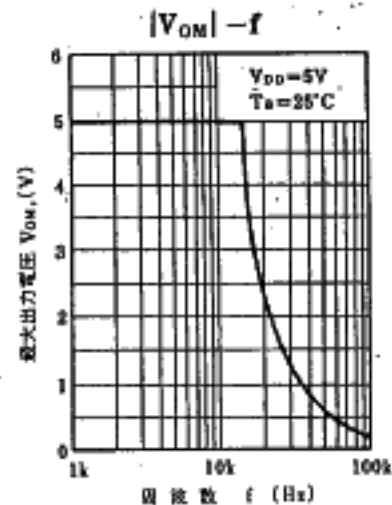


図3 最大出力電圧—周波数特性

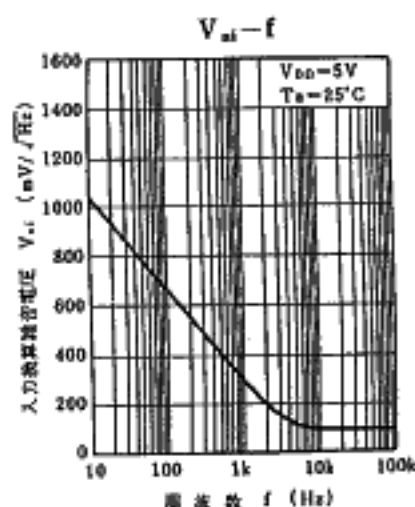


図4 入力換算雑音—周波数特性

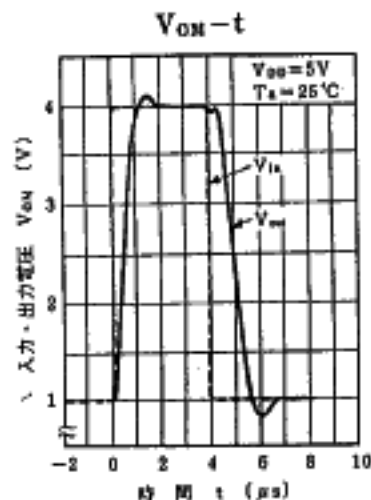


図5 パルス応答特性
(ボルテージフォロウ)

■ 端子説明

端子番号	記号	機能	端子番号	記号	機能
1	VDD	電源端子(+)	8	OP3 OUT	OP3の出力
2	OP1 OUT	OP1の出力	9	OP3 IN ⁻	OP3の逆相入力
3	OP1 IN ⁻	OP1の逆相入力	10	OP3 IN ⁺	OP3の正相入力
4	OP1 IN ⁺	OP1の正相入力	11	OP4 IN ⁺	OP4の正相入力
5	OP2 IN ⁺	OP2の正相入力	11	OP4 IN ⁻	OP4の逆相入力
6	OP2 IN ⁻	OP2の逆相入力	13	OP4 OUT	OP4の出力
7	OP2 OUT	OP2の出力	14	VSS	電源端子(+)

■ 応用回路例 / Application Circuit

