
MSM6338

デジタルピークディテクタ

■ 概要

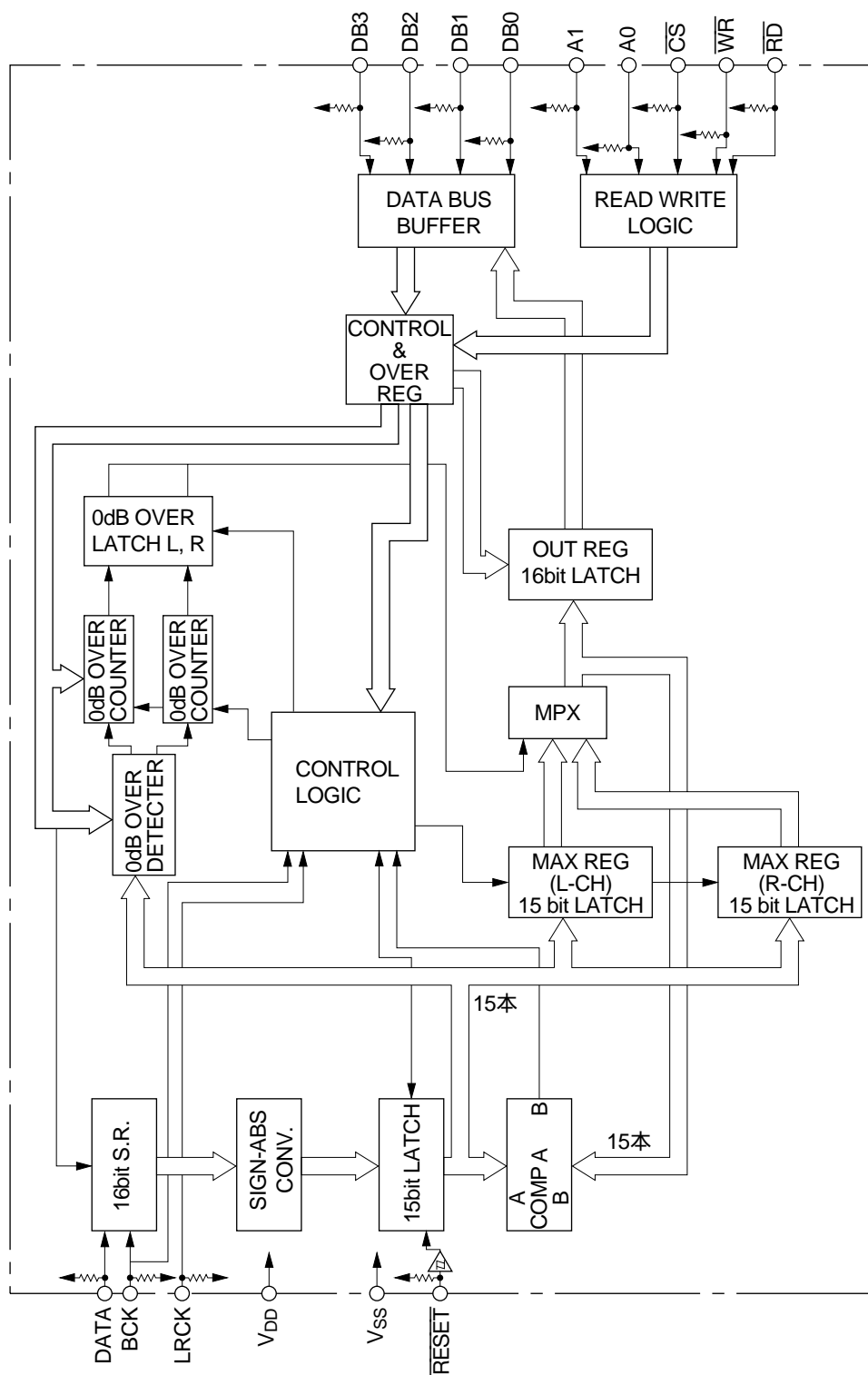
MSM6338は、PCMオーディオに用いるデジタルピークディテクタで、16bitシリアルデータを常時監視し、外部からの要求信号により前回の要求からその時点までの区間における最大値を出力するICです。

■ 特長

- オーディオインタフェースは、LRCK、DATA、BCKの3本
- ピークデータは、4 bitパラレル出力
- 入力データは、MSBファースト、LSBファーストいずれにも対応可能
- 3種類のオーバ検出レベルを選択可能
- オーバレベル連続回数設定可能（1～15回、15種類）
- 4ビットバスインタフェース回路内蔵
- パッケージ：16ピンプラスチックDIP (DIP16-P-300-2.54) (製品名：MSM6338RS)
16ピンプラスチックSOP (SOP16-P-300-1.27-K) (製品名：MSM6338MS-K)

[查询"MSM6338"供应商](#)

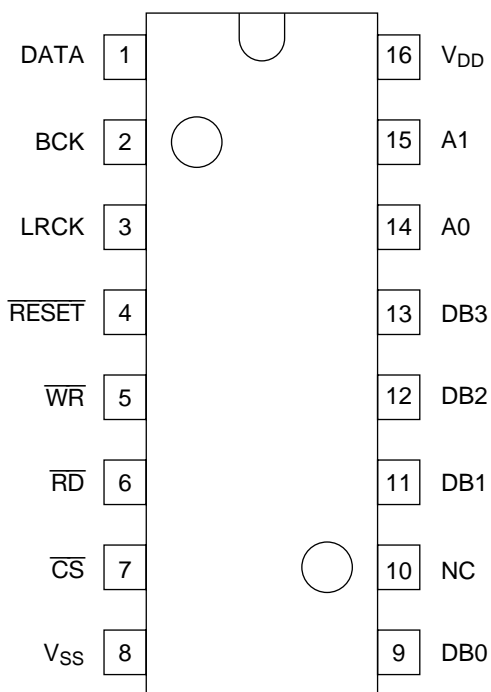
■ ブロック図



[查询"MSM6338"供应商](#)

■ 端子接続 (上面図)

16ピンプラスチックDIP



16ピンプラスチックSOP



查询"MSM6338"供应商

■ 端子説明

端子No.	端子名称	I/O/Z	説明
1	DATA	I	シリアルデータ入力 (2's COMP)
2	BCK	I	シリアルデータ取り込みクロック。(ビットクロック) PH/ $\overline{\text{PH}}$ ="H": 立ち下がりシフト、PH/ $\overline{\text{PH}}$ ="L": 立ち上がりシフト
3	LRCK	I	データ入力のL-CH, R-CH識別信号。 H: R-CH, L: L-CH
4	$\overline{\text{RESET}}$	I	リセット入力。"L"でリセット。
5	$\overline{\text{WR}}$	I	ライト端子でデータの書き込みは $\overline{\text{WR}}$ の立ち上がりで行います。
6	$\overline{\text{RD}}$	I	リード端子でデータの読み出しは $\overline{\text{RD}}$ ="L"の間で可能です。
7	$\overline{\text{CS}}$	I	チップセレクト端子。"L"レベルで選択状態。
8	V _{SS}		GND端子 (0V)
9	DB0	I/O/Z	データバスで3ステート端子。
10	NC		
11	DB1	I/O/Z	データバスで3ステート端子。
12	DB2	I/O/Z	データバスで3ステート端子。
13	DB3	I/O/Z	データバスで3ステート端子。
14	A0	I	アドレス入力端子で、内部レジスタの選択を行います。
15	A1	I	アドレス入力端子で、内部レジスタの選択を行います。
16	V _{DD}		電源端子 (4.5 ~ 5.5V)

注1) 入力, 入出力端子にTYP100kΩのアップ抵抗内蔵

[查询"MSM6338"供应商](#)

■ 絶対最大定格

項目	記号	条件	定格値	単位
電源電圧	V_{DD}	$T_a = 25$	- 0.5 ~ + 6.5	V
入力電圧	V_I	$T_a = 25$	- 0.5 ~ $V_{DD} + 0.5$	V
出力電流	I_O	$T_a = 25$	10	mA
保存温度	T_{STG}		- 55 ~ + 150	

■ 推奨動作条件

項目	記号	条件	範囲	単位
電源電圧	V_{DD}		4.5 ~ 5.5	V
動作温度	V_{op}		- 20 ~ + 75	

■ 電気的特性

● 直流特性

($V_{DD} = 5V \pm 10\%$, $T_a = - 20 \sim + 75$)

項目	記号	条件	Min.	Typ.	Max.	単位	適用端子
"H"入力電圧1	V_{IH1}		$0.8V_{DD}$			V	*1 *3
"H"入力電圧2	V_{IH2}		2.2			V	*2 *4
"L"入力電圧1	V_{IL1}				$0.2V_{DD}$	V	*1 *3
"L"入力電圧2	V_{IL2}				0.8	V	*2 *4
"H"入力電流1	I_{IH1}	$V_I = V_{DD}$ $V_{DD} = 5.5V$			1	μA	*1 *2 *3
"H"入力電流2	I_{IH2}	$V_I = V_{DD}$ $V_{DD} = 5.5V$			10	μA	*4
"L"入力電流1	I_{IL1}	$V_I = 0V$ $V_{DD} = 5.5V$	- 30	- 70	- 150	μA	*1 *2 *3
"L"入力電流2	I_{IL2}	$V_I = 0V$ $V_{DD} = 5.5V$	- 30	- 70	- 150	μA	*4
ヒステリシス電圧	V_H			1		V	*3
"H"出力電圧	V_{OH}	$I_O = - 2mA$	2.4			V	*4
"L"出力電圧	V_{OL}	$I_O = 2mA$			0.4	V	*4
消費電流	I_{DD}	$f_{BCK} = 3.07MHz$ 無負荷 $f_{LRCK} = 48kHz, DATA = 1010$			2	mA	

適用端子

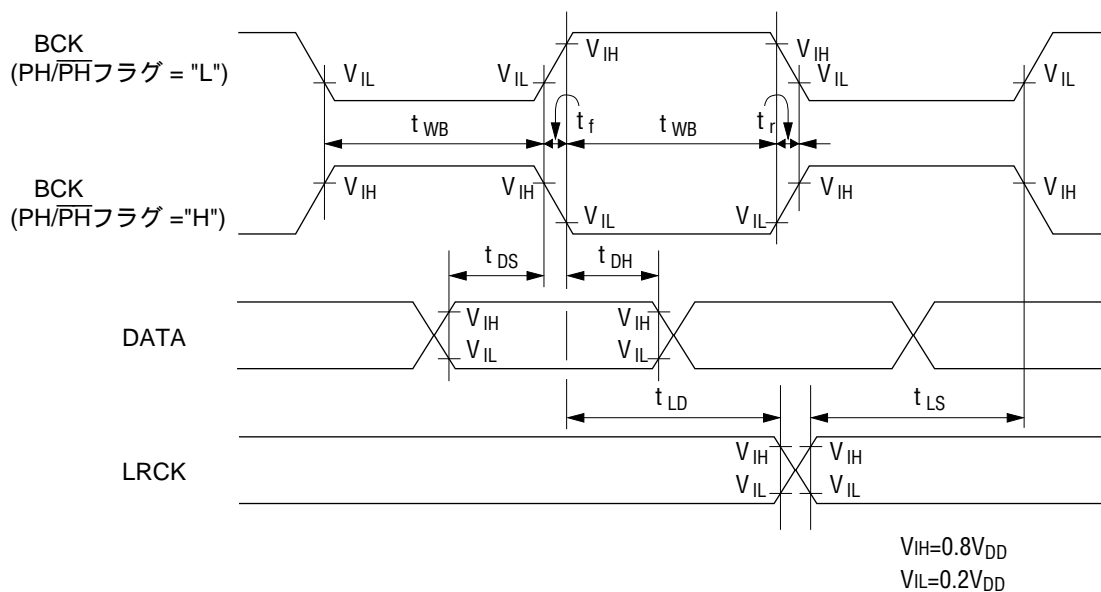
- *1 BCK, LRCK, DATA
- *2 \overline{CS} , \overline{WR} , \overline{RD} , A0, A1
- *3 \overline{RESET}
- *4 DB0 ~ DB3

[查询"MSM6338"供应商](#)

● スイッチング特性

($V_{DD} = 5V \pm 10\%$, $T_a = -20 \sim +75$)

項目	記号	条件	Min.	Typ.	Max.	単位
BCKパルス幅	t_{WB}		90			ns
DATAセットアップ時間	t_{DS}		20			ns
DATAホールド時間	t_{DH}		20			ns
LRCKセットアップ時間	t_{LS}		40			ns
LRCKホールド時間	t_{LD}		40			ns
BCK立ち上がり時間	t_r				50	ns
BCK立ち下がり時間	t_f				50	ns
クロック周波数	t_{CP}				3.5	MHz

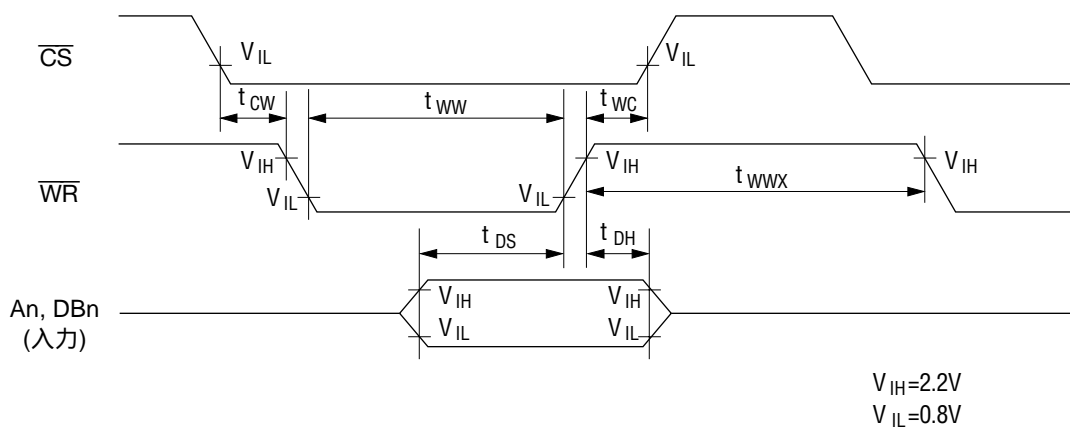


[查询"MSM6338"供应商](#)

● WRITEモード

($V_{DD} = 5V \pm 10\%$, $T_a = -20 \sim +75$)

項目	記号	条件	Min.	Max.	単位
\overline{CS} セットアップ時間	t_{CW}		0		ns
\overline{CS} ホールド時間	t_{WC}		0		ns
\overline{WR} パルス幅	t_{WW}		100		ns
\overline{WR} 非アクティブ時間	t_{WWX}		$3/f_{BCK}$		ns
データセットアップ時間	t_{DS}		50		ns
DATAホールド時間	t_{DH}		10		ns

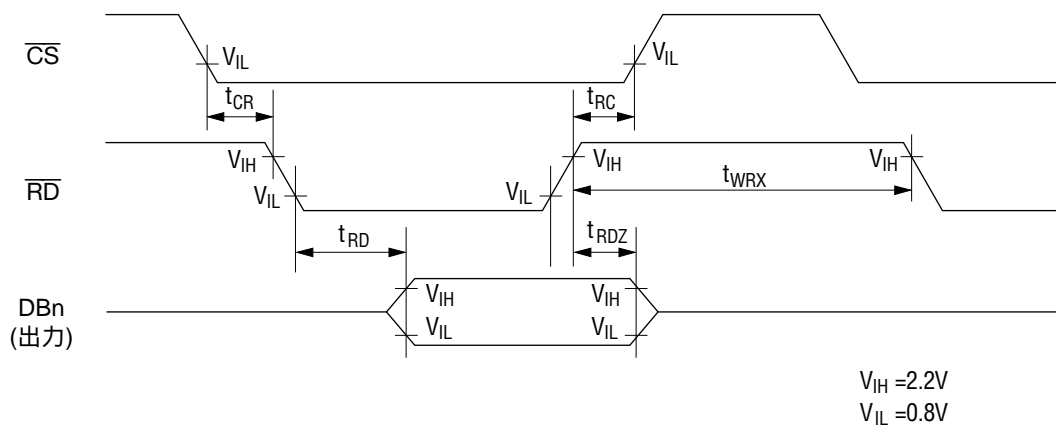


[查询"MSM6338"供应商](#)

● READモード

($V_{DD} = 5V \pm 10\%$, $T_a = -20 \sim +75$)

項目	記号	条件	Min.	Max.	単位
\overline{CS} セットアップ時間	t_{CR}		0		ns
\overline{CS} ホールド時間	t_{RC}		0		ns
\overline{RD} 非アクティブ時間	t_{WRX}		100		ns
出力遅延時間	t_{RD}			120	ns
出力禁止遅延時間	t_{RDZ}		0	40	ns



查询"MSM6338"供应商

■ 機能説明

● 入力フォーマット

PCMの16bitシリアルデータ(DATA)は、下図のようにビットクロック(BCK)に同期しています。LRクロック(LRCK)はサンプリング周波数($f_s=48\text{kHz}$)であり、"L"がL-CH、"H"がR-CHの領域です。

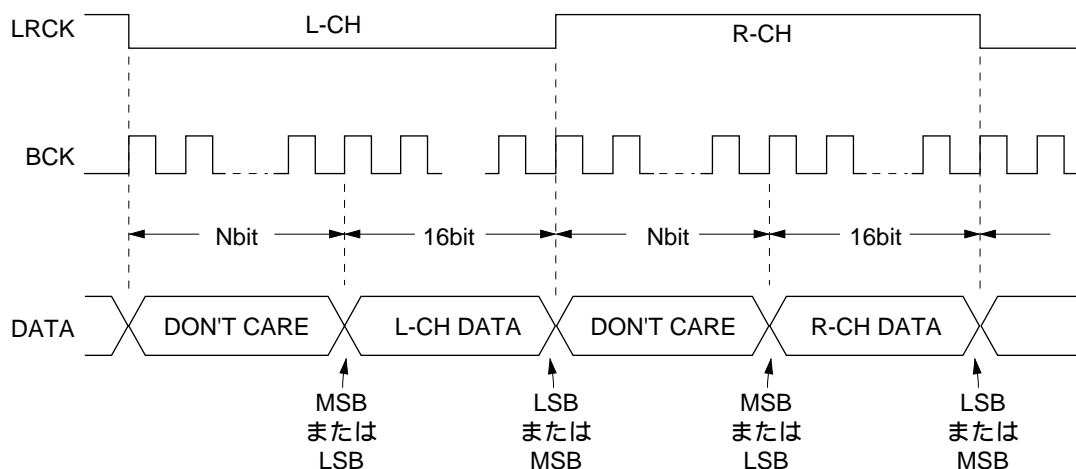


図-1 (PH/P \bar{H} フラグ="H"の場合)

DATA端子より入力した16bitシリアルデータ（以下オーディオデータとします。）は、IC内部で15bitの絶対値データに変換され以後15bitの形で処理されます。

最小値は0000(H)

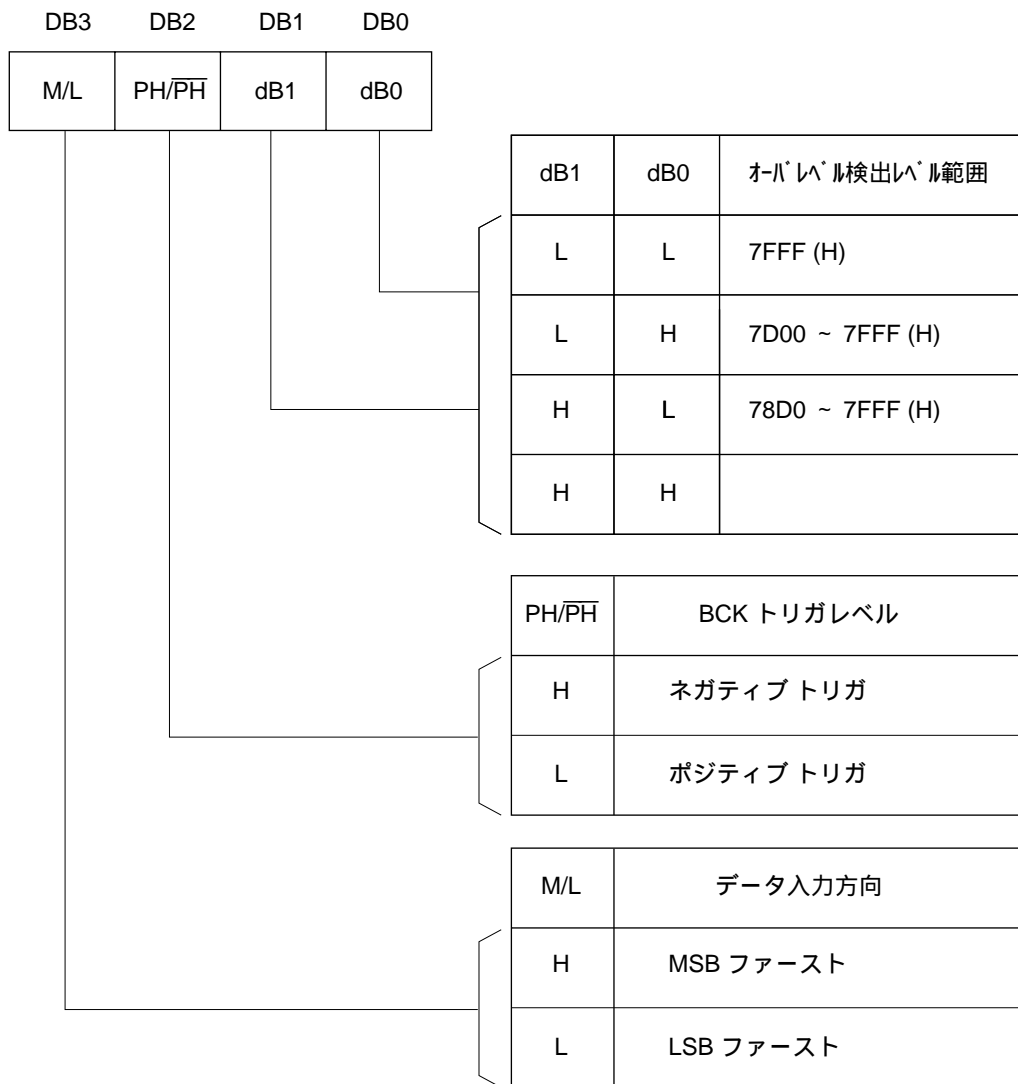
最大値は7FFF(H)です。

- 注) Nは余分なビットで一般にDATAでは16bitです。
本ICに於ては、L、R各チャンネルで最終の16bitが有効であり、Nは特定の数である必要はありません。
- 注) 上記図-1のタイミングはDATAの場合を示します。CDの場合は、LRCKの"L"がR-CH、"H"がL-CHに対応しDATAの変化点はBCKの立ち下がりに同期しています。

查询"MSM6338"供应商

● 制御レジスタ 1

制御レジスタ 1 は4bitで構成されており、オーディオデータのデータ取り込み方向(MSBファーストまたはLSBファースト)及び、トリガレベルとオーバ検出レベルの設定に使用します。



オーバ検出レベルは、フルビット(7FFF(H))を0dB基準とし、0dBと - 0.2 dBと - 0.5 dBの合計 3 種類です。

查询"MSM6338"供应商

● 制御レジスタ2

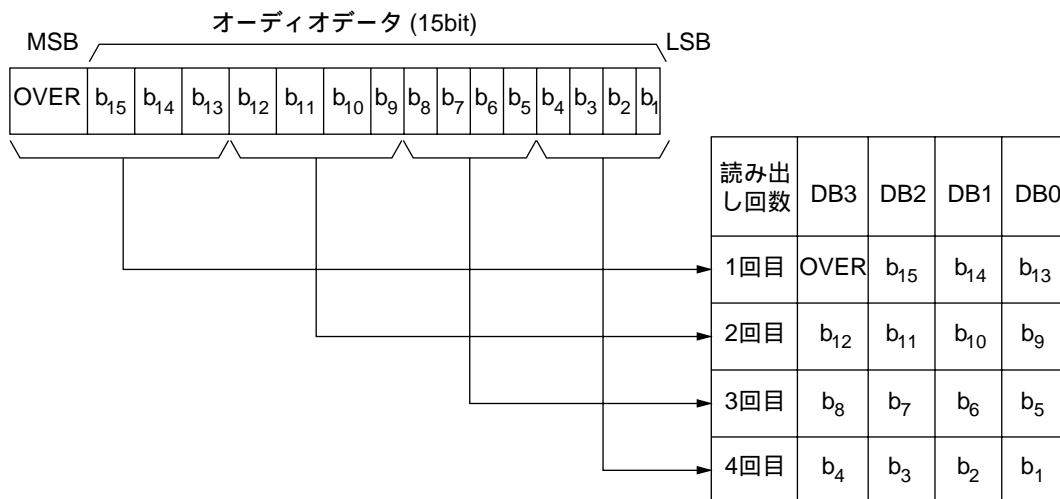
制御レジスタ2は4bitで構成されており、オーバレベル連続回数の設定を行います。本レジスタで設定した回数以上オーバレベルが連続した時、OVERビットがセットされます。オーバレベル連続回数と制御レジスタ2の関係を下表に示します。

DB3	DB2	DB1	DB0	
OV8	OV4	OV2	OV1	
L	L	L	L	
L	L	L	H	1
L	L	H	L	2
L	L	H	H	3
L	H	L	L	4
L	H	L	H	5
L	H	H	L	6
L	H	H	H	7
H	L	L	L	8
H	L	L	H	9
H	L	H	L	10
H	L	H	H	11
H	H	L	L	12
H	H	L	H	13
H	H	H	L	14
H	H	H	H	15

查询"MSM6338"供应商

● 出力レジスタ読み出し

外部からの読み出し要求は、表 - 1 に示すREQコマンドで開始され、前回の同一チャンネルのREQコマンド入力時から次のREQコマンド入力時までのオーディオデータの最大値(b1~b15)と、0dBオーバーバ検出ビット(OVER)が出力レジスタにセットされます。出力レジスタにセットされたデータは、16bitで構成されており、このデータはRDコマンドで4回に分割し、DB0~DB3端子より出力されます。出力レジスタとDB0~DB3の関係は下図を参照して下さい。



- 注) 読み出し要求時より、出力レジスタにオーディオデータ+OVERビットがセットされるまで、最低1 サンプル周期(LRCK=48kHz時、20.8μs)が必要です。
- 注) 外部読み出し要求開始を行う前に、制御レジスタ1、制御レジスタ2を設定しておく必要があります。
- 注) REQコマンドにより読み出し順はクリアされ、REQコマンドに続く出力レジスタ読み出しは1回目のデータとなります。そのため外部読み出しは4回未満でも支障はありません。

查询"MSM6338"供应商

● オーバ検出レベル

オーディオデータが、各チャンネルごと連続して制御レジスタ1と制御レジスタ2の設定条件を満足した時点で、OVERビットがセットされます。

このビットは、外部読み出し要求があるまで保持し、要求が終了した時点でリセットされます。

● リセット

本IC内部のリセットは、RESET端子より"L"レベルをLRCK信号の2周期以上入力する必要があります。但しこの場合、BCK, LRCK信号は正規の形で入力されていることとします。

RESET端子に"L"レベル入力中に外部読み出し要求をL、R両チャンネル行くと、IC内部のMAXレジスタとOVERビットがリセットされ、さらには出力レジスタもリセットされます。

電源投入後のIC内部の初期セットは、リセット端子と無関係にダミーのREQコマンドを両チャンネル行うことによっても可能です。

● コマンドテーブル

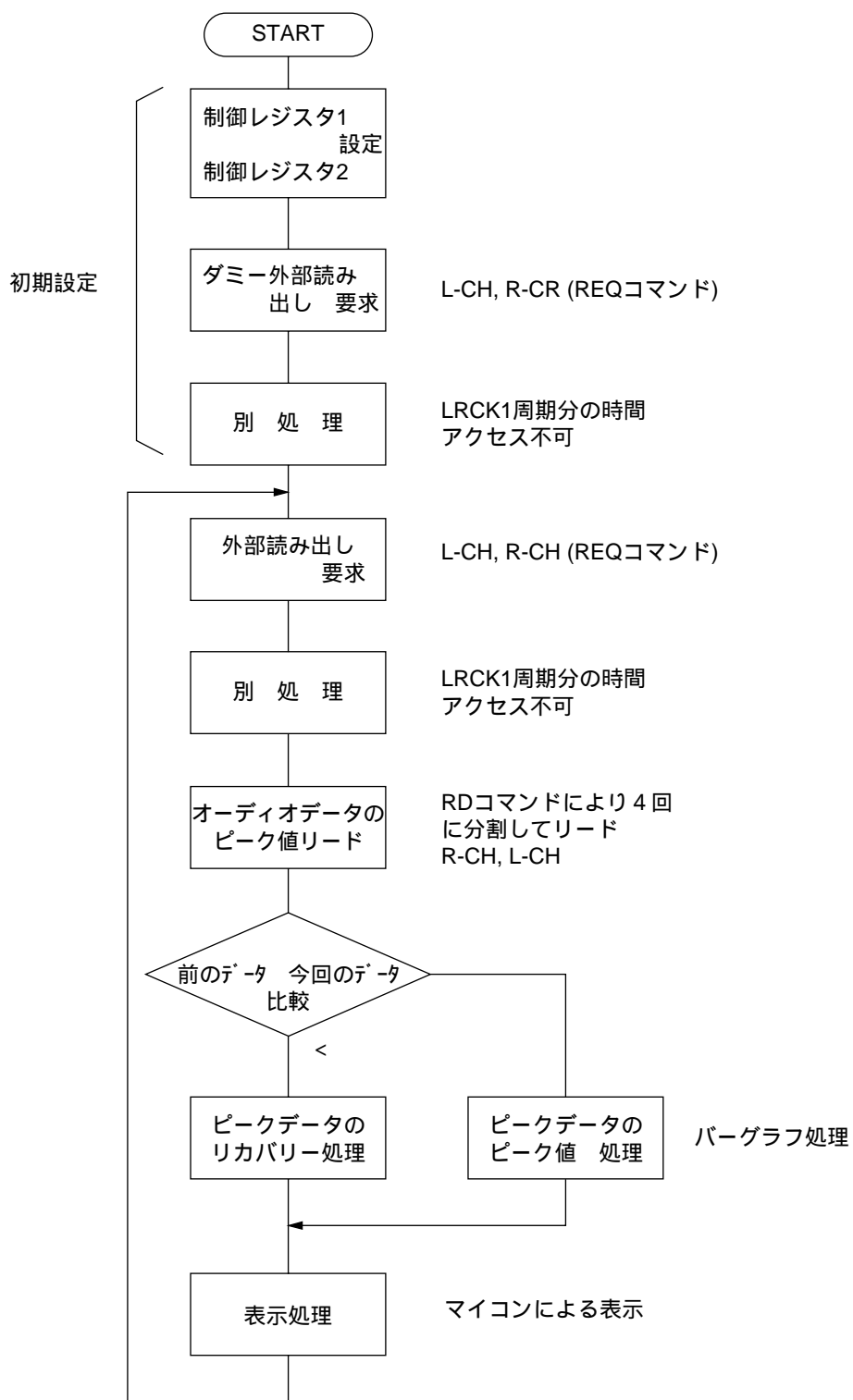
コマンド	\overline{CS}	\overline{WR}	\overline{RD}	A1	A0	DB3	DB2	DB1	DB0	動作
WR1	L	L	H	L	L	M/L	PH/ \overline{PH}	dB1	dB0	制御レジスタ1設定
WR2	L	L	H	L	H	0V8	0V4	0V2	0V1	制御レジスタ2設定
REQ	L	L	H	H	X	R/L	X	X	X	R/L:H R-CH読み出し要求開始 R/L:L L-CH読み出し要求開始
	L	H	H	X	X	Hiz	Hiz	Hiz	Hiz	データバスハイインピーダンス
	H	X	X							
RD	L	H	L	X	X	OVER	b ₁₅	b ₁₄	b ₁₃	出力レジスタ読み出し(1回目)
	L	H	L	X	X	b ₁₂	b ₁₁	b ₁₀	b ₉	出力レジスタ読み出し(2回目)
	L	H	L	X	X	b ₈	b ₇	b ₆	b ₅	出力レジスタ読み出し(3回目)
	L	H	L	X	X	b ₄	b ₃	b ₂	b ₁	出力レジスタ読み出し(4回目)

X : Don't care

表-1

查询"MSM6338"供应商

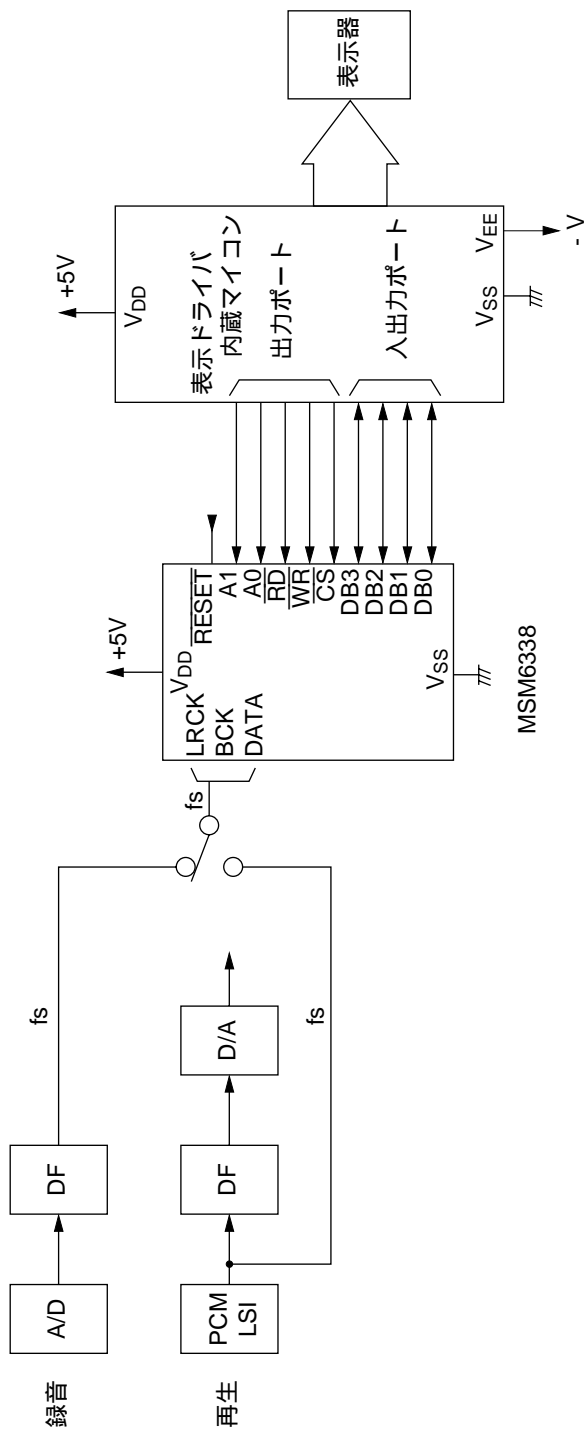
● 使用方法



[查询"MSM6338"供应商](#)

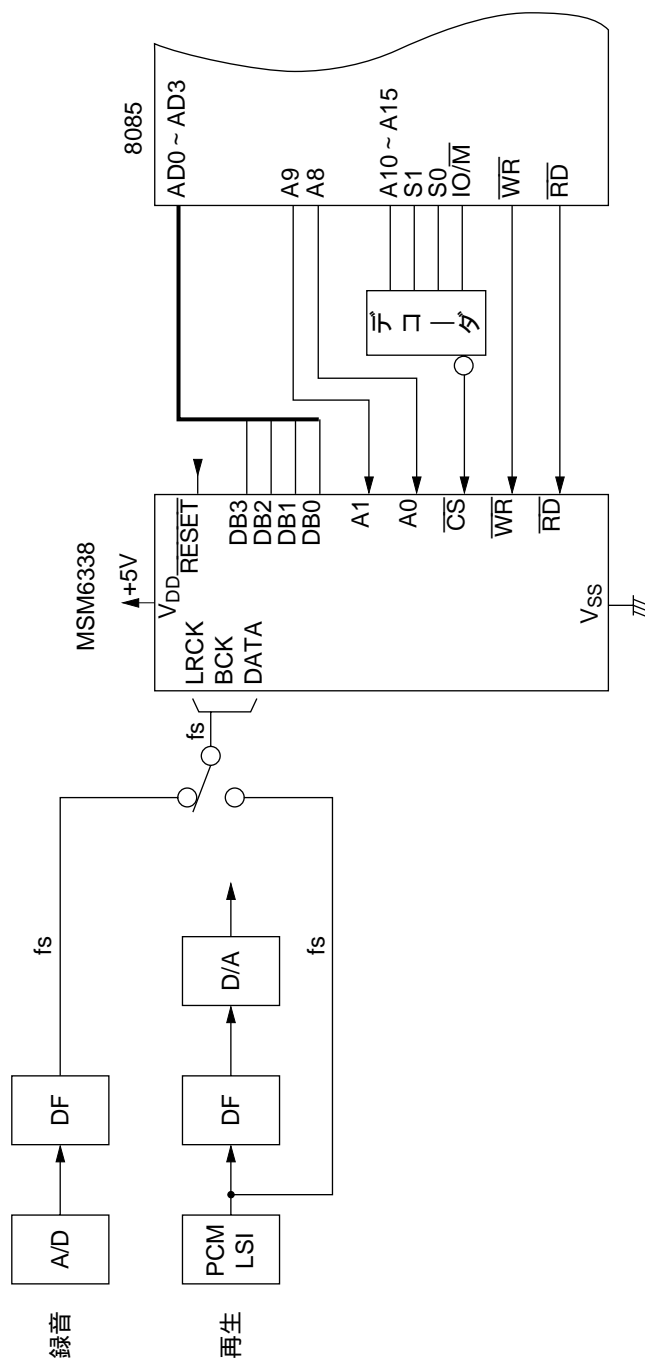
■ 応用回路例

- 4bitマイコンの使用例



查询"MSM6338"供应商

● 8bitマイコンの使用例

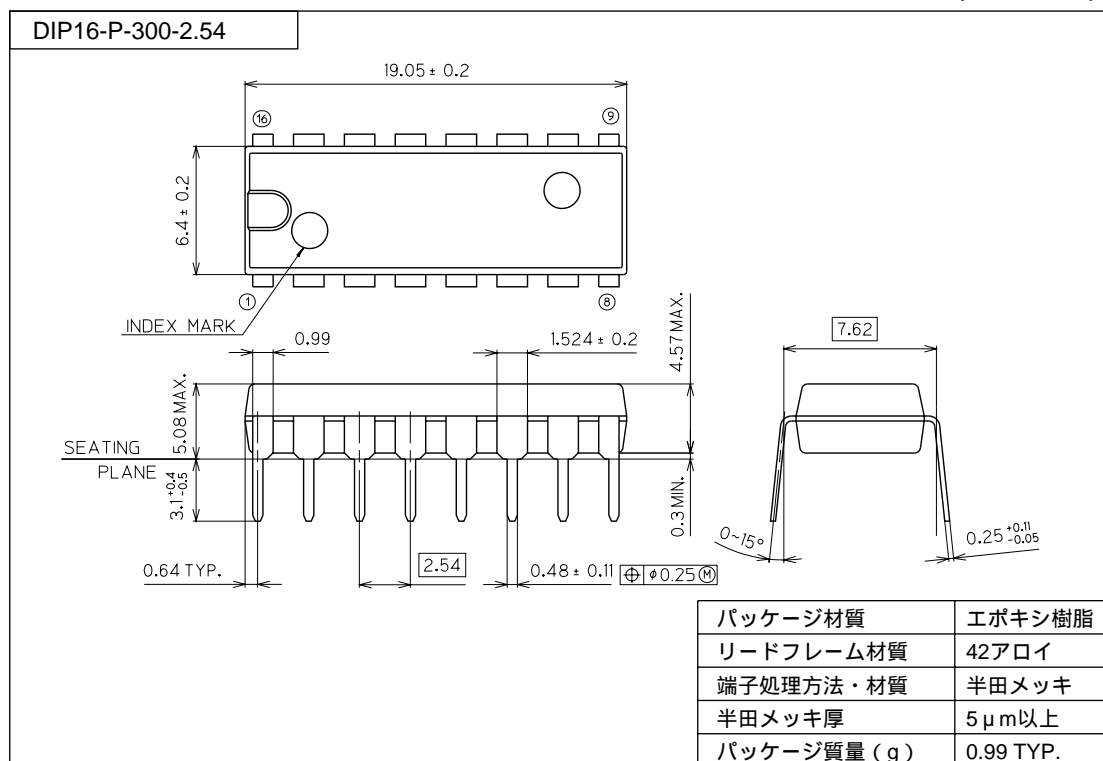


注1) プログラムのメモリアドレスと、MSM6338のアドレスが重複しなければ、デコーダのS0, S1は不要です。

注2) デコーダのIO/Mは、M6338のアドレスが他と重複しなければ不要です。

[查询"MSM6338"供应商](#)
■ パッケージ寸法図

(単位 : mm)


表面実装型パッケージ実装上のご注意

SOP、QFP、TSOP、TQFP、LQFP、SOJ、QFJ (PLCC)、SHP、BGA等は表面実装型パッケージであり、リフロー実装時の熱や保管時のパッケージの吸湿量等に変化を受けやすいパッケージです。

したがって、リフロー実装の実施を検討される際には、その製品名、パッケージ名、ピン数、パッケージコード及び希望されている実装条件 (リフロー方法、温度、回数)、保管条件などを弊社担当営業まで必ずお問い合わせください。

