

SANYO**三洋半導体ニュース**

No. N7742

12004



LA6576 — モノリシックリニア集積回路 光ディスク用 5CH ドライバ

LA6576 は VREF 切り替え機能付き、光ディスク用 5CH ドライバである。

機能

- ・ POWER AMP 5CH 内蔵(ブリッジ接続(BTL):4CH,Hブリッジ:1CH)。
- ・ $I_{O \max}$ 1A。
- ・ レベルシフト回路内蔵(Hブリッジ除く)。
- ・ MUTE 回路(出力 ON/OFF)内蔵。
(CH1~4 の BTL AMP についてのみ動作。Hブリッジ、5VREG に対しては動作しない)。
- ・ 5V レギュレータ内蔵(PNP トランジスタ外付け)。
- ・ VREF 切替え機能付き(H:外部、L:内部(2.5V)を選択)。
- ・ 過熱保護回路(サーマルシャットダウン)内蔵。

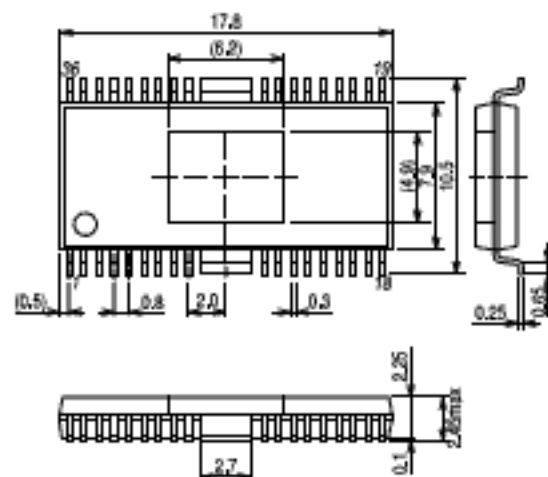
絶対最大定格/Ta=25℃

項目	記号	条件	定格値	unit
最大電源電圧	VCC max		14	V
最大出力電流	$I_{O \max}$	CH1~CH4,Hブリッジの各出力	1	A
最大入力電圧	VINB max		13	V
MUTE 端子電圧	VMUTE		13	V

次ページへ続く。

外形図 3251

(unit : mm)



SANYO : HSOP36R(375mil)

■本書記載の製品は、極めて高度の信頼性を要する用途(生命維持装置、航空機のコントロールシステム等、多大な人的・物的損害を及ぼす恐れのある用途)に対応する仕様にはなっておりません。そのような場合には、あらかじめ三洋電機販売窓口までご相談下さい。

■本書記載の規格値(最大定格、動作条件範囲等)を瞬時たりとも越えて使用し、その結果発生した機器の欠陥について、弊社は責任を負いません。

LA6576

前ページより続く。

項目	記号	条件	定格値	unit
許容動作	Pd max	IC 単体	0.8	W
		指定基板※	2.0	
動作周囲温度	Topr		-30~+85	℃
保存周囲温度	Tstg		-55~+150	℃

※指定基板：76.1×114.3×1.6mm 基板材質：ガラスエポキシ樹脂

許容動作範囲/Ta=25℃

項目	記号	条件	定格値	unit
電源電圧	VCC		5.6~13	V

電気的特性/特に断りの無い限り、Ta=25℃, VCC1=VCC2=8V, VREF=2.5V

項目	記号	条件	min	typ	max	unit
[全体]						
無負荷消費電流 ON	ICC-ON	BTL-AMP 出力 ON, LOADING 部 OFF *1		30	50	mA
無負荷消費電流 OFF	ICC-OFF	全出力 OFF *1		10	15	mA
サーマルシャットダウン動作温度	TSD	設計保証値※	150	175	200	℃
[VREF-AMP]						
VREF-AMP オフセット電圧	VREF-OFFSET		-10		10	mV
VREF 入力電圧範囲	VREF-IN		1		VCC-1.5	V
VREF-OUT 出力電流	I-VREF-OUT	CH1 入力基準電圧	2	5		mA
[BTL AMP 部] (CH1~CH4)						
出力オフセット電圧	VOFF	BTL AMP、各 CH 出力間の電圧差 *2	-50		50	mV
入力電圧範囲	VIN	入力 OP-AMP の入力電圧範囲	0		VCC-1.5	V
出力電圧	VO	RL=8Ω時の各 VO+, VO-間電圧 *3	5.7	6.2		V
閉回路電圧利得	VG	入出力間ゲイン、 入力 OP-AMP: BUFFER	3.6	4	4.4	倍
スルーレート	SR	AMP 単体、出力間の場合×2		0.5		V/μs
MUTE ON 電圧	VMUTE-ON	出力 ON 電圧、各 MUTE *4	2			V
MUTE OFF 電圧	VMUTE-OFF	出力 OFF 電圧、各 MUTE *4			0.5	V
[入力 AMP 部] (CH1~CH4)						
入力電圧範囲	VIN-OP		0		VCC-1.5	V
出力電流(SINK)	SINK-OP		2			mA
出力電流(SOURCE)	SOURCE-OP	*5	300	500		μA
出力オフセット電圧	VOFF-OP		-10		10	mV
CH1 入力切替え電圧 1	VSW-OP1	CH1 入力 AMP(B)、外部 VREF 選択 *6	2			V
CH1 入力切替え電圧 2	VSW-OP2	CH1 入力 AMP(A)、内部 VREF 選択 *6			0.5	V
[ローディング部] (CH5, Hブリッジ)						
出力電圧	VO-LOAD	正/逆転時出力間、RL=8Ω	5.7	6.5		V
ブレーキ出力飽和電圧	VCE-BREAK	ブレーキ時、出力電圧 *8			0.3	V
入力「L」レベル	VIN-L				1	V
入力「H」レベル	VIN-H		2			V

次ページへ続く。

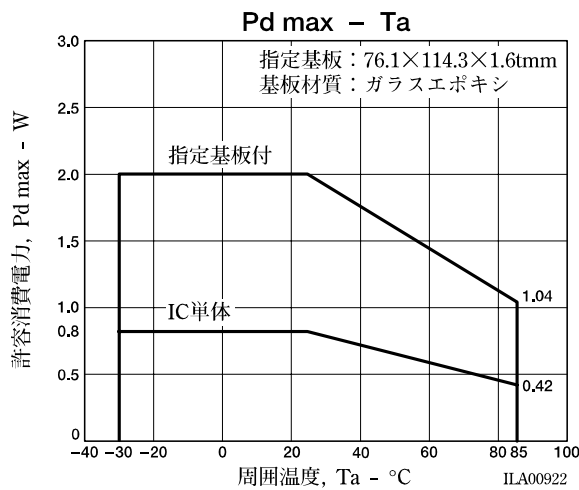
LA6576

前ページより続く。

項目	記号	条件	min	typ	max	unit
[電源部] (PNP トランジスタ : 2SB632K 使用)						
5V 電源出力	V _{OUT}	I _O =200mA	4.8	5.0	5.2	V
REG-IN SINK 電流	REG-IN -SINK	外付け PNP トランジスタの ベース電流 *9	5	10		mA
ラインレギュレーション	ΔVOLN	6V V _{CC} 12V, I _O =200mA		10	100	mV
ロードレギュレーション	ΔVOLD	5mA I _O 200mA		10	100	mV

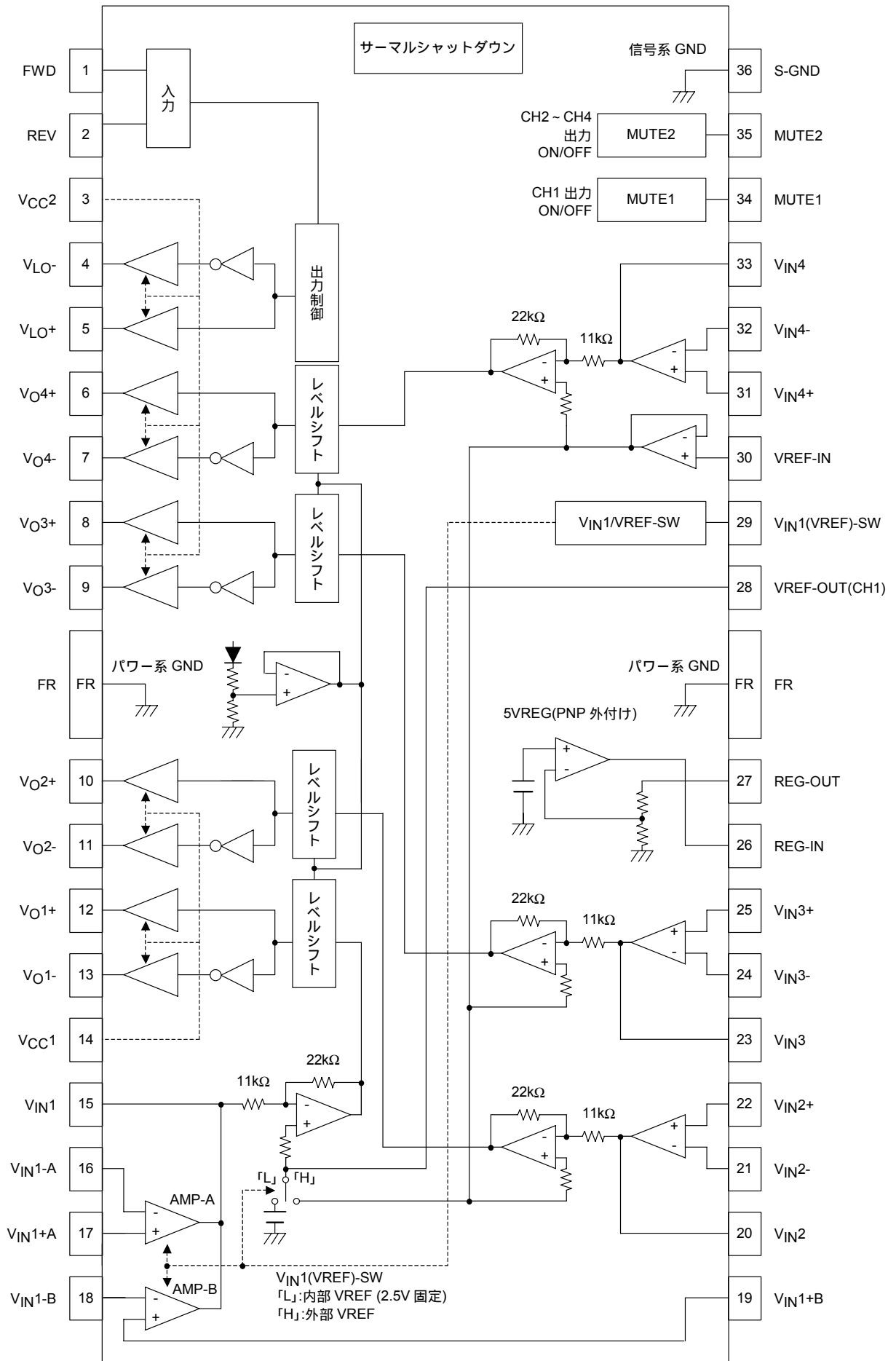
設計目標値であり、測定は行わない。

- *1. 無負荷時の V_{CC1}, V_{CC2} 合計の消費電流。
- *2. 入力 AMP は、BUFFER AMP。
- *3. 負荷 (8Ω) 両端の電圧差。出力は飽和状態。
- *4. MUTE : 「H」のとき出力 ON、MUTE : 「L」のとき出力 OFF(HI インピーダンス)。
- *5. 入力 OP-AMP の SOURCE は定電流である。次段への 11kΩの抵抗も負荷となるので、入力 OP-AMP のゲイン設定には、十分に注意すること。
- *6. V_{IN1}-SW: 「L」のとき、入力 AMP は AMP-A、VREF は内部 VREF (2.5V) を選択。
V_{IN1}-SW: 「H」のとき、入力 AMP は AMP-B、VREF は外部 VREF (VREF-IN) を選択。
- *7. 上側(SOURCE) + 下側(SINK)側の電圧。正/逆転時。出力電圧は、V_{CC} からこれを引いた電圧。
- *8. ブレーキはショート(GND)ブレーキ。SINK 側の出力が ON。
- *9. 5VREG は垂下型の保護回路が内蔵、ベース電流が 10mA(TYP)のとき動作。



LA6576

ブロック図



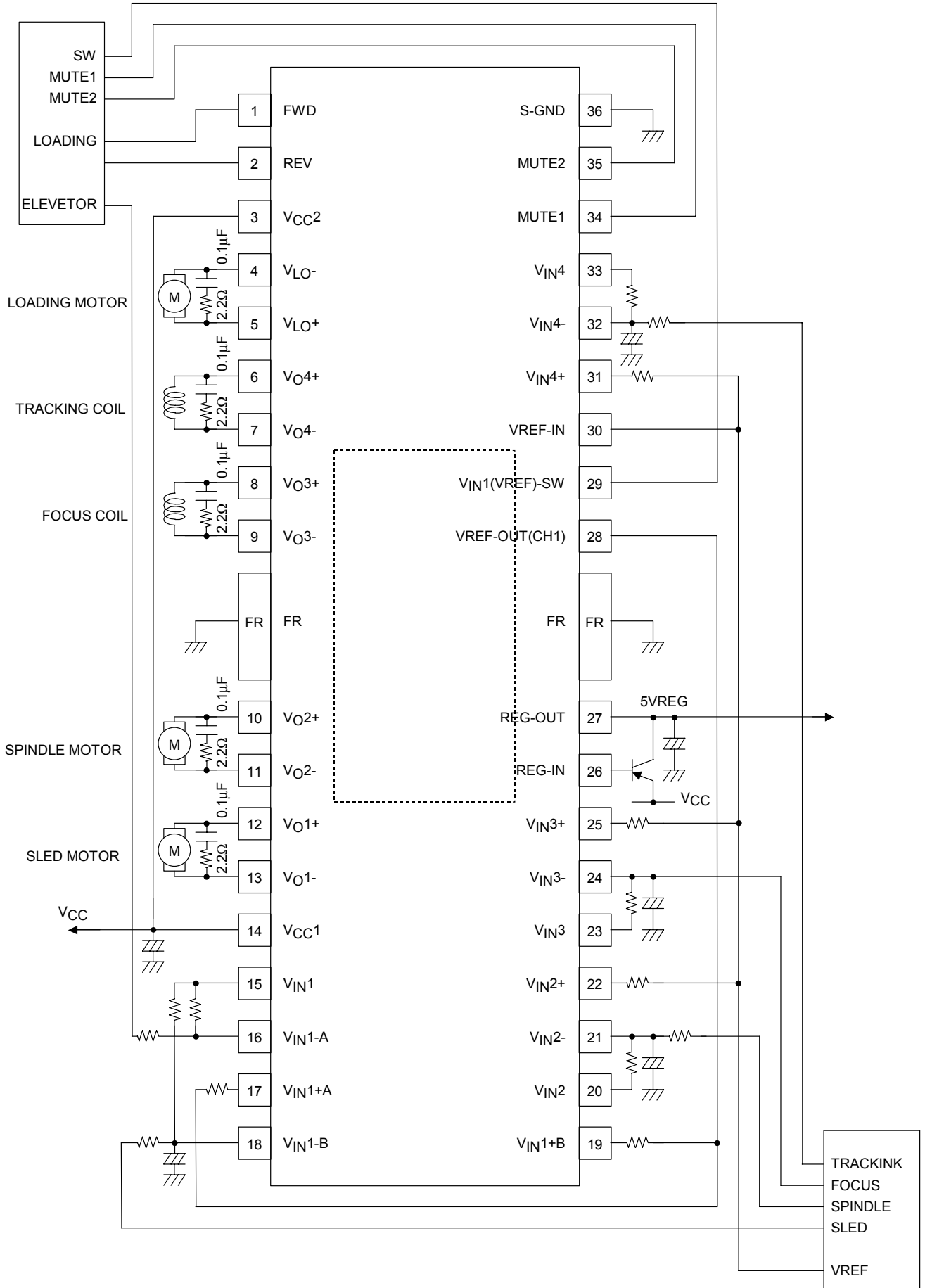
LA6576

端子説明

端子名	端子記号	端子番号	等価回路図	端子説明
入力 (CH1 ~ 4)	V _{IN1} + A V _{IN1} + B V _{IN1} - A V _{IN1} - B V _{IN1} V _{IN2} + V _{IN2} - V _{IN2} V _{IN3} + V _{IN3} - V _{IN3} V _{IN4} - V _{IN4} + V _{IN4}	17 19 16 18 15 22 21 20 25 24 23 32 31 33		入力端子 (CH1 ~ 4)。
入力 (Hブリッジ)	FWD REV	1 2		ロジック入力端子。 この端子のHまたはLの 組み合わせで、正転/逆転 /ブレーキ/空転の4モー ドを切り替える。
出力 (BTL-AMP)	V _{O1} + V _{O1} - V _{O2} + V _{O2} - V _{O3} + V _{O3} - V _{O4} + V _{O4} -	12 13 10 11 8 9 6 7		CH1 ~ 4 の出力。
出力 (Hブリッジ)	V _{LO} - V _{LO} +	4 5		Hブリッジ (LOADING) 出力。
MUTE	MUTE1 MUTE2	34 35		BTL AMP 出力、CH1 ~ CH4 に 対して出力 ON/OFF する。 MUTE:H 出力 ON MUTE:L 出力 OFF

LA6576

応用回路例



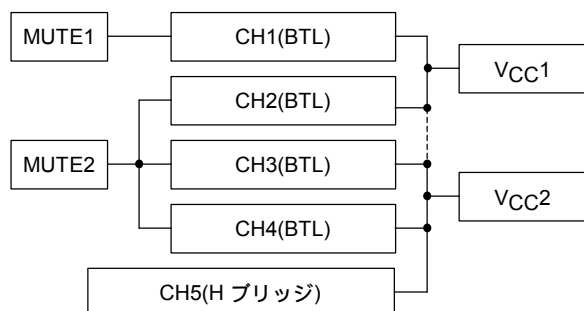
真理値表 (ローディング(Hブリッジ)部分)

FWD	REV	V _{L0+}	V _{L0-}	ローディング出力
L	L	OFF	OFF	OFF *1
	H	H	L	正転
H	L	L	H	逆転
	H	L	L	(ショート)ブレーキ *2

*1 出力はハイ・インピーダンスとなる。

*2 ブレーキ時、SINK 側トランジスタが ON となる (ショートブレーキ)。V_{L0+}、V_{L0-} は、ほぼ GND レベルとなる。

MUTE と電源 (V_{CC}*) の関係

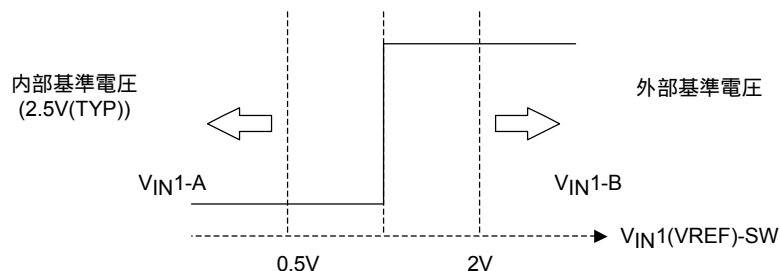


*V_{CC}1、V_{CC}2 外部にて接続すること。

(内部、メタル配線での電圧降下の影響を少なくするため)。

V_{IN1}(VREF)-SW について (CH1 の入力 AMP の切替え、及び、内部/外部 VREF の切替え機能) (入力 AMP (CH1 のみ) と VREF の関係)

V _{IN1} -SW	入力 AMP (CH1) の状態	VREF の状態
L	V _{IN1} -A (AMP-A)	内部 VREF (2.5V: TYP)
H	V _{IN1} -B (AMP-B)	外部 VREF



- 本書記載の製品は、定められた条件下において、記載部品単体の性能・特性・機能などを規定するものであり、お客様の製品（機器）での性能・特性・機能などを保証するものではありません。部品単体の評価では予測できない症状・事態を確認するためにも、お客様の製品で必要とされる評価・試験を必ず行って下さい。
- 弊社は、高品質・高信頼性の製品を供給することに努めております。しかし、半導体製品はある確率で故障が生じてしまいます。この故障が原因となり、人命にかかわる事故、発煙・発火事故、他の物品に損害を与えてしまう事故などを引き起こす可能性があります。機器設計時には、このような事故を起こさないような、保護回路・誤動作防止回路等の安全設計、冗長設計・機構設計等の安全対策を行って下さい。
- 本書記載の製品が、外国為替及び外国貿易法に定める規制貨物（役務を含む）に該当する場合、輸出する際に同法に基づく輸出許可が必要です。
- 弊社の承諾なしに、本書の一部または全部を、転載または複製することを禁止します。
- 本書に記載された内容は、製品改善および技術改良等により将来予告なしに変更することがあります。したがって、ご使用の際には、「納入仕様書」でご確認下さい。
- この資料の情報（掲載回路および回路定数を含む）は一例を示すもので、量産セットとしての設計を保証するものではありません。また、この資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたって第三者の工業所有権その他の権利の実施に対する保証を行うものではありません。